ՀՀ ԿՐԹՈՒԹՅԱՆ ԵՎ ԳԻՏՈՒԹՅԱՆ ՆԱԽԱՐԱՐՈՒԹՅՈՒՆ

ՀԱՅԱՍՏԱՆԻ ԱԶԳԱՅԻՆ ՊՈԼԻՏԵԽՆԻԿԱԿԱՆ ՀԱՄԱԼՍԱՐԱՆ

ՀԱՅԿ ԳԵՎՈՐԳԻ ԱՐԶՈՒՄԱՆՅԱՆ

ԱՐԲԱՆՅԱԿԱՅԻՆ ՀԱՂՈՐԴՉՈՎ ԵՎ ԻՐԱԿԱՆ ԺԱՄԱՆԱԿՈՒՄ ՏՎՅԱԼՆԵՐԻ ԳՐԱՆՑՄԱՆ ՀԱՄԱԿԱՐԳԻ ՄՇԱԿՈՒՄ

ԱՏԵՆԱԽՈՍՈՒԹՅՈՒՆ

Ե.12.03–«Հեռահաղորդակցական ցանցեր, սարքավորումներ և համակարգեր» մասնագիտությամբ տեխնիկական գիտությունների թեկնածուի գիտական աստիճանի հայցման

Գիտական ղեկավար՝ տ.գ.թ., դոցենտ

Հ.Ա. ԳՈՄՑՅԱՆ

ԵՐԵՎԱՆ 2016

ԲՈՎԱՆԴԱԿՈՒԹՅՈՒՆ

ՆԵՐԱԾՈՒԹՅՈՒՆ

Ատենախոսությունը նվիրված է իրական ժամանակի համակցմամբ տվյալների մշակման և հաղորդման սինքրոն համակարգի իրականացմանը:

Ատենախոսության արդիականությունը: Աշխարհի առաջատար գիտական կենտրոններում հետազոտություններ են իրականացվում համաշխարհային միասնական ժամանակային սանդղակին համակցված (անգլ. coordinated universal time, UTC) տվյալների գրանցման և հաղորդման սինքրոն համակարգերի մշակման ուղղությամբ, որոնք օգտագործվում են արտաքին միջավայրի բնութագրերի չափման և անլար կապով դեպի հավաքագրման կենտրոններ հաղորդելու համար: Այդպիսի համակարգերը հիմնականում լայնորեն կիրառություն ունեն արդյունաբերության ոլորտներում՝ արդյունավետությունը բարելավելու նպատակով և տեղադրվում են «դաշտային» պայմաններում՝ ապահովելով համակարգի աշխատանքը մարտկոցների միջոցով: Կիրառման բնագավառներից կարելի է առանձնացնել ավտոմատացված եղանակային կայանները (անգլ. automatic weather station, AWS), նավթագազային կայանները և հանքահորը: Այս բնագավառներում ռադիոհաղորդչով տվյալների գրանցման համակարգերի կիրառման նպատակը կայանում է նրանում, որ լեռնային, «դաշտային» կամ գետնային պայմաններում բարդանում են ցանցային կապերի առկայության իրականացումը: Այդպիսով, անլար կապով համակարգերը թույլ են տալիս տվիչներից ստացված և գրանցված արժեքները հաղորդել հավաքագրման կենտրոններ՝ հետագա մշակման և վերլուծության համար [1, 2, 3]:

Ներկայումս, Հնդկաստանի ավտոմատացված եղանակային կայաններում մեծ անհրաժեշտություն է առաջացել իրականացնել բազմաթիվ տվիչներից ստացվող ազդանշանների գրանցում և հաղորդում դեպի արբանյակներ, ինչի վերլուծության հիման վրա հնարավոր կլինի ճշգրիտ կերպով զարգացնել համապատասխան գյուղատնտեսությունը [4]: Այդպիսի ծրագրեր ունեն նաև Չինաստանը, ԱՄՆ-ն, Ռուսաստանը և մի շարք այլ առաջատար երկրներ:

Միևնույն ժամանակ բուռն կերպով զարգանում են ծրագրորեն որոշվող ռադիոկապի համակարգերը: Ժամանակակից կապը պահանջում է տվյալների հաղորդման մեծ արագություններ, բարձր հուսալիություն և շարժունակություն, ինչպես նաև ճկունություն և վերակարգավորման հնարավորություն [5]: SDR համակարգերը մեծ կիրառություն են գտել նաև ռազմական ոլորտում՝ իրենց արագ վերածրագրավորվելու և վերակարգավորվելու հատկությունների շնորհիվ [6, 7]:

Հաշվի առնելով այն հանգամանքը, որ արբանյակներն աշխատում են հաճախության տարբեր տիրույթներում և տարբեր մոդուլման տեսակներով, անհրաժեշտություն է առաջանում անցում կատարել ծրագրապես որոշվող ռադիոհամակարգերին (անգլ. software defined radio, SDR)՝ ապահովելով ճկուն և վերակարգավորվող կապի համակարգերի ստեղծմանը, որոնք թույլ են տալիս խուսափել հաղորդիչ-ընդունիչ մասի սարքավորումների կառուցվածքային փոփոխություններից՝ փոփոխելով միայն ծրագրային ապահովումը:

SDR ռադիոհաղորդչի և իրական ժամանակին համակցված տվյալների գրանցման համակարգի համատեղ օգտագործմամբ հնարավոր կլինի միավորել տվյալների գրանցման, պահպանման և ճշգրիտ հաղորդման գործառույթները, ինչպես նաև ստեղծել հեշտորեն վերակարգավորվող և վերածրագրավորվող կապի համակարգեր՝ բարձր հուսալիությամբ և կայուն աշխատանքի ապահովմամբ: Այդ ուղղությամբ արդեն կան որոշակի փորձեր, որոնք ուղղված են համակարգերում իրական ժամանակի ապահովմանը [8, 9], և գերճշգրիտ ժամանակում տվյալների հաղորդմանը [10]:

Այսպիսի համակարգ նախագծելու և իրականացնելու համար հետազոտվել են շուկայում առկա նմանատիպ համակարգերը և դրանց աշխատանքի սկզբունքները, որոնց հիման վրա պարզ է դարձել, որ իրական ժամանակի աշխատանքը այդ համակարգերում անկայուն է, հաղորդիչ սարքավորումները մեծամասնորեն արտաքին միացմամբ են, ինչպես նաև համակարգերն ունեն բարձր գին և ծախսում են մեծ հզորություն, ինչը բարդացնում է նրանց աշխատանքը «դաշտային» պայմաններում՝ մարտկոցների միջոցով: Այդ պատճառով մշակվել և առաջադրվել են եղանակներ, որոնց միջոցով հնարավոր կլինի իրականացնել նմանատիպ համակարգ՝ նվազեցված հզորության ծախսով և գնային արժեքով, ինչպես նաև բարելավված ժամանակային կայունությամբ և հուսալիությամբ:

<u>Ատենախոսության նպատակը:</u> Հետազոտել արդյունաբերության ոլորտում կիրառվող տվյալների գրանցման և հաղորդման համակարգերը, նրանցում առկա թերությունները և նախագծել ու իրականացնել նմանատիպ համակարգ՝ նվազեցված հզորության ծախսով և գնային արժեքով, ինչպես նաև բարելավված կայունությամբ և հուսալիությամբ:

Նշված նպատակին հասնելու համար ատենախոսության մեջ դրվել են հետևյալ խնդիրները.

1. հետազոտել համակարգում իրական ժամանակի ապահովման սարքավորումների աշխատանքը և գտնել ժամանակային շեղման առաջացման պատճառները,
2. հետազոտել տվյալների գրանցման սարքավորումների և ռադիոհաղորդիչ համակարգի աշխատանքի սկզբունքները, առաջարկել եղանակներ՝ համակարգի հզորության ծախսը նվազեցնելու համար,
3. մշակել տվյալների գրանցման և պահպանման համակարգ՝ նվազեցված գնային արժեքով և միաժամանակ բարելավված տվյալների մշակման և գրանցման արագագործությամբ,
4. մշակել իրական ժամանակի համակցմամբ, ճշգրիտ և կայուն աշխատանքով SDR ռադիոհաղորդիչ համակարգ, որի միջոցով տվյալները կհաղորդվեն դեպի արբանյակներ,
5. կատարել մշակված համակարգի և առկա համակարգերի համեմատական վերլուծություն,
6. մշակված եղանակների հիման վրա իրականացնել արբանյակային հաղորդչով և իրական ժամանակում տվյալների գրանցման սինքրոն համակարգ և ստուգել վերջինիս արդյունավետությունն ու կիրառելիությունը:

<u>Գիտական նորույթը:</u>

1. Մշակվել է բազմաթիվ տվիչներից ստացվող տվյալների գրանցման և պահպանման համակարգ՝ նվազեցված հզորության ծախսով, ինչը թույլ է տալիս համակարգի երկարաժամկետ շահագործումը

դաշտային պայմաններում:

2. Առաջադրվել են մեթոդներ, որոնք թույլ են տալիս բարելավել տվյալների գրանցման և հաղորդման համակարգի արագագործությունը, ինչը զգալիորեն կրճատում է արբանյակների հետ ինֆորմացիայի փոխանցման ժամանակը և նվազեցնում է համակարգի գնային արժեքը:
3. Մշակվել է ներդրվող SDR ռադիոհաղորդիչ համակարգ տնտեսության տարբեր բնագավառներում կիրառելու նպատակով, ինչի միջոցով հնարավոր է արտաքին միջավայրի բնութագրման տվյալները հաղորդել դեպի հավաքագրման կենտրոններ:
4. Մշակվել է իրական ժամանակային սանդղակին համակցված տվյալների գրանցման և հաղորդման սինքրոն համակարգ՝ բարելավված ժամանակային կայունությամբ:

Աշխատանքի գործնական նշանակությունը: Աշխատանքի արդյունքները թույլ են տալիս՝

1. GPS/GLONASS արբանյակային համակարգերի ազդանշանների հաղորդում՝ ծրագրային միջոցներով և համապատասխան սարքավորումների օգտագործմամբ:
2. FPGA-ի միջոցով RTC-ի չափաբերման արժեքի ճշգրիտ որոշման եղանակը թույլ է տալիս այն կիրառել իրական ժամանակի համակցմամբ աշխատող տվյալների գրանցման և հաղորդման համակարգերում:
3. Տվյալների գրանցման և պահպանման մշակված համակարգը կարող է կիրառվել բազմաթիվ անալոգային և թվային տվիչներից ստացվող ազդանշանների մշակման և հետագա վերլուծության համար նախատեսված տվյալների հավաքագրման կայաններում:
4. RTC-ի օգտագործմամբ մշակված SDR հաղորդիչը կիրառելի է միլիվայրկյանի ճշտությամբ ազդանշանի հաղորդմամբ և ժամանակային բարձր հուսալիությամբ անլար կապի համակարգերում:
5. Մշակված և իրականացված SDR հաղորդչով և իրական ժամանակում տվյալների գրանցման համակարգերը կարող են օգտագործվել ավտոմատացված եղանակային կայաններում, նավթարդյունաբերության ոլորտում, հանքահորերում և այլ

արդյունաբերության ոլորտներում և աշխատել «դաշտային» պայմաններում՝ մարտկոցների միջոցով:

Արդյունքների ներդրումը: Մշակված իրական ժամանակի համակցմամբ տվյալների գրանցման և հաղորդման սինքրոն համակարգը OLYMP Engineering ՍՊԸ և Microcomm India Ltd. կողմից համատեղ ներդրվել է կիրառման Հնդկաստանի ավտոմատացված եղանակային կայաններում:

Աշխատանքի աprobացիա: Աշխատանքի հիմնական տեսական և գործնական արդյունքները զեկուցվել են՝

- ՀԱՊՀ տարեկան գիտաժողովներում (Երևան 2013թ., 2014թ., 2015թ.),
- ՀԱՊՀ «Ռադիոտեխնիկա և Կապի համակարգեր» ֆակուլտետի «Ռադիոսարքավորումներ» ամբիոնի գիտական սեմինարներում (2013-2016 թթ.)

Պաշտպանության ներկայացվող հիմնական դրույթները:

1. Բազմաթիվ տվիչներից ազդանշանների ընդունման սարքավորումների ղեկավարման առաջադրվող եղանակը, որը թույլ է տալիս նվազեցնել համակարգի հզորության ծախսը:
2. FPGA-ի և տակտային գեներատորի (RTC) օգտագործման հիման վրա մշակված արբանյակային SDR հաղորդիչ համակարգը, որը հնարավորություն է տալիս տվյալները հաղորդել դեպի արբանյակներ՝ ժամանակային բարձր ճշտությամբ:
3. RTC-ի չափաբերման արժեքի հաշվարկման առաջադրվող եղանակը, ինչը թույլ է տալիս հայտնաբերել համակարգում իրական ժամանակի շեղվածությունը, և, հետևաբար ապահովել համակարգի սինքրոն աշխատանքը՝ երկարատև ժամանակահատվածում:
4. Մշակված եղանակների արդյունքների հիման վրա ստացված տվյալների գրանցման և հաղորդման համակարգի կառուցվածքային սխեման և աշխատանքի սկզբունքը, որոնք թույլ են տալիս բարելավել համակարգի բնութագրային ցուցանիշները:

Տպագրություններ: Ատենախոսության թեմայով հրատարակվել է 6 գիտական աշխատանք, որոնցից՝ 6-ը հոդված [11, 12, 13, 14, 15, 16]:

Ատենախոսության կառուցվածքը և ծավալը: Ատենախոսությունը բաղկացած է ներածությունից, չորս գլուխներից, ամփոփիչ եզրակացությունից, 106 հղում պարունակող գրականության ցանկից: Աշխատանքի ընդհանուր ծավալը կազմում է 122 էջ և պարունակում է 35 նկար և 12 աղյուսակ:

Առաջին գլխում նկարագրվում են տվյալների գրանցման և պահպանման համակարգերի պարզագույն սկզբունքները, բերվում է SDR համակարգերի աշխատանքի սկբունքը, կատարվում է շուկայում առկա SDR և տվյալների պահպանման սարքավորումների վերլուծություն: Բերվում են արբանյակային հաղորդչով տվյալների պահպանման համակարգերի նախագծման բարդությունները և առկաթերությունները:

Երկրորդ գլխում առաջադրվում են SDR ռադիոհաղորդչով տվյալների գրանցման համակարգերում առկա սարքավորումների մշակման եղանակներ, որոնց հիման վրա իրականացվում են RTC-ի չափաբերում FPGA-ի միջոցով, տվիչներից ազդանշանների ընդունման սարքավորումների ղեկավարում և SDR ռադիոհաղորդչի իրականացում FPGA-ի միջոցով: Համեմատվում և ցուցադրվում են, որ այս եղանակների կիրառմամբ հնարավոր է իրականացնել տվյալների մշակման և հաղորդման համակարգ՝ նվազեցված հզորության ծախսով, բարելավված տվյալների մշակման արագագործությամբ, կայունությամբ և հուսալիությամբ:

Երրորդ գլխում առաջարկվում է արբանյակային հաղորդչով և իրական ժամանակում տվյալների գրանցման համակարգի նախագծման ու իրականացման մեթոդ: Բերվում է նախագծված համակարգի աշխատանքի սկզբունքը: Ուսումնասիրվում և վերլուծվում են առաջարկված մեթոդով իրականացված համակարգի արագագործությունը, գինը և հզորության ծախսը: Առաջադրվում են SDR ռադիոհաղորդչի հզորության ծախսի նվազեցման և տվյալների գրանցման համակարգի արագագործության ու գնի բարելավման եղանակներ՝ FPGA-ի վերածրագրավորման առաջադրվող եղանակի օգտագործմամբ:

Չորրորդ գլխում բերվում են նախագծված և իրականացված արբանյակային SDR հաղորդչով և իրական ժամանակում տվյալների գրանցման համակարգի նկարագրութունը, բնութագրերը և փորձնական չափումների արդյունքները:

Ամփոփիչ եզրակացության մեջ ձևակերպված են աշխատանքի հիմնական արդյունքները:

ԳԼՈՒԽ 1. ԻՐԱԿԱՆ ԺԱՄԱՆԱԿՈՎ ՏՎՅԱԼՆԵՐԻ ՊԱՀՊԱՆՄԱՆ ՀԱՄԱԿԱՐԳԵՐԻ ԵՎ ԾՐԱԳՐՈՐԵՆ ՈՐՈՇՎՈՂ ՌԱԴԻՈՀԱՄԱԿԱՐԳԵՐԻ ՈՒՍՈՒՄՆԱՍԻՐՈՒԹՅՈՒՆ ԵՎ ՎԵՐԼՈՒԾՈՒԹՅՈՒՆ

1.1 Ծրագրորեն որոշվող ռադիոհամակարգերի աշխատանքի սկզբունքը

Ժամանակակից շարժական համակարգիչները, բջջային հեռախոսները, անլար լոկալ ցանցերը և թվային կապի այլ համակարգեր ունեն բազմաթիվ գործառույթներ, որոնք թույլ են տալիս միմյանց միջև ապահովել հեռահաղորդակցման կապ, ինֆորմացիայի փոխանակում, ինտերնետի առկայություն և այլն: Սակայն տարբեր սարքավորումներ պարունակում են տվյալների փոխանակման տարբեր ստանդարտներ և հաղորդման-ընդունման մեթոդներ: Այդ դեպքում միաժամանակյա ճշգրիտ աշխատանքի համար անհրաժեշտ է, որպեսզի ինֆորմացիան զուգահեռ հաղորդվի մի քանի ուղիներով: Այժմ դա իրականացվում է բազմամիջուկային պրոցեսորների միջոցով, բայց ավելի արդյունավետ է իրականացնել ծրագրորեն որոշվող ռադիոների (անգլ. software-defined radio, SDR) կիրառմամբ [17]:

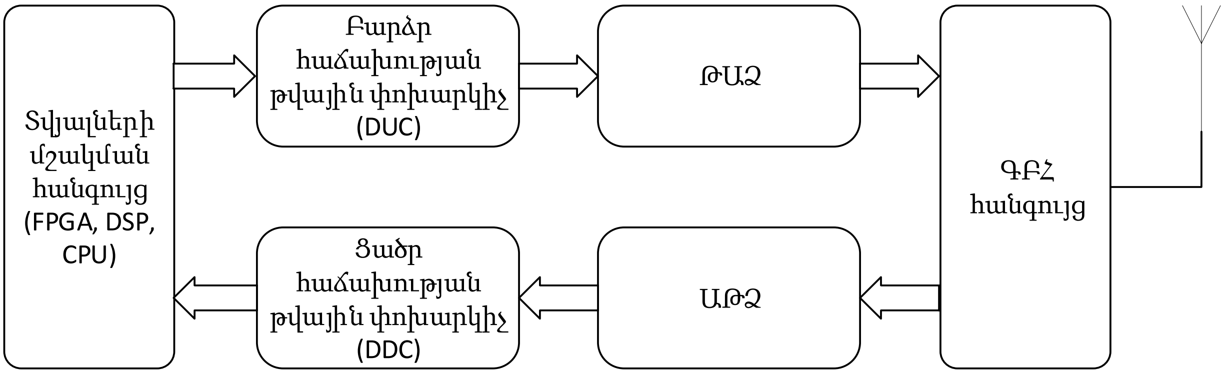
Ծրագրային ռադիոյի գաղափարը առաջ է եկել Եվրոպայի և ԱՄՆ-ի պաշտպանական արդյունաբերությունում (ինդուստրիայում)՝ 1980-ական թվականներին: Ծրագրորեն որոշվող ռադիո կամ SDR ռադիո տերմինը առաջին անգամ գործածվել է 1990-ականների սկզբում [18]: Այն բնութագրում է այնպիսի ռադիո սարքավորումները, որոնք կարող են վերակարգավորվել ծրագրային միջոցներով: Սկզբում պատկերացումը եղել է որպես իդեալական ծրագրային ռադիո, որի ապարատային մասը բաղկացած է միայն անտենայից ու անալոգա-թվային ձևափոխիչից (ԱԹՁ)՝ ընդունման մասում, և անտենայից ու թվա-անալոգային ձևափոխիչից (ԹԱՁ)՝ հաղորդման մասում, իսկ ազդանշանների մշակումն ամբողջապես իրականացվում է ծրագրային ապահովման միջոցով և պրոցեսորների օգտագործմամբ: Ժամանակակից SDR-ները պարունակում են հաճախային փոխարկման մեկ կամ մի քանի փուլեր՝ միջանկյալ հաճախություն ստանալու, որը սպասարկվում է ԱԹՁ-ի և ԹԱՁ-ի կողմից: Ծրագրային մասում օգտագործվում է ծրագրավորվող ինտեգրալ տրամաբանական սխեմա (անգլ. field-programmable gate array, FPGA), կամ թվային ազդանշանների պրոցեսոր (անգլ. digital signal processor, DSP)՝ որոշակի կարգավորումներով, որպեսզի հնարավոր լինի փոփոխել տվյալների ընդհատավորման արագությունը կամ տեղափոխել ազդանշանը բազային հաճախային շերտ՝ թվային մշակման համար: Ծրագրորեն կարող են որոշվել ազդանշանի հաճախությունը, թողունակության շերտը, հաղորդման արագությունը, կրող ազդանշանների քանակը, մոդուլման տեսակը և այլ պարամետրեր [19]:

SDR համակարգերի գլխավոր առանձնահատկությունները հետևյալն են.

- Բազմաշերտություն – մի քանի հաճախականային շերտերում աշխատելու համար անհրաժեշտ է օգտագործել մի քանի ռադիոընդունիչներ տարբեր հաճախականային տիրույթների համար: Ծրագրորեն կարգավորվող ռադիոն կարող է աշխատել ինչպես մեկ հաճախության տիրույթում, այնպես էլ միաժամանակ տարբեր տիրույթներում:
- Բազմուղիություն – SDR-ը կարող է աշխատել միաժամանկ տարբեր հաճախություններով, օրինակ՝ հաղորդել ձայնը և տվյալները երկու տարբեր կրող հաճախությունների վրա:
- Տարբեր ստանդարտներում միաժամանյա աշխատելու հնարավորություն (AM, FM, GMSK, CDMA և այլն):
- Յաղորդել տվյալները տարբեր արագություններով – օրինակ՝ տարբեր ստանդարտներով աշխատող երկու ազդանշանների միաժամանակյա մշակում:
- Թողունակության շերտը որոշվում է թվային զտիչների միջոցով, այդ պատճառով այն հնարավոր է ծրագրորեն հեշտությամբ փոփոխել [20]:

Անլար կապի համակարգերում ճկունության բացակայությունը խնդիր է հանդիսանում այնքանով, որ եթե ապարատային միջոցի, մեքենայական կոդի կամ ծրագրային ապահովման մեջ կան որոշակի աշխատանքային թերություններ, ապա դա շտկելու գրեթե ոչ մի հնարավորություն չկա: Ավելին, այդպիսի սարքավորումների հնարավորությունների սահմանափակումը կայանում է դրանց ապարատային միջոցների հնարավորություններում, և դրանք չեն կարող վերակարգավորվել կամ փոփոխվել այնպիսի անլար կապի արձանագրություններով աշխատելու համար, որոնք դրա ապարատային միջոցները թույլ չեն տալիս: Ծրագրորեն որոշվող ռադիոհամակարգերը հնարավորություն են տալիս լուծում տալ այդ խնդիրներին:

SDR համակարգի ընդհանուր կառուցվածքային սխեման պատկերված է Նկ. 1.1-ում:



Նկ. 1.1. SDR սարքավորման կառուցվածքային սխեման

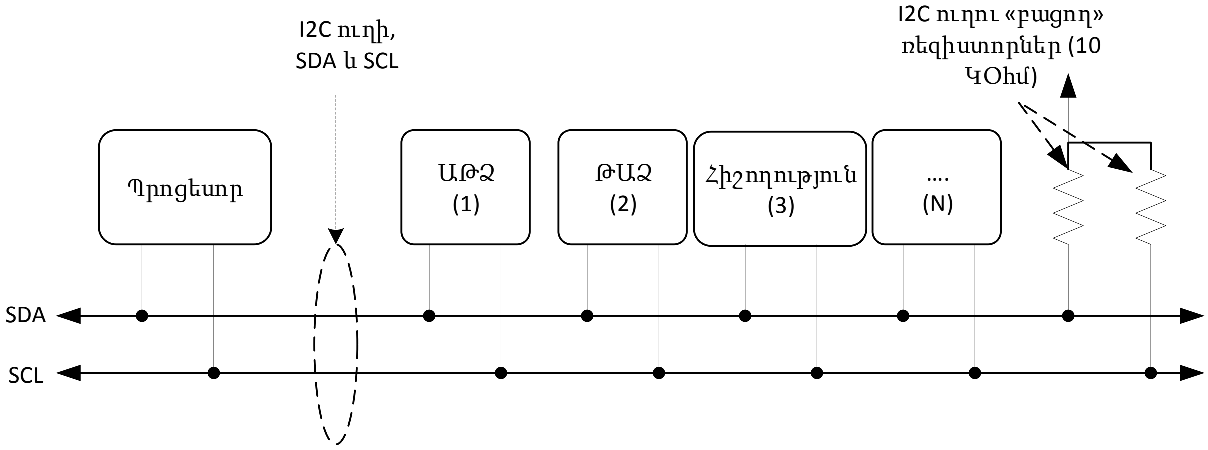
Տվյալների մշակման հանգույցը (FPGA, DSP) կատարում է SDR համակարգի գրեթե ամբողջ գործառույթները: Հաղորդման մասում այն կատարում է ազդանշանի ձևավորում, կոդավորում, մոդուլում, թվային զտում, մուլտիպլեքսավորում և այլ գործողություններ՝ թվային ազդանշանը մշակելու, ԱԹՁ-ի միջոցով անալոգային տեսքի բերելու և եթեր հաղորդելու համար: Ժամանակակից SDR-ների մեծամասնության համար թվային ազդանշանը 0 Հց հաճախության վրա կենտրոնացած կոմպլեքս բազային հաճախությունների շերտում գտնվող ազդանշան է: Դեպի բարձր հաճախության թվային փոխարկիչը (անգլ. digital upconverter, DUC) տեղափոխում է այդ դիսկրետ ազդանշանը 0 Հց կենտրոնական հաճախությունից դեպի միջանկյալ հաճախություն: Այնուհետև դիսկրետ ազդանշանը ձևափոխվում է անալոգայինի և տրվում ԳԲՀ հանգույցին, որն էլ խառնիչի միջոցով ազդանշանը միջանկյալ հաճախությունից տեղափոխում է ԳԲՀ հաճախություն և զտումից, ուժեղարարից հետո հաղորդում համապատասխան անտենայի միջոցով: Ընդունման մասում ԳԲՅ հանգույցը եթերից ընդունում է հաղորդված ազդանշանը և տեղափոխում այն միջանկյալ հաճախության շերտ, որից հետո այն ԱԹՁ-ի միջոցով բերվում է թվային տեսքի և տեղափոխվում է բազային հաճախության շերտ դեպի ցածր հաճախության փոխարկիչի (անգլ. digital downconversion, DDC) միջոցով և տրվում տվյալների մշակման հանգույցին: Վերջինս կատարում է ազդանշանի դեմուլտիպլեքսավորում, դեմոդուլում, դեկոդավորում կամ իրականացնում է չափումներ՝ ժամանակային կամ հաճախային տիրույթներում [21]:

1.2 Տվյալների գրանցման և պահպանման համակարգերի ալգորիթմային սկզբունքները

Ներկայումս արդյունաբերության գրեթե բոլոր բնագավառներում օգտագործվում են տվյալների պահպանման սարքավորումներ՝ տվյալների ստատիստիկ հավաքագրման և դրանց հետագա վերլուծության համար: Արտաքին սարքավորումներից կամ տվիչներից ստացված տվյալների հավաքագրման համար անհրաժեշտ են էլեկտրոնային սարքավորումներ, որոնք ավտոմատացված կերպով կգրանցեն և կպահպանեն տվյալները ժամանակի ընթացքում:

Ստեղծվել են որոշակի արձանագրություններ (անգլ. protocols) և տվյալների ֆորմատներ, որոնք թույլ են տալիս տարբեր տվյալների պահպանման սարքավորումներին գրանցել տարբեր տվիչներից ստացված տվյալներ: I2C-ն (Inter-Integrated Circuit), SPI-ը (Serial Peripheral Interface), SDI-12-ը (Serial Digital Inerface) ամենակիրառելի և ամենաստանդարտիզացված արձանագրություններն են՝ տվիչների արժեքների գրանցման համար: I2C և SPI արձանագրություններով աշխատող տվյալների գրանցման համակարգի աշխատանքը ներկայացնող մեկական ալգորիթմ ներկայացված է ստորև [22]:

I2C արձանագրությամբ տվյալների պահպանում: I2C-ն արձանագրությունը ինտեգրալային սխեմաների հետ տվյալների փոխանակման հաջորդական ուղի է և օգտագործում է երկու երկկողմանի կապի ուղի (SDA և SCL): Օգտագործվում է ցածր արագագործության դեպքում՝ կողմնակի բաղադրիչ սարքավորումների և մայր պլատայի հետ կապ հաստատելու համար: Այս արձանագրությունը նախագծելու համար կարևոր դեր է խաղում ռեզիստորների ճիշտ ընտրությունը, ինչն էլ ապահովում է կապի արագությունը: I2C արձանագրությամբ աշխատող տվյալների գրանցման համակարգերն ունեն հետևյալ կառուցվածքը (Նկ. 1.2):



Նկ. 1.2. I2C արձանագրությամբ աշխատող տվյալների գրանցման համակարգ

Նկ. 1.2-ից երևում է, որ պրոցեսորը տվյալների փոխանակման (SDA) և տակտի (SCL) ուղիներով կապված է բոլոր սարքավորումների հետ ((1)-ից (N) սարքավորումներ): Այսպիսով, պրոցեսորը դիմելով սարքավորումներին, հնարավորություն է ստանում կարդալ կամ գրել տվյալներ՝ հիշողության սարքում:

«Բացող» ռեզիստորների չափողականության առավելագույն և նվազագույն արժեքների հաշվարկի համար համար օգտագործվում են հետևյալ բանաձևերը.

$$R_{առ} = \frac{t_{բ}}{(0,8473 \times C_{ու})} \tag{1.1}$$

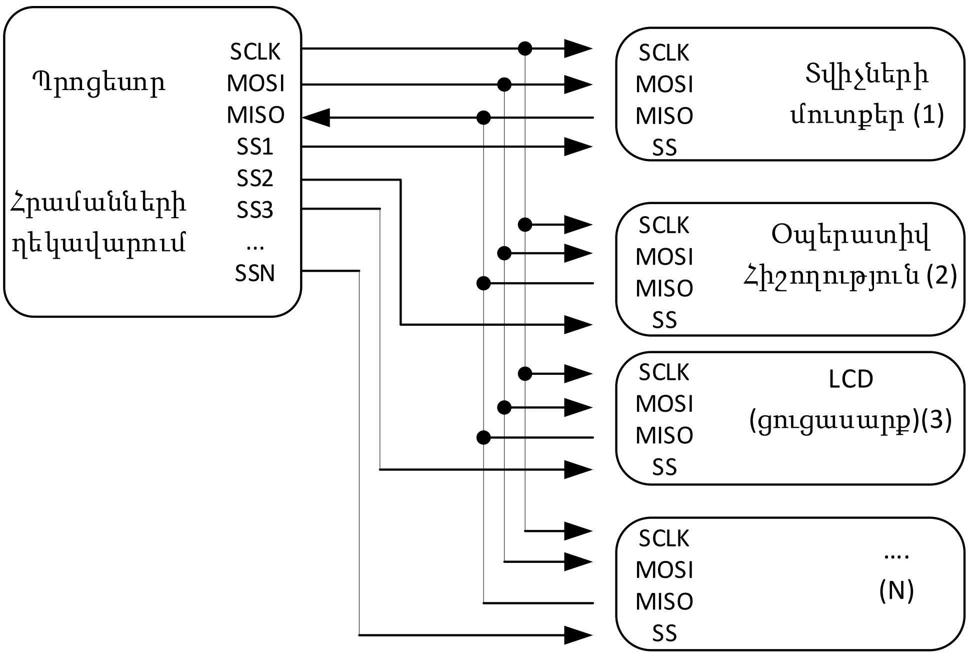
$$R_{նվ} = \frac{(V_{ՀԼ} - V_{ԵԼ})}{I_{h}} \tag{1.2}$$

որտեղ $R_{առ}$-ը և $R_{նվ}$-ը համապատասխանաբար «բացող» ռեզիստորների առավելագույն և նվազագույն արժեքներն են, $t_{բ}$-ն՝ բացված ժամանակահատվածը, $C_{ու}$-ն՝ ուղու ունակությունը, $V_{ՍԼ}$-ը՝ սնման լարումը, $V_{ԵԼ}$-ը՝ փակված վիճակի ելքային լարումը, I_{h}-ը՝ ելքային հոսանքը [23]:

I2C արձանագրությամբ աշխատող տվյալների գրանցման և պահպանման համակարգերը արդյունավետ են տվյալների հաղորդման ցածր արագությունների դեպքում (մինչև 3,2 *Մբ*), երբ անհրաժեշտ է ապահովել մի քանի սարքավորումների միջև տվյալների փոխանակում:

SPI արձանագրությամբ տվյալների պահպանում: Ի տարբերություն I2C արձանագրությամբ աշխատող տվյալների գրանցման և պահպանման համակարգերի, SPI արձանագրությամբ աշխատող համակարգերը ապահովում են տվյալների փոխանակման բարձր արագություն, քիչ հզորության ծախսի պայմաններ և ամենակարևորը՝ լրիվ դուպլեքս (անգլ. full duplex) տվյալների փոխանակում:

Նկ. 1.3-ում պատկերված է SPI արձանագրությամբ աշխատող տվյլաների պահպանման համակարգի սկզբունքային կառուցվածքը:



Նկ. 1.3. SPI արձանագրությամբ աշխատող տվյալների գրանցման համակարգ

Նկ. 1.3-ից երևում է, որ ի տարբերություն I2C արձանագրությամբ աշխատող տվյալների գրանցման և պահպանման համակարգերի, այստեղ տվյալների փոխանակումը համակարգում առկա բոլոր սարքավորումների միջև կարող է տեղի ունենալ զուգահեռ: Այդպիսով նմանատիպ համակարգերում աճում է տվյալների զուգահեռ մշակման գործողությունների թիվը, ինչպես նաև արագագործությունը [24]:

Այսպիսով, վերլուծելով տվյալների գրանցման և պահպանման համակարգերի աշխատանքների վերոնշյալ երկու սկզբունքները, կարելի է հասկանալ, որ ստանդարտիզացված այս արձանագրությունները մեծ դեր են խաղում ներկայիս բոլոր նմանատիպ համակարգերում:

1.3 Իրական ժամանակով ռադիոհամակարգերի կառուցվածքն ու նրանց առավելությունները

Իրական կամ գերճշգրիտ ժամանակում (անգլ. Real-time) աշխատող մշակիչ հանգույցները լայն կիրառություն ունեն ժամանակակից գրեթե բոլոր ծրագրապես որոշվող ռադիոհաղորդիչ և ռադիոընդունիչ համակարգերում (SDR), որտեղ տվյալների մշակումը մեծամասնորեն իրականացվում է ծրագրավորովող ինտեգրալ տրամաբանական սխեմաների միջոցով (FPGA):

Ներկայումս գրեթե բոլոր թվային տվյալներ մշակող համակարգերը իրենց մեջ պարունակում են օպերացիոն համակարգ, որոնք պատասխանատու են ապարատային միջոցների և ղեկավարող դիմումների կառավարման համար: Իրական ժամանակով օպերացիոն համակարգերը ունեն նույն դերակատարումը, սակայն միաժամանակ ապահովում են այդ գործողությունների ճշգրիտ և հստակ կատարման ընթացքը: Այս տեսակի օպերացիոն համակարգերը հատկապես կարևոր են չափիչ և ավտոմատացված համակարգերում, որտեղ ծրագրի կատարման հապաղման պատճառով կարող են առաջանալ մի շարք խնդիրներ: Մի շարք միկրոսխեմաների միջոցով հնարավորություն է տրվում ապահովել իրական ժամանակում տվյալների մշակում, սակայն ռադիոհամակարգերում ամենակիրառելին և ամենաարդյունավետը համարվում են FPGA-ները:

Ռադիոհաղորդիչներում և ռադիոընդունիչներում ծրագրավորվող ինտեգրալ տրամաբանական սխեմաների օգտագործումը մի շարք առավելություններ է տալիս տվյալների կոդավորման-դեկոդավորման, ազդանշանի ձևավորման, ինչպես նաև մոդուլման-դեմոդուլման ալգորիթմների իրականացմանը: Ազդանշանի հաղորդման և ընդունման համար տվյալների մշակման իրականացումը FPGA-ում, բարելավում է ազդանշանի մշակման արագագործությունը և հաղորդման-ընդունման ժամանակային սինքրոնացման ճշգրտությունը (անգլ. syncronization), պարզեցնում է նախագծվող ռադիոհամակարգի սխեման (անգլ. flexible design), ինչպես նաև նվազեցնում է հզորության ծախսն ու գինը: Ստորև բերվում են FPGA-ի միջոցով ռադիոհամակարգերի իրականացման առավելությունների համառոտնկարագրությունները [25, 26, 27]:

1. Տվյալների մշակման արագագործություն: Ժամանակակից ռադիոկապում ազդանշանի ձևավորման հիմնական փուլերի իրականացումը ծրագրային միջոցների օգնությամբ, հեշտացնում է ռադիոհմակարգերի նախագծումը: Քանի որ FPGA-ները հնարավորություններ են ընձեռնում ծրագրային միջոցներով գերարագ և գերճշգրիտ ժամանակում մշակել տվյալները, հետևաբար թվային բարձրհաճախականային և ցածրհաճախականային ձևափոխիչների, զտման և միջարկման (անգլ. interpolation), ինչպես նաև ազդանշանի մոդուլման և դեմոդուլման ալգորիթմների մշակումը FPGA-ում, թույլ է տալիս նախագծել ծրագրորեն որոշվող ռադիոհամակարգ:

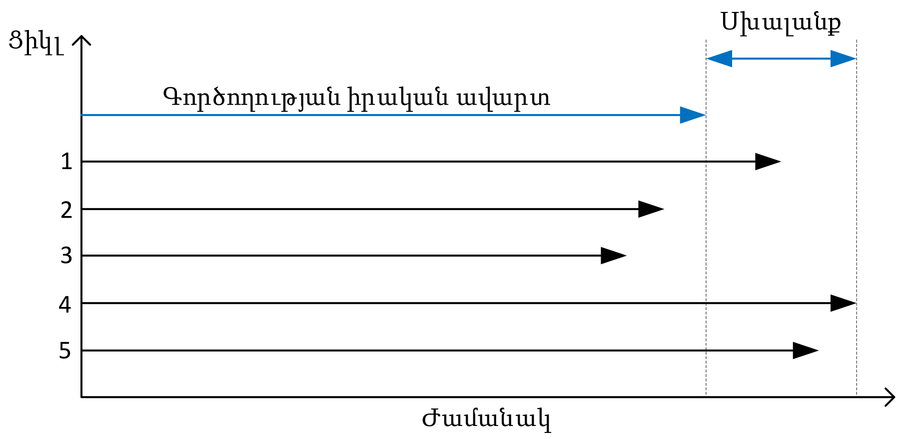
2. Ժամանակային սինքրոնացման ճշգրտություն: Ցանկացած ծրագրորեն որոշվող ռադիոհամակարգում ազդանշանի ձևավորման, հաղորդման և ընդունման համար անհրաժեշտություն է առաջանում ապահովել ճշգրիտ և կայուն ժամանակահատվածում տվյալների մշակում: FPGA-ները տվյալները մշակում են հստակեցված ժամանակահատվածում և նախատեսված արագագործությամբ (մինչև *պվ*-ի ճշգրտություն): Քանի որ FPGA-ները վերածրագրավորվող միկրոսխեմաներ են, ապա նշված ժամանակահատվածը, արագագործությունը և տվյալների մշակման ալգորիթմները հնարավոր են վերածրագրավորվել կամ վերակարգավորվել ծրագրային միջավայրերի միջոցով [28]:

3. Պարզեցված սխեմա (անգլ. flexible integration): Ռադիոկապի համակարգերում ազդանշանի ձևավորման, կոդավորման և դեկոդավորման, ինչպես նաև մոդուլման և դեմոդուլման ալգորիթմների մշակումը հնարավոր է իրականացնել մեկ միկրոսխեմայի միջոցով: Սակայն, այդ միկրոսխեման պետք է ունենա թվային ելքեր և մուտքեր, որպեսզի իրականացվի ազդանշանի համապատասխան ձևափոխում հաղորդման և ընդունման համար: Այսպիսով, օգտագործելով FPGA-ը, հնարավոր կլինի պարզեցնել ռադիոհաղորդչի և ռադիոընդունիչի սխեմաները, ինչպես նաև ապահովել թվային ազդանշանի ամբողջական մշակումը (անգլ. Digital processing, DSP) [29]:

4. Համակարգի գնի և հզորության ծախսի նվազեցում: Հիմնվելով 3-րդ կետում նշված պարզեցված սխեմայով ռադիոհամակարգի սկզբունքի և շուկայում առկա FPGA-ների գների վրա, կարելի է հեշտությամբ եզրակացնել, որ համակարգը կլինի համեմատաբար էժան և կայուն՝ տվյալների մշակման տեսանկյունից: Քանի որ FPGA-ի հզորության ծախսը կախված է օգտագործվող թվային մուտքերի և ելքերի քանակից, ապա հեշտությամբ կարելի է նվազեցնել համակարգի հզորության ծախսը օգտագործելով միայն անհրաժեշտ մուտքերն ու ելքերը:

Այսպիսով, իրական ժամանակով աշխատող համակարգերում կիրառելով FPGA-ները, համակարգում հնարավոր է ապահովել վերոնշյալ առավելությունները: Նախագծվող ծրագրորեն որոշվող ռադիոհամակարգերում այս առավելությունները կբերի տվյալների գերճշգրիտ և գերարագ մշակման, գնի և հզորության ծախսի նվազեցման, ինչպես նաև հուսալիության աճի:

Նկ. 1.4-ում պատկերված է իրական ժամանակի բացատրական գրաֆիկը: Գրաֆիկում պատկերված է իրական ժամանակով աշխատող օպերացիոն համակարգում և սովորական օպերացիոն համակարգերում գործողությունների կատարման ժամանակների համեմատությունը:



Նկ. 1.4. Իրական ժամանակով օպերացիոն համակարգի առավելությունը պատկերող գրաֆիկ

Նկ. 1.4-ից երևում է, որ օպերացիոն համակարգը յուրաքանչյուր ցիկլում գործողությունը կատարում է տարբեր ժամանակահատվածներում, ինչն էլ ռադիոհաղորդիչ և ռադիոընդունիչ համակարգերում կարող է բերել տվյալների մշակման սխալանքի [30]:

1.4 Շուկայում առկա SDR սարքավորումների և տվյալների պահպանման համակարգերի դասակարգումը

Ներկայումս բազմաթիվ կազմակերպություններ արտադրում են SDR սարքավորումներ և դրանց համար նախատեսված ծրագրային ապահովում: Այդ կազմակերպությունները իրենց արտադրանքը ներկայացնում են որպես ծրագրորեն որոշվող ռադիո սարքավորումներ, և տեսնում դրանց կիրառությունը ճկուն և հեշտորեն վերակարգավորվող կապի համակարգերում: Որոշ կազմակերպություններ էլ իրենց արտադրանքը դասակարգում են չափիչ գործիքների շարքին, սակայն դրանց շնորհիում են հեշտորեն վերածրագրավորվելու և վերակարգավորվելու հնարավորություն՝ դրանք պիտանի դարձնելով ճկուն կապի համակարգերի համար:

Շուկայում առկա ժամանակակից SDR սարքավորումները դասակարգվում են ըստ հետևյալ հատկանիշների՝

- հաճախությունների տիրույթ;
- ընդհատավորման հաճախություն;
- ԱԹՁ-ի և ԹԱՁ-ի քվանտացման մակարդակների քանակ;
- ռադիոտեխնիկական պարամետրեր (աղմուկների մակարդակ, փուլային աղմուկ, առավելագույն ուժեղացում, առավելագույն մուտքային ազդանշանի մակարդակ և այլն);
- մշակող հանգույցի տիպ (FPGA, DSP, CPU, GPU և այլն);
- համակարգչի հետ կապի ինտերֆեյս (Ethernet, USB, PCIe և այլն);
- կապուղիների քանակ;
- հենեկային ազդանշանի մուտքի առկայություն;
- գին;
- և այլն:

Թվարկված հատկանիշներից հիմնականում բոլորը փոխկապակցված են միմյանց հետ: Մասնավորապես, որքան լայն է հաճախությունների տիրույթը, այդքան բարձր է լինում ռադիոտեխնիկական պարամետրերի ճշտությունը, ինչպես նաև որքան ավելի մեծ է լինում ընդհատավորման արագությունը, այդքան ավելի արագագործ ինտերֆեյս է օգտագործվում համակարգչի հետ կապի համար և հետևաբար այդպիսով ավելի մեծ է լինում սարքավորման գինը: Եվ նույնը կարելի է նշել հակառակ դեպքում, թե որքան էժանագին է սարքավորումը, այն ունենում է ավելի փոքր հաճախային տիրույթ, դիսկրետացման հաճախություն և ռադիոտեխնիկական պարամետրերի ճշտություն: Այդ պատճառով դասակարգելով SDR-ները ըստ հատկանիշնեից որևիցե մեկի, այն ճիշտկլինի նաև մյուսների համար: Ընդհանուր առմամբ շուկայում առկա SDR սարքավորումները դասակարգվում են մի քանի խմբերով (աղյուսակ 1.1):

Ցածր դասի ընդունիչները հիմնականում նախատեսված են ռադիոսիրողների համար, ունեն բավականին նեղ հաճախային տիրույթներ, աղմուկների բավականին բարձր մակարդակ և չունեն ազդանշանների մշակման հանգույց: Այս դեպքում մշակման հանգույց հանդիսանում է համակարգիչը:

Միջին դասի ընդունիչները ունեն համեմատաբար ավելի լավ ռադիոտխնիկական պարամետրեր, ավելի լայն հաճախային տիրույթներ, սակայն ունեն նեղ ակնթարթային հաճախային շերտ և չունեն մշակման հանգույցներ:

Բարձր դասի ընդունիչները ունեն բավականին լավ ռադիոտեխնիկական պարամետրեր, ընձեռնում են պարամետրերի ծրագրապես փոփոխման ավելի լայն հնարավորություններ և հիմնականում ունեն ազդանշանների մշակման հանգույց (FPGA, DSP): Այս դասի ընդունիչներն ունեն արտաքին հենակային ազդանշանի միացման հնարավորություն՝ այլ սարքավորումների հետ սինքրոնացման համար և ավելի մեծ ճշտությամբ ընդհատավորման և հետերոդինային ազդանշաններ ստանալու համար:

Աղյուսակ 1.1

Խումբը	**Դիսկրետացման հաճախություն**	**Ինտերֆեյս**	**Արտաքին հենակային ազդանշանի մուտքի առկայություն**	**Մշակման հանգույցի առկայություն**	**Գին**
Ցածր դասի ընդունիչներ	48 կՀց - 2.5 ՄՀց	USB	Ոչ	Ոչ	<$200
Միջին դասի ընդունիչներ	12 ՄՀց - 122 ՄՀց	USB	Ոչ	Ոչ	$200-$600
Բարձր դասի ընդունիչներ	60 ՄՀց - 130 ՄՀց	USB, Ethernet, PCIe	Հիմնականում այո	Հիմնականում FPGA	$600-$4300
Ցածր դասի հաղորդիչ-ընդունիչներ	14 ՄՀց - 80 ՄՀց	USB, Ethernet	Հիմնականում այո	Ոչ	$250-$750
Միջին դասի	13 ՄՀց - 250	Gigabit	Հիմնականում	Հիմնական	$1500-

հաղորդիչ-ընդունիչներ	ՄՀց	Ethernet	այո	ում այո	$3500
Բարձր դասի հաղորդիչ-ընդունիչներ	25 ՄՀց - 250 ՄՀց	Gigabit Ethernet, PCIe, PXIe, USB 3.0	Այո	Այո	>$3500
Ծրագրորեն որոշվող չափիչ գործիքներ	25 ՄՀց - 250 ՄՀց	Gigabit Ethernet, PCIe, PXIe, USB 3.0	Այո	Այո	>$40000

Ցածր դասի հաղորդիչ-ընդունիչների բնութագրերը համարժեք են միջին դասի ընդունիչների համապատասխան բնութագրերին, սակայն չունեն ազդանշանների մշակման հանգույց, բայց մեծամասամբ թույլ են տալիս սինքրոնանալ այլ սարքավորումների հետ՝ արտաքին հենակային ազդանշանի օգնությամբ:

Միջին դասի հաղորդիչ-ընդունիչների բնութագրերը գրեթե համարժեք են ցածր դասի հաղորդիչ-ընդունիչների բնութագրերին, սակայն, ի տարբերություն ցածր դասին, միջին դասը հիմնականում ունենում է ազդանշանների մշակման հանգույց, արտաքին հենակային ազդանշանի մուտք, ինչպես նաև շատ հաճախ օժտված են լինում GPS ազդանշանի օգնությամբ սինքրոնանալու հնարավորությամբ:

Բարձր դասի հաղորդիչ-ընդունիչներն աշխատում են հաճախությունների լայն տիրույթում (մինչև 6 ԳՀց), կարող են հաղորդել/ընդունել լայնաշերտ ազդանշաններ (>20 ՄՀց) և վերը նշվածների նկատմամբ ունեն լավագույն ռադիոտեխնիկական բնութագրերը, ինչպես նաև ունակ են կատարելու ազդանշանների մշակման բարդ գործողություններ՝ գերարագ և հզոր FPGA-ների օգնությամբ:

Հատուկ տեղ են զբաղեցնում ծրագրորեն որոշվող չափիչ գործիքները, որոնք նախատեսված են բաձր ճշտությամբ ռադիո հաճախային չափումներ կատարելու համար և նախատեսված չեն անմիջականորեն SDR ծառայելու համար:

Ինչպես SDR ռադիոհամակարգերը, այնպես էլ տվյալների պահպանման համակարգերը՝ «Data Logger»-ները, դասակարգվում են մի քանի խմբերով: Շուկայում առկա ժամանակակից տվյալների պահպանման սարքավորումները կարելի է դասակարգել ըստ հետևյալ հատկանիշների՝

- Տվիչներից ազդանշանների ընդունման քանակ;
- Տվիչների տեսակ;
- Տվյալների ստացման ճշտություն;
- Տվյալների մշակման արագագործություն;
- Հիշողության ծավալ ;
- Ծրագրային ապահովում;
- Արտաքին ինտերֆեյս՝ տվյալների փոխանցման և ցուցադրման համար;
- Գին;
- և այլն:

Աղյուսակ 1.2

Անվանումը	**Անալոգային/թվային մուտքեր**	**Ինտերֆեյս**	**Հզորության ծախս (Վտ)**	**Հաղորդչի առկայություն**	**Գին ($)**
CR1000 Measurement and Control Datalogger	16/8	RS-232, Ethernet	11	Ոչ	2000
CR9000X	28/12	USB, RS-232, Gigabit Ethernet	30-40	Այո	10000
CR3000	28/8	RS-232, Gigabit Ethernet	20	Ոչ	4000
JDCP-770A	8/2	USB, RS-232	9	Այո (արտաքին միացման հնարավորությամբ)	>2000 (ռադիոհաղորդչով)

ERM-AWS 2700	10/2	USB, LAN, Wireless	12	Այո	>3000
PASCO 850	40/10	USB, Gigabit Ethernet	22	Ոչ	>2000
БИНГ-3	62/8	USB, Gigabit Ethernet	15	Ոչ	>6000

Աղյուսակում բերվել են այն տվյալների պահպանման համակարգերը, որոնք ատենախոսության շրջանակներում համեմատվելու են մեր կողմից նախագծվող համակարգի հետ: Ինչպես երևում է, հզորության այսպիսի ծախսերի դեպքում բարդանում է այս համակարգերի օգտագործումը «դաշտային» պայմաններում՝ մարտկոցների միջոցով:

Շատ դեպքերում այսպիսի համակարգերին կցվում են արտաքին ռադիոհաղորդիչ համակարգեր՝ դեպի հավաքագրման կենտրոններ տվյալների հաղորդման համար, որն էլ ավելի է բարձրացնում համակարգի հզորության ծախսն ու գինը:

1.5 Արբանյակային հաղորդչով տվյալների պահպանման համակարգի նախագծման բարդությունները և հնարավոր լուծումները

Ներկայումս արդյունավետ կիրառելի են դարձել տակտային գեներատորների (անգլ. Real-time clock, RTC) օգտագործումը իրական ժամանակի համակցմամբ տվյալների պահպանման համակարգերում, որտեղ անհրաժեշտություն կա ապահովել ճշգրիտ ժամանակ՝ առանց որևէ միջամտության: Արդյունքում հնարավորություն է ընձեռնվում ապահովել համակարգի անխափան աշխատանք՝ երկար ժամանակաընթացքում (համակարգի ամիսների կամ նույնիսկ տարիների անխափան աշխատանք): Այդպիսով, ավտոմատացված կայաններում, որտեղ անհրաժեշտություն կա գրանցել և պահպանել չափված տվյալներն իրական ժամանակում, լայնամասշտաբ օգտագործվում են տակտային գեներատորները: Ներկայիս հայտնի տվյալների պահպանման համակարգերը մի քանի ամիսների ընթացքում կորցնում են աշխատունակությունը՝ իրական և համակարգի ժամանակային անհամաձայնեցման պատճառով:

Օգտագործելով չափաբերման ռեգիստրներով տակտային գեներատորներ, համակարգում հնարավոր է ապահովել կամ գոնե առավելագույն կերպով նվազեցնել ժամանակային անհամաձայնեցումը:

Ժամանակակից գրեթե բոլոր իրական ժամանակով աշխատող համակարգերում ժամանակային անհամաձայնեցման խնդիրները լուծվում են GPS/GLONASS (Global Positioning System/Global Navigation Satellite System) համակարգերի ազդանշանների օգտագործման միջոցով: Սակայն, ինչպես հայտնի է, բոլոր արբանյակային նավիգացոն համակարգերն աշխատում են «բաց երկնքի» պայմաններում և դրանց ազդանշաններն կարող են չընդունվել՝ կախված եղանակային պայմաններից: Այս խնդիրը կարող է հանգեցնել այն հանգամանքին, որ անհրաժեշտություն է առաջանում նախագծել «երկրային» արբանյակներով համակարգ (հաղորդել արբանյակների ազդանշանները անհրաժեշտ կամ «ցանկալի» պարամետրերով՝ ապահովելով GPS/GLONASS համակարգերի ազդանշանների առկայություն՝ ցանկացած եղանակային պայմաններում)՝ ծրագրային միջոցներով: Այդպիսի համակարգի նախագծումը և իրականացումը կապահովի իրական ժամանակով աշխատող համակարգի նախագծման և տեստավորման անխափան աշխատանք, ինչն էլ կկրճատի վերջինիս իրականացման ժամանակահատվածը:

Ինչպես հայտնի է, արբանյակները ազդանշաններ կարող են ընդունել չափազանց կարճ ժամանակային դիապազոնում (մինչև 500 *մվ*), ինչի արդյունքում առաջանում է գերարագ տվյալների մշակմամբ և ազդանշանի ձևավորմամբ հաղորդիչների անհրաժեշտություն: Քանի որ GPS/GLONASS համակարգերն հանդիսանում են գերճշգրիտ ժամանակային աղբյուրներ, ապա դրանց ազդանշանները հաղորդիչ համակարգերում կարելի է օգտագործել որպես ժամանակային չափաբերիչ, իսկ FPGA-ների օգտագործումը հնարավորություն կտա ապահովել իրական ժամանակով տվյալների մշակում՝ ծրագրային միջավայրերի միջոցով: Այսպիսի մոտեցումը նաև կհեշտացնի անցում կատարել ծրագրապես որոշվող ռադիոհամակարգերին (SDR systems), որոնք ինչպես նշվել էր, հայտնի են կամ կիրառելի են այնպիսի բնագավառներում, որտեղ պահանջվում է մեծ ճկունություն՝ ազդանշանի ձևավորման և տվյալների մշակման տեսանկյունից: Քանի որ արբանյակներն աշխատում են տարբեր հաճախականային դիապազոններում և տարբեր տեսակի մոդուլմամբ ազդանշաններով, ապա SDR ռադիոհամակարգերի հիման վրա նախագծվող հաղորդիչ-ընդունիչ ռադիոհամակարգերը հնարավորություն կտան փոփոխել վերջիններիս ֆունկցիոնալությունը՝ փոփոխելով միայն ծրագրային ապահովումը՝ խուսափելով սարքավորման ապարատային փոփոխություններից [31, 32, 33]:

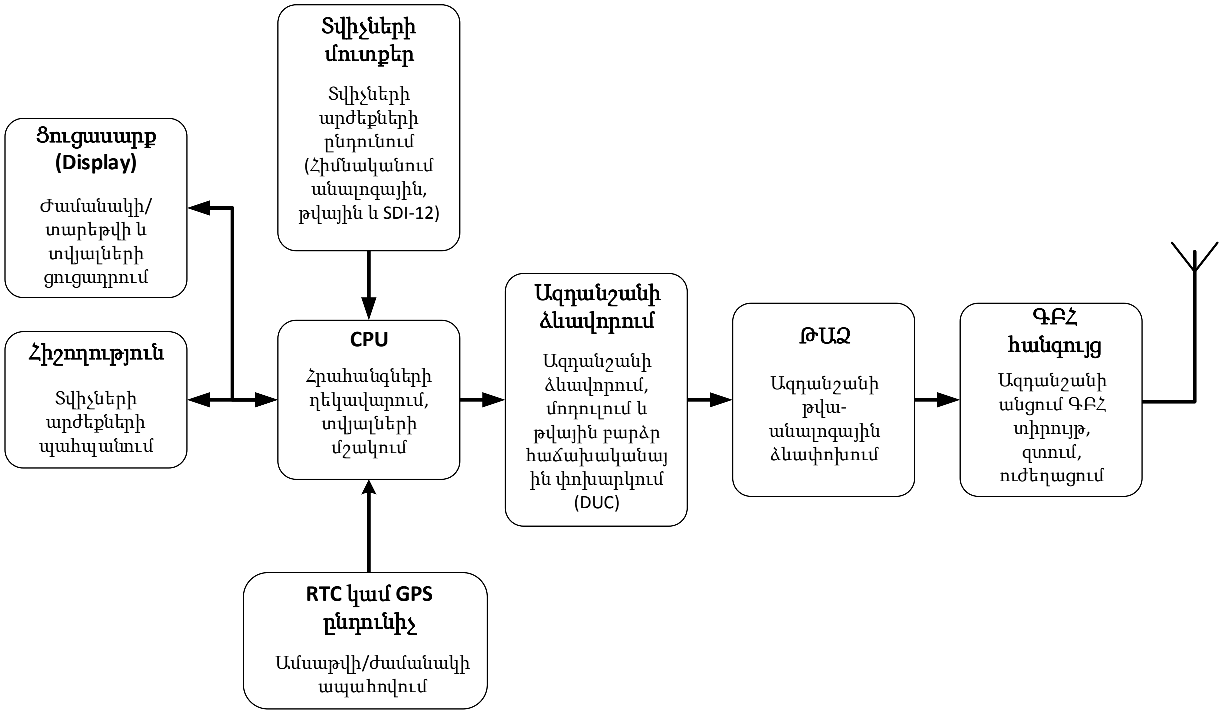
Անհրաժեշտ է նշել նաև, որ «արբանյակային հաղորդիչ» տերմինը ի հայտ է գալիս այն պատճառով, որ հաղորդիչ համակարգը պետք է ունենա գերճշգրիտ ժամանակ՝ ազդանշանի հաղորդման համար:

Առկա տվյալների մշակման և հավաքագրման համակարգերում տեղադրված են մի շարք տվյալների ընդունման սարքավորումներ, որոնց միացվում են տարբեր տեսակի տվիչներ: Վերջիններս անընդհատ հրահանգվում են կենտրոնական մշակիչ հանգույցի (անգլ. Central Processing Unit, CPU) կողմից, և այդ իսկ պատճառով ընդունող սարքավորումները գտնվում են մշտական ամբողջական հզորության ծախսի ռեժիմում, չնայած տվյալ ակնթարթում հրահանգ կա թե ոչ: Արդյունքում այսպիսի համակարգերը պահանջում են զգալի մեծ հզորության ծախս: Օգտագործելով այնպիսի սխեմա, որտեղ ապահովվում է յուրաքանչյուր տվիչի միացման ժամանակահատվածը միայն հրահանգի ժամանակ և դրա անջատումը հրահանգի ավարտից հետո՝ զգալի կփոքրացնի ընդունող սարքավորումների հզորության ծախսը:

Մեծ քանակությամբ տվիչներից ազդանշանների ընդունման համակարգերում հիմնականում նախագծվում են սխեմաներ, որոնք պարունակում են մեկից ավել միկրոսխեմաներ՝ ազդանշանների ընդունման և մշակման համար [34, 35, 36]: Սակայն այս դեպքում բարդանում է տվիչների ընդունման սարքավորումների համար նախագծված սխեման, տվյալների սինքրոն մշակումն ու գրանցումը հիշողության սարքերում, ինչպես նաև աճում է համակարգի գինը: Օրինակ, նավթագազային արդյունաբերության ոլորտում կիրառություն ունի БИНГ-3 համակարգը, որտեղ 70 տվիչներից ստացված ազդանշաններն ընդունվում են 10 և ավել PLC-ների (Programmable Logic Controller) միջոցով, իսկ նմանատիպ PASCO-850 համակարգում՝ 5 և ավել ընդունիչ սարքավորումների միջոցով:

Հաղորդիչ համակարգով տվյալների պահպանման սարքեր ստանալու համար կան բազմաթիվ լուծումներ FPGA-ների հետ համատեղ աշխատող տարբեր միկրոսխեմաների օգնությամբ (ARM պրոցեսորներ, dsPIC-եր և այլն), ինչպես նաև պատրաստի սարքավորումների օգնությամբ, սակայն ԳԲՀ (գերբարձր հաճախականություն) տիրույթում ազդանշանների մշակման արագագործության տեսանկյունից դրանք նպատակահարմար չեն: Նմանատիպ սարքավորումներ են JDSP-770A և ERM-AWS համակարգերը, որոնք համապատասխանաբար ծախսում են 7 և 10 *Վտ* և ունեն մոտավորապես 20% ցածր արագագործություն՝ ազդանշանի նախնական մշակումը պրոցեսորի միջոցով իրագործման պատճառով: Այսինքն, ամբողջ ալգորիթմի մշակման իրականացումը FPGA-ում հնարավորություն կտա լուծել տվյալների մշակման արագագործության և գերճշգրիտ աշխատանքի խնդիրները [37]:

Ռադիոհաղորդչով տվյալների պահպանման համակարգի նախագծման և իրականացման բարդությունները ավելի հստակ նկարագրելու համար տեղին կլինի պատկերել ներկայումս առկա նմանատիպ համակարգերի աշխատանքը ներկայացնող սկզբունքային սխեման [38, 39, 40]:



Նկ. 1.5. Ռադիոհաղորդչով տվյալների պահպանման համակարգի սկզբունքային սխեմա

Նկ. 1.5-ում պատկերված է ներկայումս առկա ռադիոհաղորդչով տվյալների պահպանման համակարգի սկզբունքային սխեման: Դիտարկենք համակարգի բլոկերի աշխատանքի թերությունները հետևյալ կետերով.

- «Տվիչների մուտքեր» - ինչպես արդեն նշվել էր, ներկայումս առկա այսպիսի համակարգերում տվիչները անընդհատ հրահանգվում են CPU-ի կողմից, ինչի արդյունքում ընդունող սարքավորումները ծախսում են համեմատաբար մեծ հզորություն: Քանի որ նշվում է, որ համակարգը ընդունում է բազմաթիվ տվիչների ազդանշաններ և միաժամանակ տվիչները տարատեսակ են (անալոգային, թվային, SDI-12 և այլն), ապա ընդունող սարքավորումների քանակը տվիչների քանակից կախված կարող են շատանալ:
- «CPU» - ներկայումս որպես կենտրոնական մշակիչ հանգույցներ օգտագործվում են ARM պրոցեսորները, որոնք ամբողջությամբ վերահսկում են համակարգի բոլոր բլոկների աշխատանքները: Սակայն, ինչպես նշվել էր, իրական ժամանակում

տվյալների մշակման, ազդանշանի ձևավորման և ԳԲՅ հանգույցի ղեկավարման համար ավելի նպատակահարմար է օգտագործել FPGA (նկատի առնելով 1.3 ենթագլխում բերված FPGA-ի առավելությունները):

- «RTC կամ GPS ընդունիչ» - հիմնականում ներկայումս առկա իրական ժամանակով աշխատող տվյալների պահպանման համակարգերը կորցնում են իրենց աշխատունակությունը այս բլոկի անհամաձայնեցված աշխատանքի պատճառով: Քանի որ, երբ տվյալների հավաքագրման կենտրոնները հանդիսանում են արբանյակները, խնդիր է առաջանում համակարգում ապահովել մինչև 100 *մվ* ճշտությամբ ժամանակ: Որոշ համակարգեր օգտագործում են GPS-ի ազդանշանը որպես ճշգրիտ ժամանակի աղբյուր, իսկ այլ համակարգեր՝ RTC-ն: Առաջին դեպքում համակարգը ծախսում է համեմատաբար մեծ հզորություն, ինչպես նաև եղանակային պայմաններից կախված համակարգը կարող է ընդհանրապես կորցնել արբանյակների տեսանելիությունը (ինչպես արդեն նշվել էր, արբանայակային նավիգացիոն համակարգերն աշխատում են «բաց երկնքի» պայմաններում), իսկ երկրորդ դեպքում RTC-ները մի շարք պայմաններից կախված (որոնցից ամենակարևորն է ջերմաստիճանային փոփոխությունները) կարող են կորցնել իրենց կայուն աշխատանքը և դրսևորել ժամանակային շեղում իրական ժամանակից:
- «Ազդանշանի ձևավորում», «ԹԱՁ», «ԳԲՅ հանգույց» - ցանկացած ռադիոհաղորդիչ աշխատելով միայն մեկ հաճախականությամբ ազդանշանի ձևորմամբ և մեկ տեսակի մոդուլմամբ կարող է դառնալ ոչ նպատակահարմար այնպիսի հանգամանքներում, երբ ռադիոընդունիչ մասը աշխատում է մի քանի հաճախականություններով և մի քանի մոդուլմամբ ազդանշաններով: Այդպիսին են նաև արբանյակային նավիգացիոն համակարգերը: Այսինքն, հիմնվելով ներկայիս առկա ռադիոհաղորդչով տվյալների պահպանման համակարգերի աշխատանքի սկզբունքների հիման վրա, կարելի է հեշտությամբ եզրակացնել, որ անհրաժեշտությունը մեծ է անցում կատարել SDR ռադիոհամակարգերին [41]:

Ինչպես կարելի է տեսնել, ներկայիս ռադիոհաղորդչով և իրական ժամանակով տվյալների պահպանման համակարգերում կան մի շարք թերություններ, որոնք չտկելու դեպքում հնարավոր է ստանալ կայուն աշխատանքով, քիչ հզորության ծախսով, ինչպես նաև SDR ռադիոհաղորդչով նմանատիպ նոր համակարգ [42, 43, 44]:

Այդ թերությունների ավելի խորին ուսումնասիրությունները, դրանք բարելավվելու եղանակները, ինչպես նաև նոր ռադիոհաղորդչով և իրական ժամանակով տվյալների պահպանման համակարգերի նախագծման և իրականացման նոր եղանակները կուսումնասիրվեն երկրորդ և երրորդ գլխերում:

1.6 Խնդրի առաջադրում և հիմնավորում

Ատենախոսության նպատակն է հետազոտել SDR ռադիոհաղորդչով և իրական ժամանակում տվյալների պահպանման համակարգերում առկա թերությունները, մշակել այդպիսի համակարգերում կայուն և երկարաժամկետ աշխատանքի, հզորության ծախսի ու գնային արժեքի բարելավման եղանակներ և ստուգել դրանց արդյունավետությունը նոր նախագծված և իրականացված համակարգի աշխատանքի մեջ:

Առաջադրված նպատակն իրագործելու համար լուծվել են հետևյալ խնդիրները:

1. Ուսումնասիրվել են GPS/GLONASS համակարգերի ազդանշանները և իրականացվել են վերջիններիս հաղորդում անհրաժեշտ կամ «ցանկալի» պարամետրերով (արբանյակների ազդանշանների քանակ և հզորության մակարդակ)՝ ապահովելով նախագծվող համակարգում մշտական արբանյակային նավարկային ազդանշանների առկայությունը, ինչը հեշտացրել է համակարգի նախագծման ժամկետը և տեստավորման ընթացքը:
2. Ուսումնասիրվել են տակտային գեներատորների տարատեսակ միկրոսխեմաներ՝ նոր նախագծվող համակարգում կիրառելու նպատակով, ինչի արդյունքում ընտրվել է չափաբերման ռեգիստրներով RTC և վերջինիս համար մշակվել է չափաբերման

արժեքի հաշվարկման բանաձև՝ ապահովելով RTC-ների կայուն և ճշգրիտ երկարաժամկետ աշխատանք:

3. Ուսումնասիրվել են թվային բարձր հաճախականային փոխակերպիչով (DUC) և թվա-անալոգային ձևափոխիչների ռեգիստրների գերարագ և ճշգրիտ կարգավորման սկզբունքները FPGA-ի միջոցով, ինչի արդյունքում նախագծվել և իրականացվել է SDR ռադիոհամակարգ:
4. Մշակվել է տվիչներից ազդանշանների ընդունման սարքավորումների հզորության ծախսի նվազեցման եղանակ, որը հիմնված է CPU-ի միջոցով ընդունող սարքավորումների անջատման/միացման (անգլ. normal mode/sleep mode) ղեկավարման սկզբունքի վրա և ցույց է տրվել, որ ոչ աշխատանքային ժամանակահատվածում ընդունման սարքավորումների անջատումը բերում է համակարգի հզորության ծախսի նվազեցման մինչև 2-ից 3 անգամ՝ առկա նմանատիպ համակարգերի հզորության ծախսերի նկատմամբ:
5. Մշակվել է պարզեցված սխեմայով SDR ռադիոհամակարգի և FPGA-ի ծրագրավորման մեթոդ և ցուցադրվել է, որ այդպիսով հնարավոր է հետագա նմանատիպ համակարգերում կրճատել FPGA-ների վերածրագրավորման ժամանակահատվածը, ինչպես նաև բարելավել հզորության ծախսը 2 անգամ, իսկ արագագործությունը՝ 30%-ով:
6. Մշակվել է պարզեցված սխեմայով տվիչներից ազդանշանների գրանցման և պահպանման համակարգ և ցուցադրվել է, որ այդ համակարգի կիրառումը հետագա նմանատիպ համակարգերում կբերի վերջիններիս գնի 2-ից 5 անգամ նվազեցման և 20-ից 45% արագագործության բարելավման:
7. Նախագծվել և իրականացվել է SDR կապի համակարգով և իրական ժամանակի համակցմամբ տվյալների պահպանման համակարգ՝ sbRIO-9606 սարքավորման հիման վրա, և հնդկական ISRO լաբորատորիայում փորձարկման չափումների արդյունքում հաստատվել է, որ տվյալները ճշգրիտ ժամանակահատվածում հաղորդվում են INSAT C3 արբանյակ, իսկ համակարգը կարող է ապահովել երկարաժամկետ կայուն և ճշգրիտ աշխատանք:

Եզրակացություններ 1-ին գլխի վերաբերյալ

1. Ներկայացվեցին ծրագրորեն որոշվող SDR համակարգերի արդիականությունը, ցուցադրվեցին շուկայում առկա SDR սարքավորումների և տվյալների պահպանման համակարգերի հիմնական տեսակները և նկարագրվեցին դրանց առանձնահատկությունները:
2. Դիտարկվեցին տվյալների պահպանման համակարգերի աշխատանքի սկզբունքները և առկա տվյալների փոխանակման արձանագրությունների (անգլ. protocol) դերը:
3. Ներկայացվեցին իրական ժամանակով աշխատող FPGA-ների առավելությունները օպերացիոն համակարգերի նկատմամբ և դրանց աշխատանքի սկզբունքը:
4. Քննարկվեցին ներկայումս առկա ռադիոհաղորդչով և իրական ժամանակում տվյալների պահպանման համակարգերի թերությունները:
5. Ցուցադրվեց, որ տվիչների ազդանշանները ընդունող ներկայիս սարքավորումները համեմատաբար ծախսում են մեծ հզորություն, քանի որ և´ ակտիվ, և´ պասիվ ռեժիմներում ծախսում են միևնույն հզորությունը:
6. Ցուցադրվեց, որ իրական ժամանակով տվյալների պահպանման համակարգերում առանց չափաբերման ռեգիստրների RTC-ների օգտագործումը կարող է բերել ժամանակային անհամաձայնեցման:
7. Ներկայացվեց տվյալների գրանցման համակարգերում ռադիոհաղորդչի անհրաժեշտ անցումը SDR կապի համակարգերին:
8. Ձևակերպվեց ատենախոսության նպատակը և բերվեցին ատենախոսության կատարման ընթացքում լուծված խնդիրները:

ԳԼՈՒԽ 2. SDR ՌԱԴԻՈՀԱՂՈՐԴՉՈՎ ՏՎՅԱԼՆԵՐԻ ԳՐԱՆՑՄԱՆ ՀԱՄԱԿԱՐԳԵՐՈՒՄ ԱՌԿԱ ՍԱՐՔԱՎՈՐՈՒՄՆԵՐԻ ՄՇԱԿՄԱՆ ԵՂԱՆԱԿՆԵՐԻ ԱՌԱՋԱԴՐՈՒՄ

Այս գլխում կքննարկվեն և կիրականացվեն արբանյակային հաղորդչով տվյալների պահպանման համակարգերում առկա թերությունների վերացման խնդիրների լուծման եղանակները:

Ինչպես ուսումնասիրվեցին առաջին գլխում, այս համակարգերում մշակելով տվիչների ընդունման սարքավորումների անջատման/միացման և RTC-ի չափաբերման արժեքի ճշգրիտ որոշման եղանակները՝ հնարավորություն կտրվի ապահովել համակարգի կայուն և ճշգրիտ աշխատանքը, ինչպես նաև նվազեցնել համակարգի հզորության ծախսը: Նոր եղանակների մշակման և իրականացման նպատակով, կքննարկվեն համակարգում առկա սարքավորումները և կներկայացվեն առաջադրվող եղանակների կիրառմամբ մշակված համակարգի աշխատանքային սկզբունքները՝ բլոկ-սխեմային կառուցվածքային տեսքով: Կբերվեն փորձերի հիման վրա ստացված արդյունքները և կհամեմատվեն նմանատիպ այլ սարքավորումների արդյունքների հետ:

2.1 RTC-ի կայուն և ճշգրիտ աշխատանքի տեստավորում GPS/GLONASS ազդանշանների միջոցով

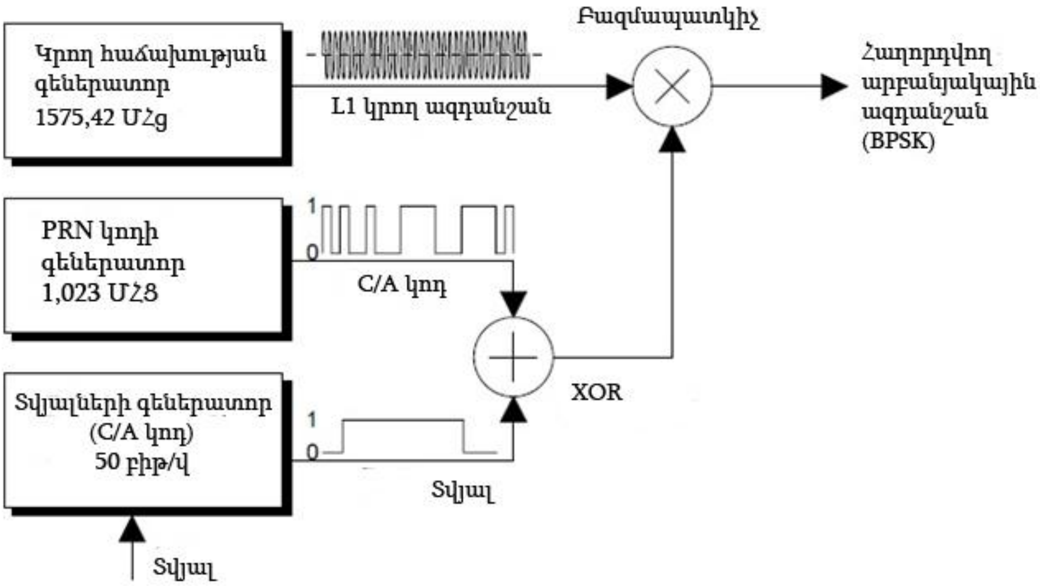
Ժամանակակից իրական ժամանակով տվյալների պահպանման համակարգում անհրաժեշտություն է առաջանում գերճշգրիտ ժամանակի աղբյուրի առկայությունը: Իհարկե, հայտնի է, որ արբանյակային նավիգացիոն համակարգերը ամենաճշգրիտ և ամենակայուն ժամանակի ապահովման աղբյուրներն են և դրանց օգտագործումը այս համակարգերում ամենակիրառելի են դարձել ժամանակի ճշգրիտ ապահովման խնդրի լուծման հարցում:

Ինչպես արդեն նշվել էր նախորդ գլխում, տակտային գեներատորները նույնպես կարող են հանդիսանալ իրական ժամանակի աղբյուր, սակայն որոշ վերապահումներով (օրինակ՝ ջերմաստիճանի փոփոխությունները կարող են RTC-ներում առաջացնել ժամանակային շեղում իրական ժամանակից): Այստեղից առաջանում են RTC-ների կայուն և ճշգրիտ աշխատանքի ապահովման նոր եղանակների մշակման գաղափարը:

Օգտագործելով արբանյակների ազդանշանները որպես իրական ժամանակի աղբյուր, հնարավոր է ժամանակի/ամսաթվի արժեքները գրանցել RTC-ում և ապահովել RTC-ի ճշգրիտ աշխատանք: Սակայն, անհրաժեշտություն է առաջանում նաև RTC-ի միկրոսխեման ընտրել այնպիսին, որ հնարավոր լինի նրա ռեգիստրներում չափել և գրանցել նաև տվյալ RTC-ի ժամանակի շեղման չափը և ապահովել կայուն աշխատանք: Այսպիսով, որպեսզի հնարավոր լինի ուսումնասիրել և իրականացնել իրական ժամանակով համակարգ, անհրաժեշտ է ապահովել արբանյակների ազդանշանների ընդունում և վերջիններիս միջոցով՝ համակարգի ժամանակի սինքրոնացում:

Համակարգի և իրական ժամանակների սինքրոնացման համար անհրաժեշտ է նաև արբանյակների ազդանշանների մշտական ընդունում ցանկացած եղանակային պայմաններում: Այդպիսով հնարավոր կլինի ստանալ համակարգի կայուն և գերճշգրիտ աշխատանքը:

Հաշվի առնելով վերոնշյալ հանգամանքները, ուսումնասիրվել են արբանյակային նավիգացիոն հաղորդագրությունները (անգլ. ephemeris, almanac) և դրանց հաղորդման իրականացման հնարավորությունները: Ուսումնասիրվել են ամերիկյան GPS, ռուսական GLONASS և եվրոպական GALILEO համակարգերի ազդանշանները: Ստորև պատկերված է GPS ազդանշանի կառուցվածքն ու ստացումը (նկ. 2.1 և նկ. 2.2) [45]:



Նկ. 2.1. GPS ազդանշանի կառուցվածքային սխեմա

Նկ. 2.1-ում ազդանշանի առաջին բաղադրիչը կրող հաճախությունն է՝ L1, որը 1575,42ՄՀց է, իսկ C/A կոդի (անգլ. Coarse/Acquisition) հաղորդման հաճախությունը 1,023ՄՀց է և կրկնվում է յուրաքանչյուր 1մվ-ում:

$$t = {}^{1023}/_{1,023 \times 10^6} = 1մվ : \qquad (2.1)$$

1023-ը C/A կոդի իմպուլսների քանակն է, որը տեղեկություն է տալիս փուլի մասին: P կոդն ունի 10,23ՄՀց հաճախություն և կրկնվում է յուրաքանչյուր շաբաթ: 3-րդ բաղադրիչը նավիգացիոն տվյալն է, որը պարունակում է ինֆորմացիա արբանյակների ուղեծրերի մասին և պսևդո տիրույթի մասին, որի միջոցով ստացվում են տրիանգուլյացիոն հավասարումները և որոշվում օգտագործողի դիրքը:

GPS-ում որպես կոդավորման եղանակ օգտագործվում է CDMA-ը (code division multiple access), իսկ մոդուլման տեսակ՝ BPSK-ը (Binary phase shift-keying): Վերջինիս միջոցով կոդավորված ազդանշանի տեսքը հետևյալն է՝

$$S_{CDMA}(t) = \sum_k a_k \sum_{m=1}^{N} c[m]\, \delta(t - mT_C - kT): \qquad (2.2)$$

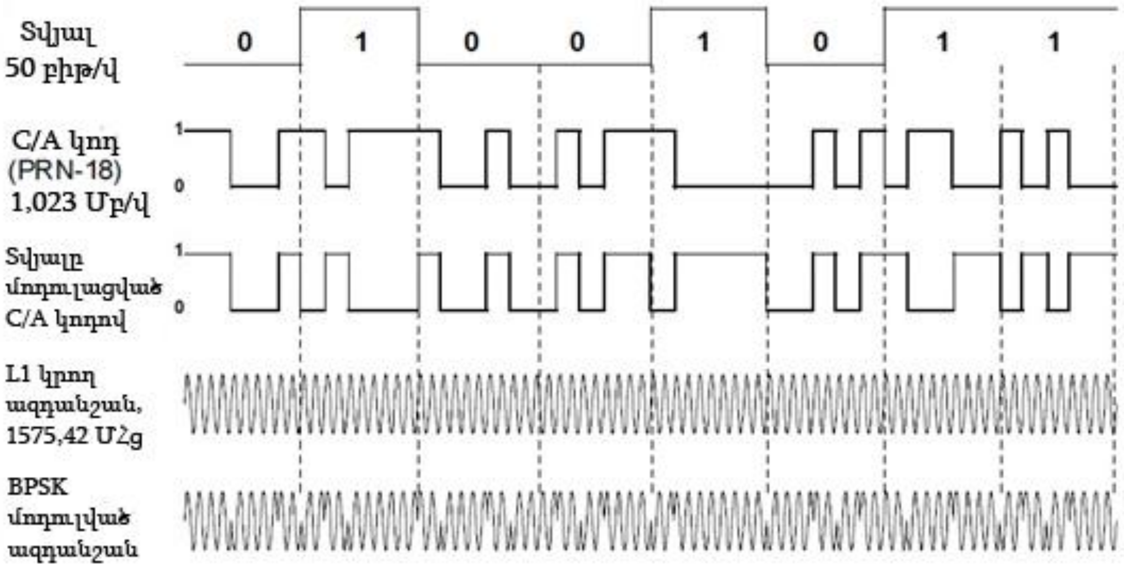
որտեղ՝ 2-րդ գումարի տակ գտնվում է լայնաշերտ ազդանշանը, a_k – ն երկուական սիմվոլներն են, T-ն՝ սիմվոլների պարբերությունը, $c[m]$ –ը՝ CDMA կոդը m-րդ կադրի (անգլ. frame) համար, T_C-ն՝ սիմվոլների պարբերությունը կոդավորումից հետո:

Նկ. 2.2-ում պատկերված է BPSK մոդուլումը՝ իր կրող ազդանշանով: Սկզբում C/A կոդն ու նավիգացիոն տվյալները XOR-ված են modulo-2 գործողության միջոցով, ապա արդյունքում ստացված ազդանշանը բազմապատկված է կրող ազդանշանի հետ:

BPSK-ի ազդանշանն ունի հետևյալ տեսքը՝

$$s_n(t) = \sqrt{\frac{2E_{\text{բ}}}{T_{\text{բ}}}}\cos\left(2\pi f_{\text{կ}} t + \pi(1-n)\right), \tag{2.3}$$

որտեղ $E_{\text{բ}}$-ն մեկ բիթի էներգիան է, $T_{\text{բ}}$-ն բիթի տևողությունը, $f_{\text{կ}}$-ն կրող հաճախությունը, իսկ n-ը տրամաբանական 0-ն կամ 1-ը [46, 47]:



Նկ. 2.2. GPS ազդանշանի ստացումը քայլերով

Ուսումնասիրության արդյունքում պարզվեց, որ GPS ազդանշանների ստացման փուլերը հետևյալն են.

- Գոլդի կոդի գեներացում - անհրաժեշտ է CDMA կոդավորման եղանակի դեպքում և շատ արդյունավետ միջոց է պատահական հաջորդականությունների ստացման համար: Առավել ևս, երբ բազմաթիվ սարքավորումներ պետք է գեներացված ազդանշանները հաղորդեն միևնույն կրող հաճախության վրա:

- C/A կոդի ստացում - հանդիսանում է հենց PRN հաջորդականությունը, որն էլ հաղորդվում է 1,023Մբ/վ արագությամբ և կրկնվում յուրաքանչյուր միլիվայրկյանում: Այս հաջորդականությունները միայն համընկնում կամ կորելացվում են այն դեպքում, երբ ճշգրիտ միավորվում են: Յուրաքանչյուր արբանյակ հաղորդում է առանձնահատուկ PRN կոդ, որը լավ չի կորելացվում այլ արբանյակների PRN կոդերի հետ: Այլ խոսքերով ասած, այս PRN կոդերը ունեն շատ բարձր օրթոգոնալություն միմյանց նկատմամբ: Սա CDMA-ի տեսակն է, որը թույլատրում է ընդունիչին ճանաչելու բազմաթիվ արբանյակներ՝ միևնույն հաճախության վրա:
- Նավիգացիոն հաղորդագրության գեներացում - անհրաժեշտ է ընդունիչին իմանալու էֆեմերիս և ալմանաք հաղորդագրությունները: Վերջիններս տեղեկացնում են ընդունիչին տվյալ արբանյակի վիճակի և դիրքի մասին ինֆորմացիա, ինչպես նաև այս տվյալներն օգտագործվում են, որպեսզի ընդունիչը հաշվարկների միջոցով գտնի իր ճշգրիտ դիրքը:
- CDMA կոդավորում - անհրաժեշտ է որպեսզի ապահովվի մի քանի ինֆորմացիաների զուգահեռ հաղորդում միևնույն կապուղով: Այստեղ օգտագործվում է լայնաշերտ հաղորդման տեխնոլոգիան և հատուկ կոդավորման սխեմա, որը թույլատրում է բազմաթիվ օգտատերերի լինել մուլտիպլեքսավորված միևնույն ֆիզիկական կապուղում [48]:
- BPSK մոդուլում - անհրաժեշտ է GPS ազդանշանի հաղորդման համար: C/A կոդի ձևավորումից և CDMA կոդավորումից հետո այս մոդուլումի տեսակն օգտագործվում է ձևավորված ազդանշանի հաղորդման համար: Այն հանդիսանում է բարձր աղմկակայունություն ունեցող մոդուլման տեսակ [49, 50]:

Այսպիսով, RTC-ի կայուն և ճշգրիտ աշխատանքը տեստավորելու համար իրականացվել է արբանյակային նավիգացիոն համակարգի ազդանշանների հաղորդում NI PXI-5671 ռադիոհաղորդչի միջոցով, որին ծրագրորեն տրվել են GPS համակարգի վերոնշյալ ազդանշանները, պահանջվող կրող հաճախությունը և նավարկային հաղորդագրությունները (վերջիններս բեռնվում են ինտերնետի միջոցով) [51, 52, 53]: Հաղորդման համար հնարավորություն է տրվել նաև փոփոխել ազդանշանի հզորության մակարդակը, առավելագույն արբանյակների քանակը, ազդանշանի հաղորդման տևողությունը և արբանյակների տվյալների թարմացման ինտերվալը:

Արդյունքում ստացվել է, որ ապահովելով արբանյակների ազդանշանների անընդհատ հաղորդում՝ հնարավոր է հետևել RTC-ի աշխատանքին և ժամանակի օրեկան շեղմանը՝ իրական ժամանակի նկատմամբ: Այս եղանակի ուսումնասիրության և իրականացման արդյունքում կրճատվել է RTC-ի տեստավորման ժամանակահատվածը, հեշտացել է RTC-ի ժամանակի անհամաձայնեցված աշխատանքի հայտնաբերումը, ինչպես նաև ստեղծվել է հնարավորություն՝ RTC-ի ճշգրիտ չափաբերման բանաձևի մշակման և չափաբերման արժեքի հայտնաբերման համար:

2.2 FPGA-ի միջոցով RTC-ի չափաբերում

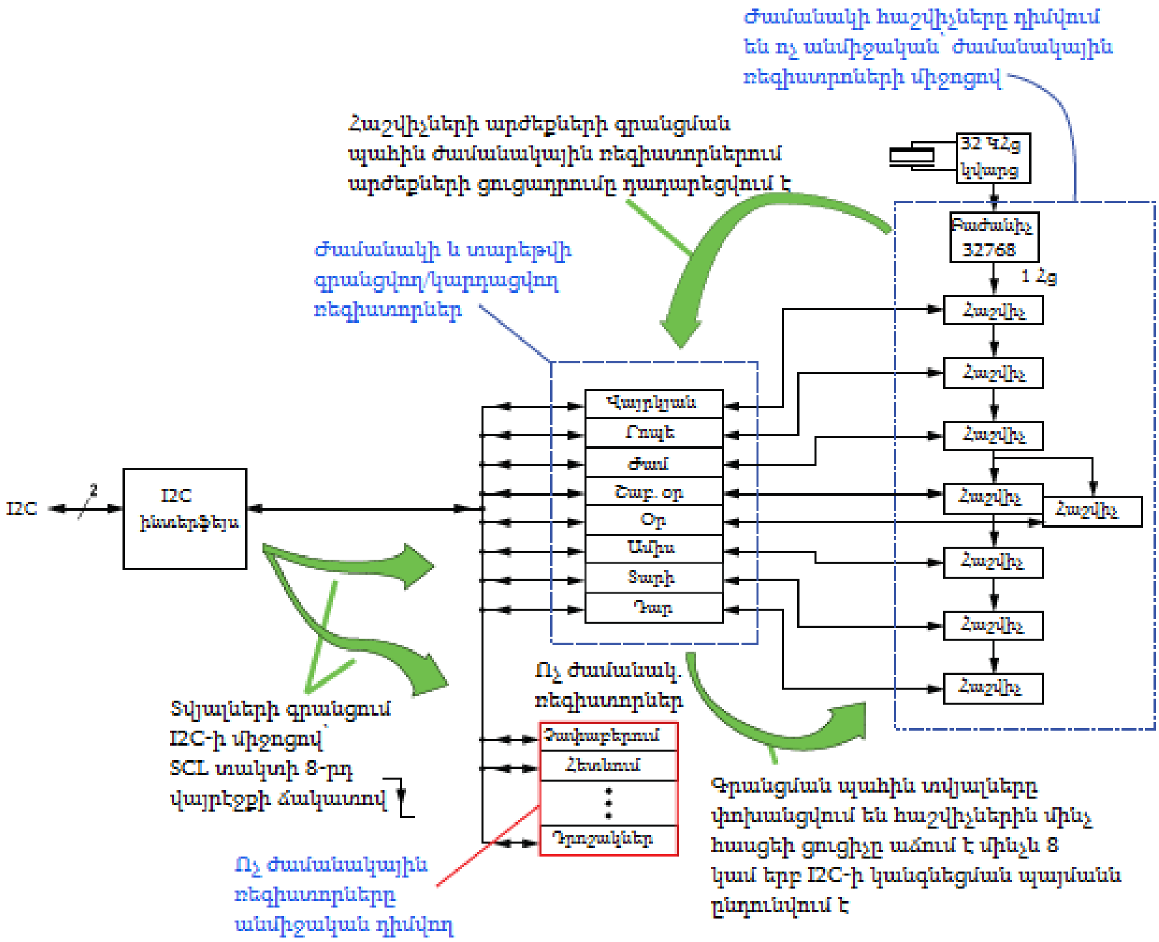
Ինչպես ներկայացվեց նախորդ գլխում, RTC-ները օգտագործվում են գրեթե բոլոր էլեկտրական սարքերում, որտեղ անհրաժեշտություն կա պահպանել և ցուցադրել ժամանակը, տարեթիվը, շաբաթվա օրը և այլն: Այսինքն, RTC-ները մեծ կիրառություն ունեն այնպիսի համակարգերում, որտեղ առանց որևէ միջամտության պետք է ապահովել ժամանակի անխափան և ճշգրիտ պահպանումը ամիսների ընթացքում: Այդպիսի համակարգերից են նաև ավտոմատացված չափիչ կայանները, որտեղ անհրաժեշտություն կա իրական ժամանակով գրանցել և պահպանել տվյալ կայանում չափումների արդյունքում ստացված արժեքները:

Այստեղ հիմնական խնդիրն է RTC-ի ռեգիստրում չափաբերման արժեքի ճշգրիտ հաշվումն ու գրանցումը: Քանի որ GPS արբանյակներում կիրառվում են ատոմային ժամացույցներ, հետևաբար՝ GPS համակարգի օգտագործումը և կիրառումը այս խնդրում հնարավորություն է տալիս բարձրացնել RTC-ների չափաբերման ճշգրտությունը:

Ներկայումս այնպիսի համակարգերում, որտեղ տվյալների գրանցման և հավաքագրման կենտրոնը հանդիսանում են արբանյակները, անհրաժեշտություն կա ապահովել ազդանշանի հաղորդում՝ գերճշգրիտ ժամանակային ինտերվալներով (մինչև 500 *մվ* ճշտությամբ):

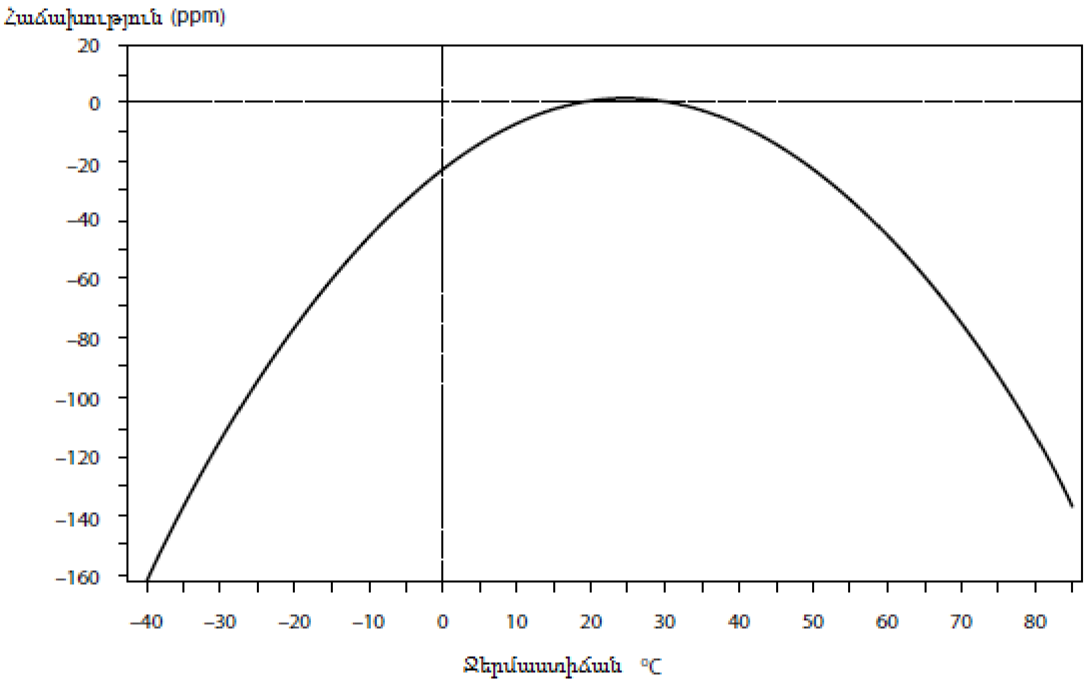
Դիտարկենք RTC-ների կառուցվածքն ու աշխատանքի սկզբունքը: Ցանկացած RTC հանդիսանում է սնման աղբյուրից, տակտային գեներատորից (հիմնականում կվարցից) և հաշվարկման մեքենայից բաղկացած համակարգ [54]:

Նկ. 2.3-ում պատկերված է չափաբերման հնարավորությամբ տակտային գեներատորի աշխատանքի և ռեգիստրների գրանցման սկզբունքները: Ինչպես երևում է նկարից, ռեգիստրների գրանցման և կարդացման համար օգտագործվում է I2C արձանագրությունը, իսկ կվարցի տակտերը բաժանիչի և հաշվիչների միջոցով ապահովում են տարեթվի և ամսաթվի ճշգրիտ հաշվման ապահովումը:



Նկ. 2.3. RTC-ի աշխատանքի սկզբունքը

Նախքան շարունակելը համեմատության համար տեղին կլինի ասել, որ ներկայիս արբանյակային հաղորդչով և իրական ժամանակով տվյալների պահպանման համակարգերում օգտագործվում են RTC-ներ, որոնք չունեն չափաբերման արժեքի գրանցման համար նախատեսված ռեգիստր և այդ իսկ պատճառով կորցնում են իրենց կայուն աշխատանքը և դրսևորում են ժամանակային շեղում իրական ժամանակից: Որպեսզի ավելի ցայտուն կերպով արտահայտվի ջերմաստիճանի փոփոխության ազդեցությունը RTC-ի տակտերի վրա, ստորև բերվում է ջերմաստիճանի փոփոխությամբ տակտերի շեղումը պատկերող գրաֆիկ:



Նկ. 2.4. RTC-ի տակտերի սխալանքը կախված ջերմաստիճանից

Այս գրաֆիկից երևում է, որ սենյակային ջերմաստիճանային պայմաններում RTC-ն կարող է կայուն աշխատել, սակայն -40^0C-ից մինչև 20^0C կամ 35^0C-ից մինչև 80^0C ջերմաստիճաններում դրսևորում է տակտերի որոշակի սխալանքներ: Պատկերացման համար կարելի է ասել, որ այդ սխալանքը կարող է լինել մոտավորապես 4,5 *րոպե* յուրաքանչյուր ամսվա ընթացքում:

$$\frac{\Delta F}{F} = -K(T - T_0)^2, \qquad (2.4)$$

որտեղ $\Delta F = F_{ս} - F$ և ջերմաստիճանի փոփոխությունից առաջ և հետո տակտերի տարբերությունն է, $K = -0{,}036\ ppm/{}^0C^2 \pm 0{,}006\ ppm/{}^0C^2$ և տակտերի փոփոխությունն է 1^0C փոփոխության դեպքում (հաստատուն մեծություն է և կախված է RTC-ի տեսակից), $T_0 = 25^0C \pm 5^0C$ և RTC-ի կայուն աշխատանքի ռեժիմի ջերմաստիճանն է [55, 56]:

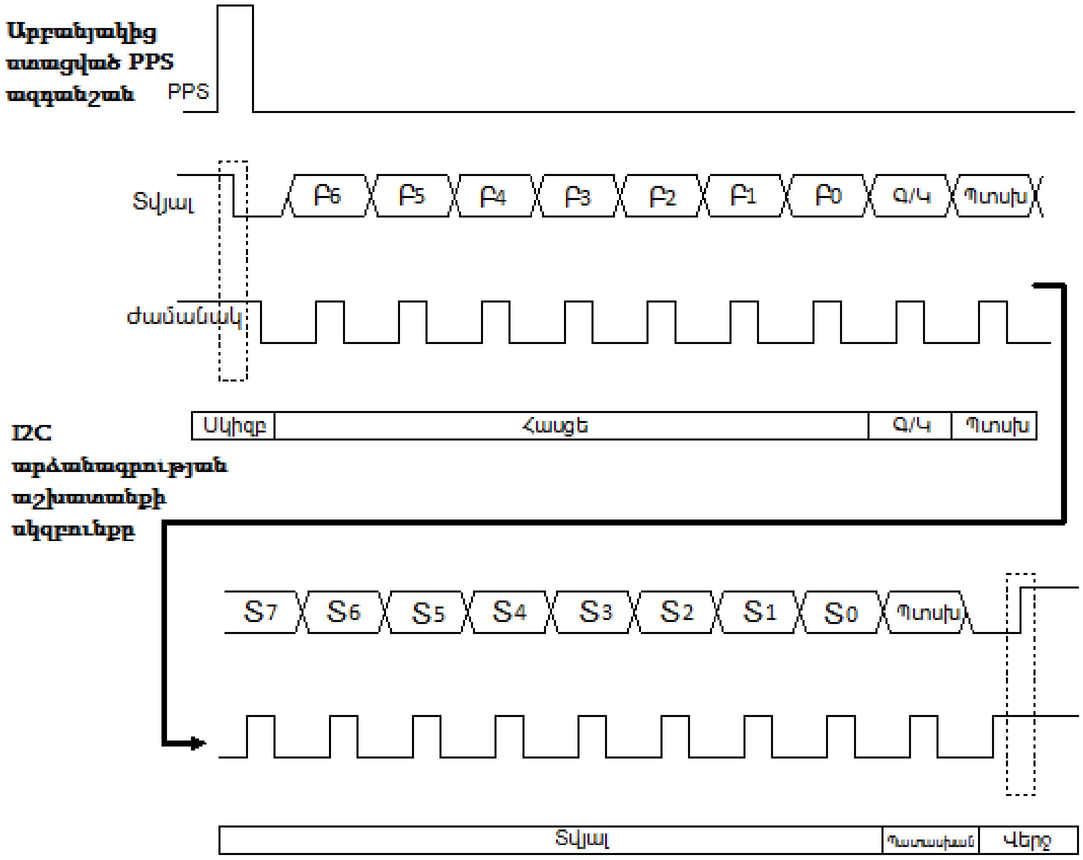
Տեսնելով RTC-ի տակտերի շեղումը ջերմաստիճանից կախված, հարկ է առաջանում մշակել չափաբերման արժեքի հաշվման եղանակ, որը կիրառելի կլինի ատենախոսության շրջանակներում նախագծվող համակարգում: Մշակման համար օգտագործվել է FPGA, ինչի միջոցով GPS-ից ստացված ժամանակը և տարեթիվը ճշգրիտ կգրանցվի RTC-ի ժամանակային կարգավորումների ռեգիստրներում, ինչպես նաև PPS (pulse per second/իմպուլս վայրկյանում – արբանյակների կողմից երկիր է ուղարկվում վայրկյանում մեկ անգամ և ուղարկման ճշտությունը կազմում է պիկովայրկյաններ) ազդանշանի միջոցով կչափաբերվի ժամանակային սխալանքը: FPGA-ում մշակված ծրագրի միջոցով այս ազդանշանի «վերելքի ճակատի» որսումը և դրա կիրառումը որպես RTC-ի և GPS-ի ժամանակների սինքրոնացման մեթոդ, հնարավորություն կտա ստանալ RTC-ի ժամանակի շտկում՝ նանովայրկյանների ճշտությամբ:

Նկ. 2.5-ի բլոկ-սխեմայում պատկերված է առաջարկվող եղանակով RTC-ի ռեգիստրներում արժեքների գրանցման սկզբունքը:

Նկ. 2.5. RTC-ի ռեգիստրներում արժեքների գրանցման հաջորդականությունը

Ինչպես երևում է նկարից, GPS ընդունիչից տվյալների ստացումը իրականացվում է COMPort արձանագրության միջոցով, իսկ տվյալների փոխանցումը RTC-ի ռեգիստրներ՝ I2C արձանագրությամբ: Այսինքն, FPGA-ում իրականացվել են GPS ընդունիչից տվյալների ստացումը COMPort արձանագրությամբ, ստացված տվյալների մշակումն ու արդյունքում ստացված ժամանակի, տարեթվի և այլ կարգավորումների գրանցումը RTC-ի ռեգիստրներում I2C արձանագրության միջոցով և PPS ազդանշանի օգտագործմամբ, որն էլ ապահովում է RTC-ի ժամանակի ճշգրիտ սինքրոնացում GPS-ի ժամանակի նկատմամբ: Մշակված ծրագրով հնարավորություն է առաջանում՝ RTC կարգավորումների ռեգիստրներում փոփոխել ու գրանցել ժամանակային ցանկացած արժեքներ և աշխատեցնել ու RTC-ն նոր կարգավորումներով [57]:

Նկ. 2.6-ում պատկերված է FPGA-ից դեպի RTC արժեքների փոխանցման սկզբունքը PPS ազդանշանի միջոցով: Բ0-Բ6 բիթերը ներկայացնում են RTC-ի հասցեն I2C արձանագրությամբ դիմելու համար, իսկ S0-S7՝ տվյալների բիթերը:



Նկ. 2.6. Տվյալների փոխանցումը FPGA-ից RTC I2C արձանագրության և PPS ազդանշանի միջոցով

Ինչպես երևում է նկ. 2.6-ից, տվյալների փոխանցման սկիզբը սինքրոնացվում է PPS ազդանշանի վերելքի ճակատով: Տվյալների նմանատիպ մեթոդով փոխանցման ճշգրտության մեջ համոզվելու համար կատարվել են փորձեր, որոնց ընթացքում համեմատվել են RTC-ի և GPS-ի ժամանակները PPS ազդանշանի վերելքի ճակատի միջոցով: Այդ ժամանակների տարբերությամբ ստացվել է, որ RTC-ի ժամացույցը կարգավորվում է նվ-ի ճշտությամբ, ինչը լիարժեք բավարարում է արբանյակային հաղորդչի պայմաններին: Անհրաժեշտ է նշել, որ օգտագործվում է 400 *կՀց* տակտով I2C արձանագրությունն և այդ պատճառով հաշվարկվում է արժեքների գրանցման ժամանակը, ինչի արդյունքում ստացվում է, որ գրանցումը սկսվում է PPS ազդանշանի ճակատի հայտնվելուց հետո և ավարտվում է հաջորդ ճակատի հայտնվելու պահին:

Փորձնական չափումների համար ընտրվել է M41T62 RTC-ն [58]: Նկ. 2.7-ում պատկերված է վերջինիս կարգավորման ռեգիստրների ցանկը, որոնք օգտագործվել են տվյալ տակտային գեներատորի կարգավորման համար: Այս ռեգիստրների պատկերը տարբեր տակտային գեներատորների համար կարող է լինել տարբեր, սակայն ռեգիստրների փոփոխման և վերակարգավորման սկզբունքի իրականացումը FPGA-ում ծրագրավորման տեսանկյունից նույնն է:

Հասցե									Գործող./դիապազոն BCD ձևաչափ	
	S7	S6	S5	S4	S3	S2	S1	S0		
00h	0.1 վայրկյան				0.01 վայրկյան				10/100-ական վայրկյան	00-99
01h	ST	10 վայրկյան			Վայրկյան				Վայրկյան	00-59
02h	OFIE	10 րոպե			Րոպե				Րոպե	00-59
03h	0	0	10 ժամ		Ժամ (24-ժամանոց ձևաչափ)				Ժամ	00-23
04h	RS3	RS2	RS1	RS0	0	Շաբաթվա օր			Օր	01-7
05h	0	0	10 օր		Ամսվա օր				Ամսաթիվ	01-31
06h	CB1	CB0	0	10Ա	Ամիս				Դար/Ամիս	0-3/01-12
07h	10 տարի				Տարի				Տարի	00-99
08h	OUT	0	S	Չափաբերում					Չափաբերում	
09h	RB2	BMB4	BMB3	BMB2	BMB1	BMB0	RB1	RB0	Հետևում	
0Ah	AFE	SQWE	0	Ազդ. 10Ա	Ազդանշանիչի ամիս				Ազդ. ամիս	01-12
0Bh	RPT4	RPT5	Ազդ. 10 օր		Ազդանշանիչի օր				Ազդ. օր	01-31
0Ch	RPT3	0	Ազդ. 10 ժամ		Ազդանշանիչի ժամ				Ազդ. ժամ	00-23
0Dh	RPT2	Ազդանշանիչ 10 րոպե			Ազդանշանիչի րոպե				Ազդ. րոպե	00-59
0Eh	RPT1	Ազդանշանիչ 10 վայրկյան			Ազդանշանիչի վայրկյան				Ազդ. վրկ.	00-59
0Fh	WDF	AF	0	0	0	OF	0	0	Դրոշակներ	

Նկ. 2.7. M41T62 RTC-ի ռեգիստրների պատկերը

Ինչպես երևում է նկարից, ընտրված RTC-ում տակտային գեներատորն ունի չափաբերման համար նախատեսված ռեգիստր՝ «Չափաբերում», որի միջոցով հնարավոր է ապահովել ժամացույցի կայուն և երկարաժամկետ աշխատանքը:

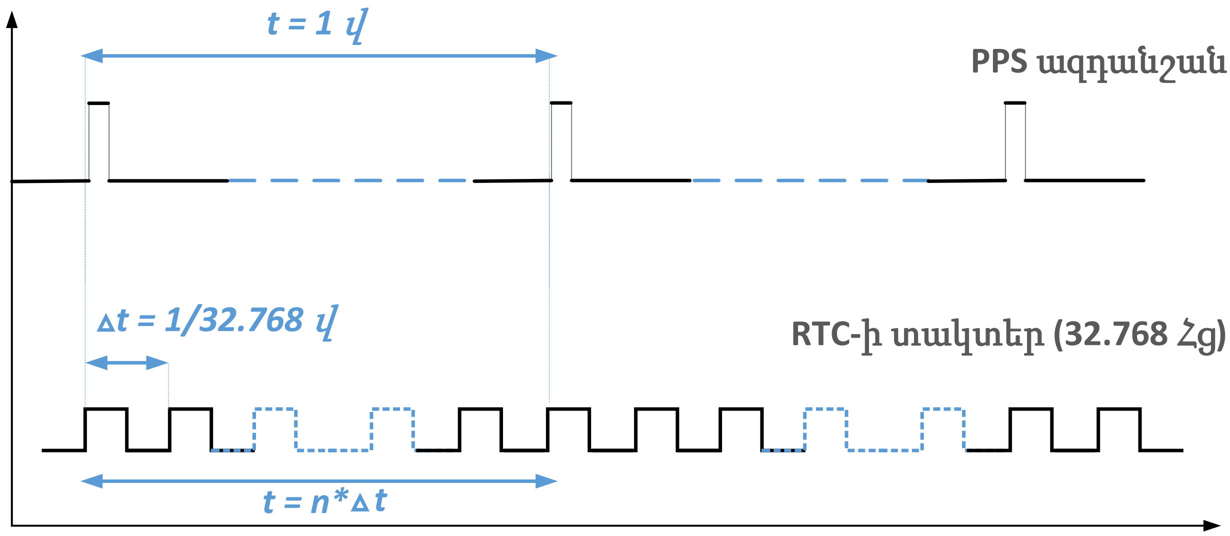
Տակտերի շեղման հայտնաբերման եղանակներից մեկը հետևյալն է.

$$ppm = \frac{f_i - 512}{512} \times 10^6, \tag{2.5}$$

որտեղ f_i-ը՝ չափված տակտերի քանակն է:

Սակայն այս բանաձևի միջոցով հնարավոր է միայն պարզել շեղումը 512 տակտի նկատմամբ, ինչը նշանակում է, որ գոյություն չունի «նմուշ», ինչի հիման վրա կարելի է համոզվել չափման արդյունքում ստացված արժեքի ճշգրտության մեջ [59]:

Այդ պատճառով կատարվել են փորձնական չափումներ, որպեսզի հնարավոր լինի հաշվել թե քանի տակտ շեղում է ցուցաբերում RTC-ն: Օգտագործվել է GPS-ի PPS ազդանշանը, որպես տակտերի հաշվիչ ժամանակի ընթացքում: FPGA-ի միջոցով որսալով PPS-ի վերելքային «ճակատները», հաշվվել է RTC-ի տակտերի գումարը: Այս մեթոդի նկարագրությունը բերված է հետևյալ նկարում:



Նկ. 2.8. RTC-ի տակտերի հաշվում PPS-ի միջոցով

Չափումները կատարվել են որոշակի ժամանակային ինտերվալներում և 100 վ տևողությամբ: Մի քանի օրվա ընթացքում կատարված փորձերի արդյունքում և ստացված արժեքների հիման վրա պարզ է դարձել, որ RTC-ն ցուցաբերում է որոշակի $\Delta f_{սխ.}$ հաճախության սխալանք: Իդեալական դեպքում, երբ RTC-ն աշխատում է 32,768 Հց հաճախությամբ, արդյունքը պետք է ստացվի.

$$F_{\Sigma} = N_{PPS} \times 32768 = 3\ 276\ 800\ (Հց), \quad (2.6)$$

Սակայն, իրականում ստացվում է.

$$F_{\Sigma} = N_{PPS} \times 32768 \pm \Delta f_{սխ.}\ (Հց), \quad (2.7)$$

Փորձնական չափումների արդյունքում այդ սխալանքի հաշվման համար առաջադրվում է չափաբերման հետևյալ բանաձևը.

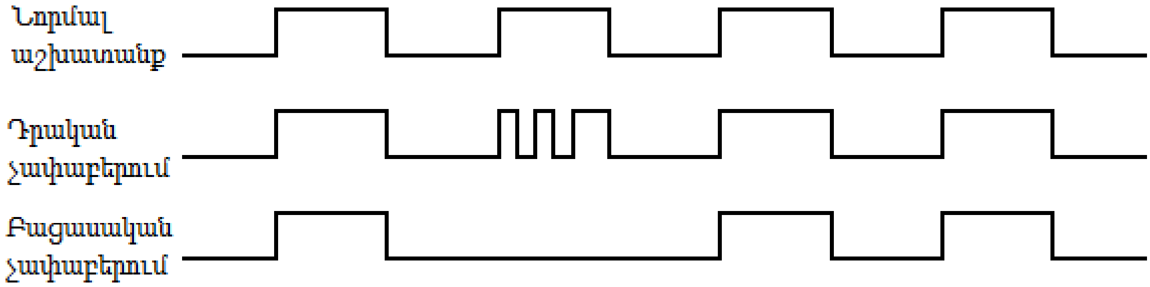
$$N = \frac{\left(\frac{k}{f} \times \frac{F_{\Sigma}}{N_{PPS}} - k\right)}{2}, \qquad (2.8)$$

որտեղ k = 1000000 *ppm* (pulse per million) – հաստատուն մեծություն է և ցույց է տալիս չափաբերման ճշտությունը տվյալ RTC-ի համար, f-ը՝ տակտային գեներատորի հաճախությունն է 2^n *Հց* (որտեղ $n = 1, 2, 3, \ldots$), F_{Σ}-ը՝ FPGA-ում հաշվարկված տակտերի գումարը չափաբերման ժամանակի ընթացքում (օրինակ՝ եթե տակտային գեներատորի հաճախությունը 512 *Հց* է, ապա 5 *վ*-ի (PPS-ի 5 ազդանշան) ընթացքում ստացվում է 512×5=2560 տակտ), իսկ N_{PPS}-ը չափաբերման ընթացքում PPS ազդանշանների քանակը:

Չափաբերման (2.8) բանաձևի արդյունքում ստացվում է ժամանակային շեղումը արտահայտված *ppm*-ով, որը ցույց է տալիս տակտի շեղումը 1000000 տակտի նկատմամբ: Որքան տակտային գեներատորի արժեքը (f) մեծ տեղադրվի ռեգիստրում, այնքան ավելի քիչ ժամանակ կպահանջվի չափաբերման համար: RTC-ի հաճախությունը փորձերից մեկում տեղադրվել է 512 *Հց*, և չափաբերումը հաշվարկվել է 30 *րոպե* (1800 PPS իմպուլս): Ստացված արդյունքը հետևյալն է (2.9).

$$N = \frac{\left(\frac{1000000ppm}{512Հց} \times \frac{921610{,}8Հց}{1800} - 1000000ppm\right)}{2} = 5.859ppm \approx 6ppm, \qquad (2.9)$$

Այսինքն, FPGA-ում տակտային գեներատորի իրական արժեքը հաշվարկվել է 512.006 *Հց*, իսկ հավասարման արդյունքում ստացվել է, որ 1000000 տակտի ընթացքում RTC-ն ունենում է 6 տակտ «դրական» շեղում, ինչը ժամանակի ընթացքում հանգեցնում է մեծ շեղման (օրեկան 100 *մվ* դրական շեղում): Հավասարման արդյունքում ստացված արժեքը գրանցվում է չափաբերման ռեգիստրում, իսկ «S» բիթը որոշում է չափաբերման «+» կամ «-» արժեքը (նկ. 2.8): Այսպիսով, այս արժեքի ճշգրիտ չափման և ռեգիստրում գրանցման արդյունքում RTC-ն ապահովվում է կայուն աշխատանքով:



Նկ. 2.9. Չափաբերման ընթացքի պատկերում

Նկարում պատկերված է դրական և բացասական չափաբերման ընթացքը նկարագրող տակտերի ձևավորումը (անգլ. waveform): Ակնհայտ երևում է, որ դրական չափաբերման ժամանակ տակտային գեներատորը ավելացնում է տակտերը, որպեսզի պահպանվի իրական ժամանակը, և ընդհակառակը՝ բացասական չափաբերման ժամանակ (պակասեցնելով տակտերը): Ընտրված RTC-ի համար չափաբերումը կատարվում է յուրաքանչյուր 64 *րոպե*-ի ընթացքում:

Դիտարկելով չափաբերման կարևորության հարցը իրական ժամանակի համակցմամբ արբանյակային հաղորդչով տվյալների պահպանման համակարգերում, կարելի է նշել, որ մշակելով RTC-ի ճշգրիտ կարգավորման և չափաբերման արժեքի հաշվարկման եղանակ PPS ազդանշանի և FPGA-ի միջոցով, հնարավոր է համակարգում ապահովել կայուն աշխատանք և իրական ժամանակ:

2.3 Տվիչներից ազդանշանների ընդունման սարքավորումների ղեկավարում

Տվյալների պահպանման համակարգերում մեծ կարևորություն ունեն տվիչներից ազդանշանների ընդունող սարքավորումները: Համակարգում մեծ նշանակություն ունի նաև տվիչների քանակն ու տեսակները (անալոգային, թվային և այլն): Կախված այս վերջին հանգամանքից, նախագծվող համակարգում հաշվի են առնվում ընդունող սարքավորումների քանակն ու հզորության ծախսերը: Կազմակերպությունները իրենց արտադրանքները վկայագրում են «Energy Star» ստանդարտով [60]:

Առկա տվյալների հավաքագրման և մշակման համակարգերում կան մի շարք տվիչների ընդունման սարքավորումներ, որոնք անընդհատ հրահանգվում են կենտրոնական մշակիչի (CPU) կողմից: Այդ պատճառով ընդունող սարքավորումներն անընդհատ ծախսում են առավելագույն հզորություն, հաշվի չառնելով, հրահանք կա տվյալ պահին թե ոչ: Նմանատիպ համակարգերը համեմատաբար ծախսում են մեծ հզորություն: Օրինակ, տեղեկատվական-դիագնոստիկական БИНГ-3 համակարգերը, որոնք օգտագործվում են նավթա-արդյունաբերության բնագավառում և ունեն 70 տվիչներից ազդանշանների ընդունման հնարավորություն, ծախսում են 15 *Վտ* հզորություն, իսկ PASCO 850 համակարգը՝ 22*Վտ* և 50 տվիչներից ազդանշանների ընդունման հնարավորություն: Մեկ տվիչից ազդանշանի ընդունման համար հզորության ծախսը տատանվում է 37 *մՎտ*-ից 85 *մՎտ*՝ կախված տվիչի տեսակից [61, 62]:

Այսպիսի համակարգերում կա ևս մեկ թերություն. պրոցեսորը հրահանգելով տվիչին ստացված տվյալները մշակում է, ապա արդյունքներն ուղարկում է հիշողության սարքավորում և հետո անցում կատարում մյուս տվիչի հրահանգելուն: Արդյունքում նվազում է համակարգի արագագործությունը և միաժամանակ կատարվող գործողությունների քանակը [63]:

Նմանատիպ թերություններ ունեն նաև ներկայիս արբանյակային հաղորդչով տվյալների գրանցման և պահպանման համակարգերը (անգլ. Data Logger), որոնք ունեն 20 և ավել անալոգային և թվային տվիչներ: Համակարգի հզորության ծախսը 12 *Վտ* է, ինչը թույլ չի տալիս այն օգտագործել «դաշտային» (անգլ. open field) պայմաններում՝ փոքր չափային մարտկոցներով [64]:

Այսպիսով, հաշվի առնելով այս թերությունները, ուսումնասիրվել և իրականացվել է տվյալների գրանցման և պահպանման համակարգ՝ հզորության ծախսի նվազեցման նոր եղանակով: Նախագծվել է նոր սխեմա, որն ապահովում է տվիչների ազդանշանների ընդունման սարքավորումների միացում միայն հրահանգի ժամանակ և անջատում՝ հրահանգի ավարտից հետո: Օգտագործվել է արագագործ ARM (Acorn Reduced instruction set computing Machine – կրճատված հրահանգներով մշակիչ) պրոցեսոր և իրականացվել է հիշողությանը անմիջական դիմելու հնարավորություն (անգլ. Direct Memory Access, DMA), ինչը մեծացրել է տվյալների մշակման արագագործությունը և ապահովել է հիշողության սարքավորման մեջ տվիչների չափված արժեքների անմիջական գրանցումը: Արդյունքում տվիչների արժեքներն անմիջական գրանցվում և պահպանվում են հիշողության սարքում, իսկ պրոցեսորի ժամանակը չի ծախսվում տվյալների մշակման և հիշողության սարք վերաուղարկելու համար: Տվիչների արժեքների ամիջական գրանցման շնորհիվ կրճատվում է նաև համակարգի հզորության ծախսը [65, 66]:

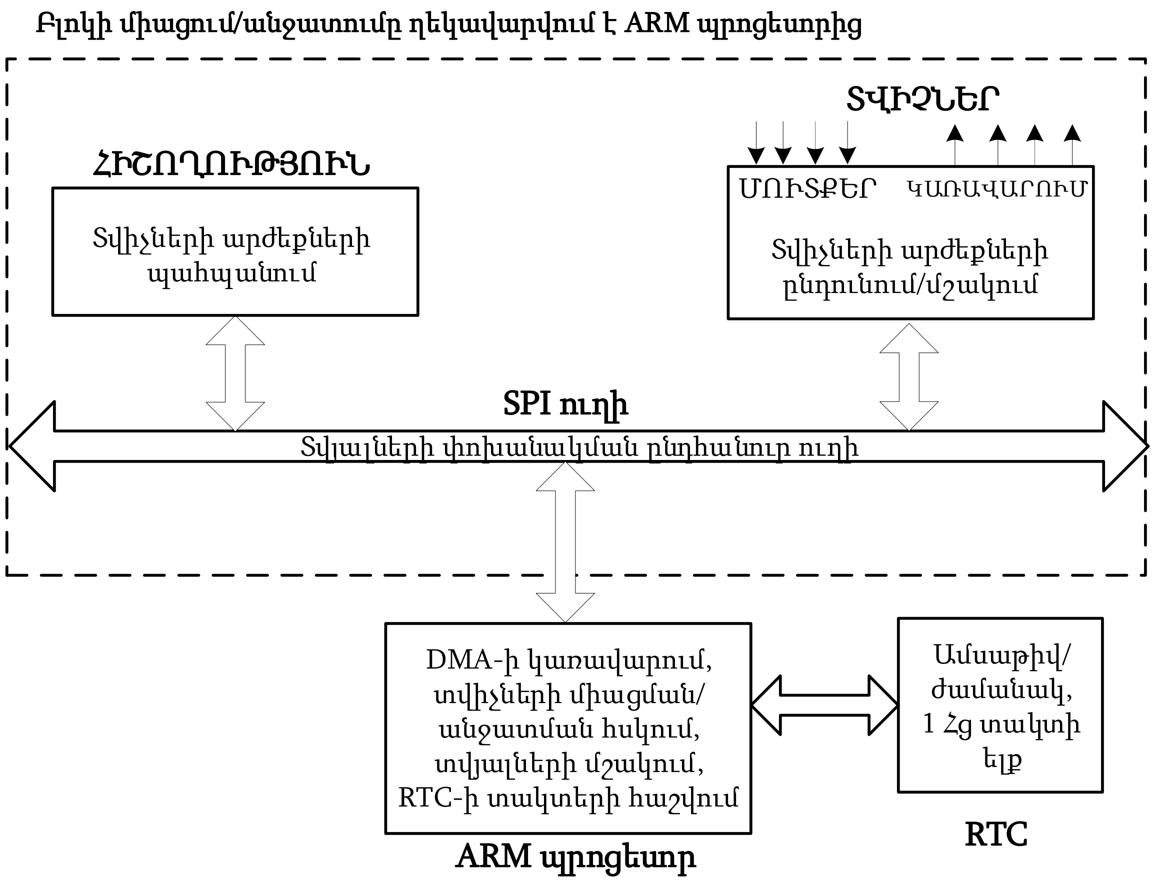
Այս եղանակի մշակման հիմնական նպատակն է իրականացնել անալոգային և թվային տվիչներից չափված արժեքների գրանցման համակարգ, որը կբավարարի հետևյալ պայմաններին.

- Նվազեցված հզորության ծախս, ինչը կերկարացնի մարտկոցի աշխատանքի տևողությունը (անգլ. battery life);
- 24 անալոգային և 8 թվային տվիչներից ընդունված տվյալների արագ մշակում և գրանցում:

Այս համակարգերում տվիչների արժեքները պետք է արագ գրանցվեն հիշողության սարքերում որոշակի ինտերվալով (որոշվում է ծրագրապես): Այստեղ անհրաժեշտություն է առաջանում առավելագույն կերպով կրճատել համակարգի հզորության ծախսը ոչ աշխատանքային ինտերվալում: Քանի որ ARM պրոցեսորները ապահովում են քիչ հզորության ծախս, տվյալների արագ և ճշգրիտ մշակում և գրանցում, հետևաբար կիրառելով ARM-ում մշակած ծրագիրը՝ հնարավորություն կստեղծվի տվիչների և հիշողության սարքավորման միջև ապահովել տվյալների փոխանցման անմիջական կապ:

Տվիչներից ազդանշանների ընդունման սարքավորումների (այսուհետ՝ ընդունման սարքավորումներ) միացված ժամանակի նվազեցման համար կիրառվել է տվյալների փոխանակման ընդհանուր ուղի, որի միջոցով կիրականացվի տվյալների փոխանակում հիշողության սարքի, ընդունման սարքավորումների և պրոցեսորի միջև: Օգտագործվել է SPI արձանագրությունը, որը տվյալները փոխանցում և գրանցում է 20 *Մբ/վ* արագությամբ (կարող է ծրագրապես փոփոխվել մինչև 100 *Մբ/վ*) [67, 68]:

Նկ. 2.10-ի բլոկ-սխեմայում ներկայացված է առաջարկված եղանակով ARM պրոցեսորի և տվիչների ու հիշողության սարքավորման միջև տվյալների փոխանակման աշխատանքի սկզբունքը:



Նկ. 2.10. Ընդունման սարքավորումների աշխատանքի բլոկ-սխեմա

Ինչպես երևում է նկ. 2.10-ից, տվյալների փոխանակման ընդհանուր ուղին օգտագործվում է ընդունման սարքավորումների կարգավորման, ARM պրոցեսորի միջոցով DMA-ի իրականացման և հիշողության սարքավորման մեջ տվիչներից չափված արժեքների գրանցման համար: «Տվիչներ» բլոկում տեղակայված են 24 անալոգային և 8 թվային տվիչներից տվյալների ընդունման և մշակման միկրոսխեմաները, որոնք հիշողության սարքում գրանցում են ARM պրոցեսորում որոշվող ինտերվալով: ARM-ում մշակված ծրագրի միջոցով տվյալների չափման և գրանցման համար հնարավորություն է ստեղծվել ընդունման սարքավորումների ռեգիստրներում փոփոխել և գրանցել ինտերվալի այլ արժեքներ (1 *վ*-ից մինչև 15 *ժամ*):

Տվյալների գրանցման և պահպանման համակարգերում այս եղանակի կիրառությունը թույլ է տալիս կրճատել իրականացվող համակարգի հզորության ծախսը նվազագույնի: ARM պրոցեսորի աշխատանքի էությունը կայանում է DMA-ի կառավարման, կարգավորումների արժեքների գրանցման, ընդունման սարքավորումների միացման/անջատման և ժամանակային ինտերվալի հաշվման մեջ: Ընդունող սարքավորումներն աշխատում են ծրագրապես որոշվող հստակ ինտերվալով և արժեքները գրանցում են հիշողության սարքում SPI արձանագրության միջոցով:

Ծրագրում ներմուծվել է բազմանդամային (անգլ. polynomial) բանաձև` տվիչներից ընդունված արժեքների մշակման և 4 գործակիցների ներմուծման հնարավորությամբ, ապահովելով ստացված մեծության արտահայտումը չափման միավորներով (օրինակ` ջերմաստիճանային տվիչի համար - ^{0}C, քամու արագության համար – *մ/վ* և այլն): Ստացվում է, որ յուրաքանչյուր տվիչի համար օգտագործողը հնարավորություն ունի փոփոխել գործակիցները և չափվող արժեքի մեծությունը ստանալ համապատասխան չափման միավորով:

Չափման միավորով արժեքի ստացման համար միկրոսխեմաներում ներմուծված բանաձևը հետևյալն է.

$$Y = A + Bx + Cx^2 + Dx^3 \qquad (2.10)$$

որտեղ A, B, C և D-ն համապատասխան տվիչի համար օգտագործողի կողմից ներմուծվող գործակիցներն են, x-ը` տվիչից ընդունված արժեքը, իսկ $Y$-ը` ընդունման սարքավորման մեջ մշակված արժեքն է` արտահայտված չափման միավորով:

Համակարգի ամբողջականությունը և տվիչներից ստացված արժեքների ճշգրտությունը բարձրացնելու նպատակով ընդունման սարքավորումներն իրականացվել են *դիֆերենցիալ* մուտքերով, որոնք նաև դիֆերենցիալ տվիչներից արժեքների ընդունման հնարավորություն են ապահովում [69]:

Ինչպես նկարագրվեց, տվիչներն աշխատում են որոշակի ժամանակային ինտերվալով, իսկ տվյալների գրանցման տևողությունը կազմում է մինչև 1 *մվ*, ինչն էլ նշանակում է, որ տվիչներն որոշված ժամանակային ինտերվալում գտնվում են անջատված ռեժիմում (անգլ. sleep mode) և ծախսում են նվազագույն հզորություն: Ընդունման սարքավորումների միացման ժամանակն ընտրվում է 3-ից 4 անգամ ավելին, քան անհրաժեշտ է տվիչի հրահանգման համար՝ ապահովելով տվյալների ամբողջական ստացումը: Ստացվում է, որ տվիչի հրահանգման և արժեքի գրանցման համար անհրաժեշտ է 4 *մվ*, ինչն էլ նշանակում է, որ համակարգի հզորության ծախսը զգալի նվազում է տվիչի պասիվ ռեժիմում (այսինքն՝ «sleep» ռեժիմում):

Այս եղանակի արդյունավետության և կիրառելիության մեջ համոզվելու համար նախագծվել ու իրականացվել է տվյալների պահպանման համակարգ, և կատարվել են փորձնական չափումներ: Փորձերի հիմնական նպատակն է եղել ծրագրապես որոշվող դիսկրետ ինտերվալում՝ 24 անալոգային և 8 թվային տվիչների միաժամանակյա աշխատանքի և DMA հնարավորությամբ համակարգի իրականացումը:

Փորձնական չափումների անցակցման համար օգտագործվել են հետևյալ միկրոսխեմաները.

- ATSAM4SD32CA-AU – որպես ARM պրոցեսոր [70];
- ADUC7060BCPZ32 – որպես անալոգային տվիչների ազդանշանների ընդունման միկրոսխեմա (5 հատ) [71];
- ATSAM3S1AA-MU - որպես թվային տվիչների ազդանշանների ընդունման միկրոսխեմա [72];
- 23LC1024-I/SN – որպես հիշողության սարք (4 հատ) [73];
- M41T62Q6F – տակտային գեներատոր (RTC):

ADUC7060BCPZ32 և ATSAM3S1AA-MU միկրոսխեմաների կարգավորումը իրականացվել է ATSAM4SD32CA-AU պրոցեսորի միջոցով: Տակտային գեներատորը հաշվելով ժամանակը՝ ստիպում է CPU-ին միացնել միկրոսխեմաները ճիշտ ժամանակին և սկսել տվիչների արժեքների չափումները: Քանի որ տվյալների փոխանակման համար օգտագործվել է SPI արձանագրությունը՝ 20 *Մբ/վ* արագությամբ, հետևաբար միկրոսխեմաների կարգավորումը իրականացվում է միլիվայրկյանների ընթացքում: Միկրոսխեմաների կարգավորումներից հետո պետք է իրականացվի տվիչներից ընունված արժեքների մշակում և գրանցում 23LC1024-I/SN հիշողության սարքում: Տվիչների ընդունման միկրոսխեմաների ռեգիստրների հասցեները, արժեքները և քանակը կարող են տարբեր միկրոսխեմաների համար լինել տարբեր, սակայն ռեգիստրների փոփոխման և վերակարգավորման սկզբունքի իրականացումը ARM պրոցեսորում ծրագրային տեսանկյունից նույնն է:

Ընտրված անալոգային տվիչների ընդունման միկրոսխեմաներից յուրաքանչյուրն ունի 10 մուտքերի միացման հնարավորություն, սակայն դիֆերենցիալ մուտքերի առկայության հետևանքով միկրոսխեմաներից յուրաքանչյուրը կարող է միաժամանակ ընդունել 5 տվիչների չափման արժեքներ: Ասպիսով, օգտագործելով բոլոր անալոգային տվիչների ընդունման միկրոսխեմաների մուտքերը, հնարավոր է միաժամանակ ընդունել 25 դիֆերենցիալ տվիչներից ստացված արժեքներ (օգտագործվել են 24-ը):

Հիշողության սարքերից յուրաքանչյուրում պահպանվող տվյալները բերված են հետևյալ աղյուսակում:

Աղյուսակ 2.1

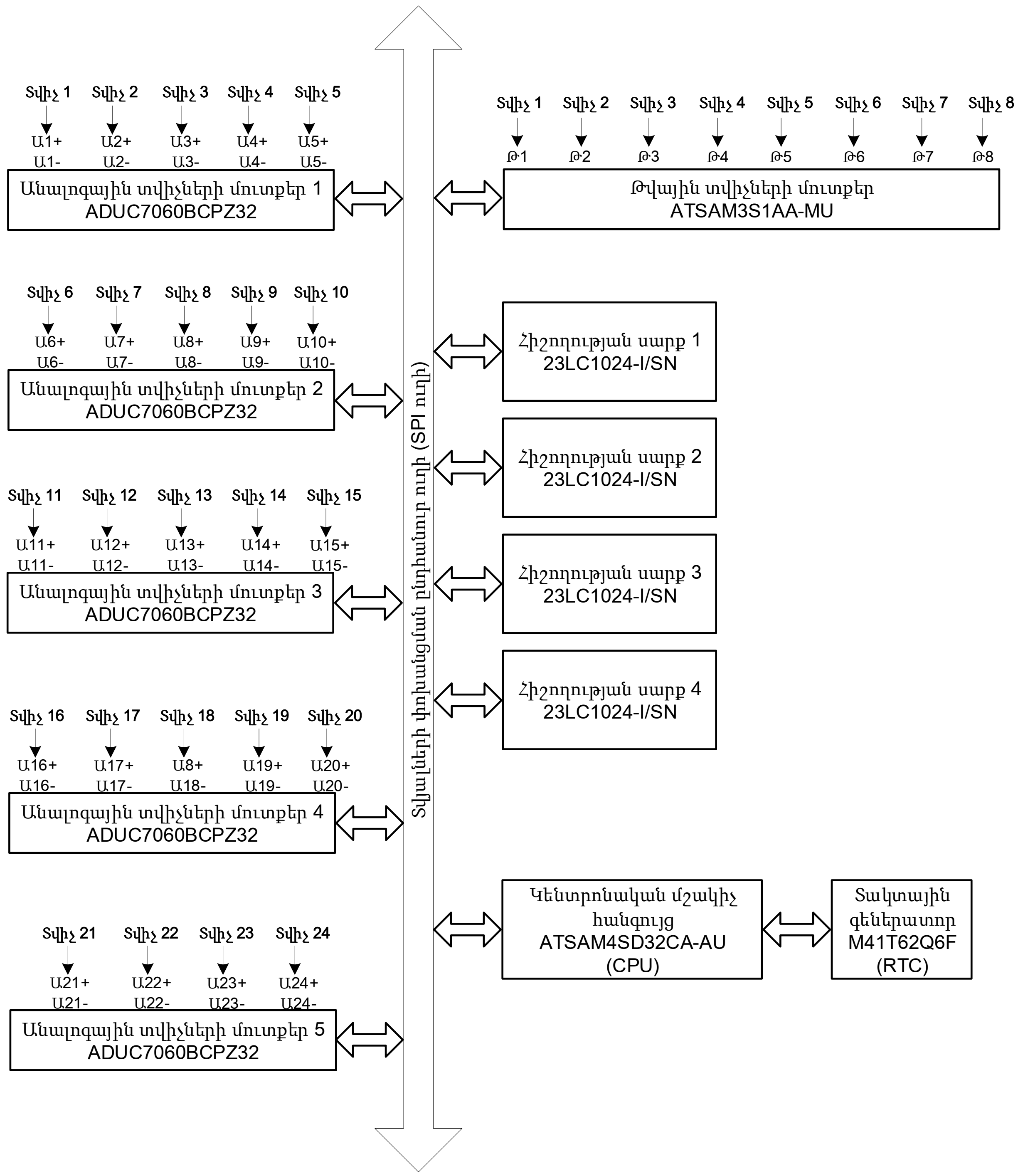
Տվիչի տեսակ	**Տվիչների քանակ**	**Հիշողության սարքի օգտագործման ծավալ**
Անալոգային	5	1-ին հիշողության ծավալի ½ մաս (512 Կբ)
Անալոգային	5	1-ին հիշողության ծավալի ½ մաս (512 Կբ)
Անալոգային	5	2-րդ հիշողության ծավալի ½ մաս (512 Կբ)
Անալոգային	5	2-րդ հիշողության ծավալի ½ մաս (512 Կբ)
Անալոգային	4	3-րդ հիշողության

		ծավալի ½ մաս (512 Կբ)
Թվային	8	3-րդ հիշողության ծավալի ½ մաս (512 Կբ)
SDI-12 (հետագա կիրառության համար)	20	4-րդ հիշողության ամբողջ ծավալ (1 Մբ)

Ինչպես երևում է աղյուսակից, 20 անալոգային տվիչներից ստացված արժեքները պահպանվում են երկու հիշողության սարքերում, իսկ մյուս 4 անալոգային և 8 թվային տվիչների արժեքները՝ մեկ հիշողության սարքում (4-րդ հիշողության սարքը օգտագործվելու է SDI-12 տվիչներից ստացված արժեքների պահպանման համար): Քանի որ բոլոր տվիչները աշխատում են միաժամանակ, հետևաբար տվյալ դեպքում չորս հիշողության սարքերով համակարգի նախագծումը թույլ է տալիս տվիչների արժեքների հեշտ բաժանում և պահպանում: 1 տվիչի չափած արժեքների քանակը 512 Կբ հիշողության ծավալում կարող է հասնել մոտավորապես 15000-ի (կախված չափված արժեքի մեծությունից), հետևաբար 1վ ընդմիջումով աշխատող 1 տվիչը հիշողության ծավալում կարող է պահպանել մոտավորապես 4 ժամվա չափումների արդյունք: Յաջորդ արդյունքի գրանցման համար ջնջվում է սկզբի գրանցված արժեքը և այդպես հաջորդաբար ամեն նոր արժեքի ստացման դեպքում:

Փորձնական չափումների արդյունքում նախագծվել և առաջադրվել է 24 անալոգային և 8 թվային տվիչների արժեքների մշակման և գրանցման համակարգի հետևյալ բլոկ-սխեման:

Ինչպես երևում է նկ. 2.11-ի ձախ հատվածից, անալոգային տվիչների արժեքների ընդունման համար օգտագործվել են 5 մուտքային սարքեր, որոնք ապահովում են 24 անալոգային տվիչների միացման հնարավորություն: Նկարում այդ մուտքերը նշանակված են համապատասխան տվիչի համարով և «+» նշանով (Ա1+, Ա2+, …,Ա24+), իսկ տվիչների դիֆերենցիալ մուտքերը «–» նշանով (Ա1-, Ա2-, …, Ա24-): Թվային տվիչների համար օգտագործվել է ընդունման մեկ սարք՝ 8 տվիչների միացման հնարավորությամբ (Թ1, Թ2, …, Թ8):



Նկ. 2.11. Անալոգային և թվային տվիչների արժեքների մշակման և գրանցման համակարգի բլոկ-սխեմա

Տվիչների արժեքների գրանցումը տեղի է ունենում հիշողության սարքերին անմիջական դիմելու հնարավորությամբ և SPI ուղու միջոցով, այդ պատճառով SPI ուղով իրականացվել է համակարգում առկա բոլոր սարքերի միջև տվյալների փոխանակման հնարավորությունը: Ինչպես նշվել էր, տվիչների աշխատանքի ժամանակահատվածը որոշում է RTC տակտային գեներատորը, իսկ ընդունման սարքերի միացման/անջատման հնարավորությունը՝ հիմնական կենտրոնական մշակիչը (անգլ. Central processing unit, CPU), հետևաբար նախագծված համակարգի CPU-ում մշակված ծրագրի միջոցով հնարավորություն է տրվում փոփոխել այդ ժամանակահատվածը կամ տվիչների չափումների հաճախությունը, ինչի արդյունքում կրճատվում է համակարգի հզորության ծախսը:

Այժմ դիտարկենք և հաշվարկենք տվյալների պահպանման համակարգում առկա սարքավորումների հզորության ծախսերը (աղյուսակ 2.2), ապա՝ փորձնական չափումների միջոցով համոզվենք հաշվարկների ճշգրտության մեջ:

Աղյուսակ 2.2

Սարքավորում	**Հոսանք (մԱ)**	**Լարում (Վ)**
ADUC7060BCPZ32 (Analog inputs)	0,35	3,3
ATSAM3S1AA-MU (Digital inputs)	0,7	3,3
ATSAM4SD32CA-AU (ARM processor)	0,5	3,3
M41T62Q6F (RTC)	0,038	3
23LC1024-I/SN (RAM)	1	3,3

Բերենք համակարգի հզորության ծախսի հաշվարկման բանաձևը՝

$$P_{\text{ը}} = 5 \times P_{\text{ա}} + P_{\text{թ}} + P_{\text{պ}} + P_{\text{տ.գ.}} + 4 \times P_{\text{հ}}, \qquad (2.11)$$

որտեղ $P_{\text{ա}}$-ն անալոգային տվիչներից ընդունման սարքավորման հզորության ծախսն է (բազմապատկված է 5-ով, քանի որ օգտագործվում են 5 ընդունման սարքավորումներ), $P_{\text{թ}}$-ն՝ թվային տվիչներից ընդունման սարքավորման հզորության ծախսը, $P_{\text{պ}}$-ն՝ ARM պրոցեսորի հզորության ծախսը, $P_{\text{տ.գ.}}$-ն՝ RTC-ի հզորության ծախսը, $P_{\text{հ}}$-ն՝ հիշողության սարքավորման հզորության ծախսը (բազմապատկված է 4-ով, քանի որ օգտագործվում են 4 հիշողության սարքավորումներ), իսկ $P_{\text{ը}}$-ն՝ ընդհանուր համակարգի ծախսը:

Ինչպես հայտնի է հզորությունը որոշվում է հետևյալ բանաձևով՝

$$P = U \times I, \qquad (2.12)$$

որտեղ P-ն հզորության ծախսն է, U-ն՝ կիրառվող լարումը, իսկ I-ն հոսանքի ծախսը:

Այսպիսով՝ վերցնելով կիրառվող լարման և հոսանքի հզորության ծախսի արժեքները աղ. 2.2-ից և տեղադրելով (2.12)-ի մեջ, կստանանք յուրաքանչյուր սարքավորման հզորության ծախսը: Ստացված արժեքները տեղադրելով (2.11)-ում՝ կստանանք՝

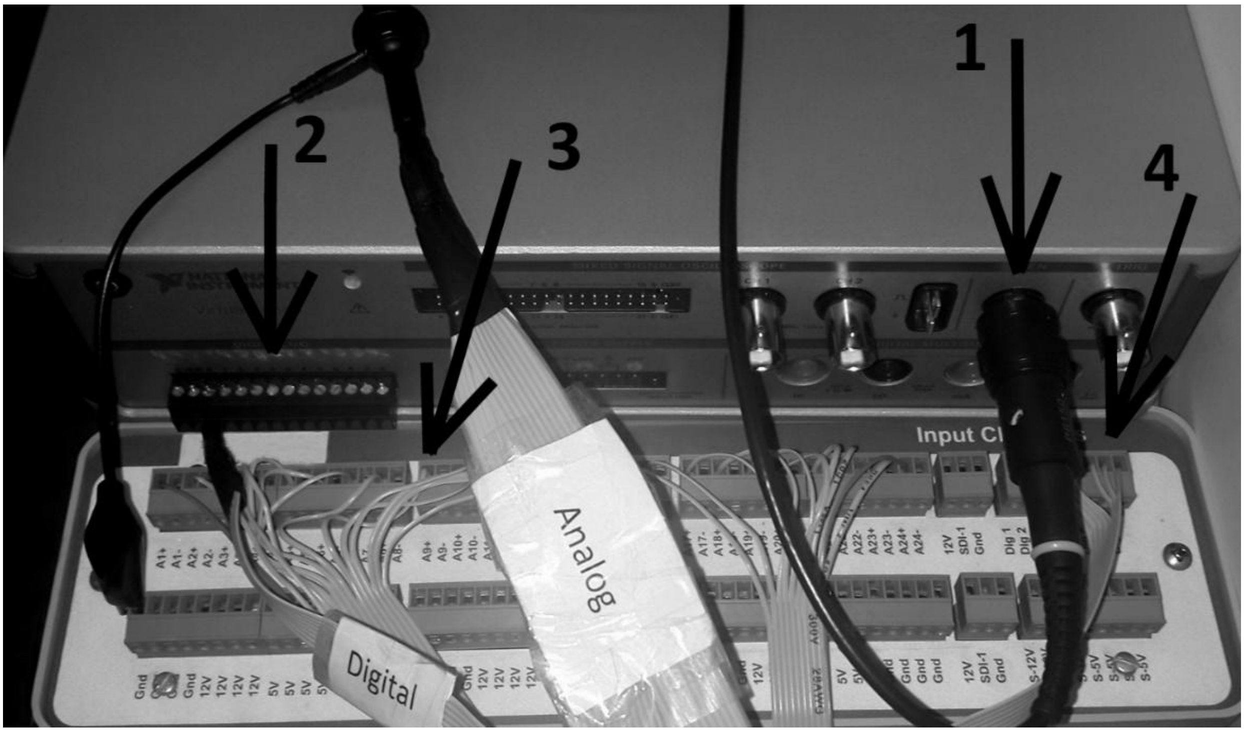
$$P_{ը} = 5 \times U_{ա} \times I_{ա} + U_{յթ} \times I_{յթ} + U_{պ} \times I_{պ} + U_{տ.գ.} \times I_{տ.գ.} + 4 \times U_{հ} \times I_{հ}, \qquad (2.13),$$

$$P_{ը} = 5 \times 3{,}3 \times 0{,}35 + 3{,}3 \times 0{,}7 + 3{,}3 \times 0{,}5 + 3 \times 0{,}038 + 4 \times 3{,}3 \times 1 \approx 23մՎՏ \qquad (2.14):$$

Իրականացված տվյալների պահպանման համակարգի աշխատունակության և կիրառելիության մեջ համոզվելու համար կատարվել են փորձնական չափումներ NI VirtualBench սարքավորման միջոցով [74]:

Նկ. 2.12-ում պատկերված է անալոգային և թվային տվիչների միաժամանակյա աշխատանքի տեստավորման սարքավորումը: NI VirtualBench-ի անալոգային և թվային ելքերը (համապատասխանաբար 1 և 2 կետերը) միացված են իրականացված համակարգի բոլոր առկա անալոգային և թվային մուտքերին (համապատասխանաբար 3 և 4 կետեր):

NI VirtualBench-ի միջոցով համակարգի անալոգային ելքերից գեներացվել են հաստատուն 5 *Վ* լարում, իսկ թվային ելքերից՝ 1 *ԿՀց* իմպուլսային ազդանշան: Չափումների համար ընդունման սարքավորումների աշխատանքի ժամանակային ինտերվալն ծրագրապես ընտրվել է 10 *վ*, իսկ փորձի տևողությունը եղել է 30 *ր*: Քանի որ NI VirtualBench-ը տվիչների փոխարեն ազդանշանները գեներացնում է չափման միավորներով (*Վ* և *Հց*), ապա ARM պրոցեսորի միջոցով (2.10) բանաձևում A, B, C և D գործակիցներն ընդունվել են համապատասխանաբար 0, 1, 0 և 0:



Նկ. 2.12. Անալոգային և թվային մուտքերի տեստավորման պատկերը

Չափումների արդյունքում ստացված բոլոր արժեքները գրանցվել են հիշողության սարքերում, ապա ARM պրոցեսորի միջոցով կարդալուց հետո՝ ստացվել են չափման միջինացված արժեքները: «Ա1+»-ից «Ա24+» անալոգային մուտքերի արժեքները տատանվում են 4,99121-ից մինչև 4,99756 *Վ* միջակայքում, իսկ «Թ1+»-ից «Թ8+» թվային մուտքերի արժեքները՝ 999,99543-ից 999,99892 *Հց* միջակայքում (տես աղյուսակ 2.3): Տվիչների աշխատանքի ռեժիմում համակարգի հզորության ծախսն (միջինացված արժեքներ) եղել է 23 *մՎտ* (6,9 *մԱ*), իսկ ոչ աշխատանքային ռեժիմում՝ 5,6 *մՎտ* (5,7 *մԱ*): Հաշվի առնելով, որ տվիչներն աշխատում են 1 *վ*-ից 15 *ժ* ժամանակային ինտերվալով (որոշվում է ծրագրապես), իսկ տվիչի միացված վիճակի տևողությունը մինչև 4 *մվ* է, կարելի է եզրակացնել, որ հզորությունը գրեթե ամբողջական ծախսվում է պրոցեսորի և տակտային գեներատորի աշխատանքի համար: CPU-ի աշխատանքային ծանրաբեռնվածությունը մոտավորապես կազմում է մինչև 10%:

Չափումների արդյունքում ստացված բոլոր արժեքները գրանցվել են հիշողության սարքերում (աղ. 2.1), ապա ARM պրոցեսորի միջոցով կարդացվել և ստացվել է չափումների միջինացված արժեքները, որոնք պատկերված են հետևյալ աղյուսակում.

Աղյուսակ 2.3

ՏՎԻՉԻ ՏԵՍԱԿ ԵՎ ՀԱՄԱՐ	ՉԱՓՎԱԾ ԱՐԺԵՔ
Անալոգային տվիչ 1 (Ա1+)	4.99434 Վ
Անալոգային տվիչ 2 (Ա2+)	4.99558 Վ
Անալոգային տվիչ 3 (Ա3+)	4.99131 Վ
Անալոգային տվիչ 4 (Ա4+)	4.99136 Վ
Անալոգային տվիչ 5 (Ա5+)	4.99234 Վ
Անալոգային տվիչ 6 (Ա6+)	4.99136 Վ
Անալոգային տվիչ 7 (Ա7+)	4.99634 Վ
Անալոգային տվիչ 8 (Ա8+)	4.99424 Վ
Անալոգային տվիչ 9 (Ա9+)	4.99834 Վ
Անալոգային տվիչ 10 (Ա10+)	4.99475 Վ
Անալոգային տվիչ 11 (Ա11+)	4.99485 Վ
Անալոգային տվիչ 12 (Ա12+)	4.99345 Վ
Անալոգային տվիչ 13 (Ա13+)	4.99435 Վ
Անալոգային տվիչ 14 (Ա14+)	4.99434 Վ
Անալոգային տվիչ 15 (Ա15+)	4.99445 Վ
Անալոգային տվիչ 16 (Ա16+)	4.99756 Վ
Անալոգային տվիչ 17 (Ա17+)	4.99434 Վ
Անալոգային տվիչ 18 (Ա18+)	4.99756 Վ
Անալոգային տվիչ 19 (Ա19+)	4.99483 Վ
Անալոգային տվիչ 20 (Ա20+)	4.99369 Վ
Անալոգային տվիչ 21 (Ա21+)	4.99732 Վ
Անալոգային տվիչ 22 (Ա22+)	4.99257 Վ
Անալոգային տվիչ 23 (Ա23+)	4.99121 Վ
Անալոգային տվիչ 24 (Ա24+)	4.99198 Վ
Թվային տվիչ 1 (Թ1)	999,99682 Հց
Թվային տվիչ 2 (Թ2)	999,99543 Հց
Թվային տվիչ 3 (Թ3)	999,99802 Հց
Թվային տվիչ 4 (Թ4)	999,99671 Հց
Թվային տվիչ 5 (Թ5)	999,99892 Հց
Թվային տվիչ 6 (Թ6)	999,99633 Հց
Թվային տվիչ 7 (Թ7)	999,99751 Հց
Թվային տվիչ 8 (Թ8)	999,99712 Հց

Ինչպես երևում է աղ. 2.3-ից անալոգային և թվային տվիչներից չափված արժեքներն ունեն 10^{-5} կարգի ճշտություն:

Վերոնշյալ եղանակով իրականացված համակարգի հզորության ծախսն ու պրոցեսորի արագագործությունը համեմատվել են նմանատիպայլ համակարգերի արժեքների հետ: Ստորև ներկայացված աղյուսակում բերված են համեմատական արդյունքները:

Աղյուսակ 2.4

Սարքավորում	**Աշխատանքի ժամանակահատված**	**CPU-ի ծանրաբեռնվածություն**	**Հզորության ծախս**
Առաջարկվող սարքավորում	30 *ր*	10% (միջինացված արժեք)	23 *մՎտ*
PASCO 850	30 *ր*	50% և ավելի (հաշվի առնելով CPU-ի այլ գործողություններ)	1 *Վտ*
БИНГ-3	30 *ր*	50% և ավելի (հաշվի առնելով CPU-ի այլ գործողություններ)	1,9 *Վտ*

Ինչպես երևում է աղյուսակից, առաջարկված եղանակով իրականացված սարքավորումը համեմատաբար ներկայումս առկա սարքավորումների նկատմամբ ծախսում է քիչ հզորություն, իսկ ARM պրոցեսորի միջոցով ապահովելով անմիջական դիմելու հնարավորություն և ընդհանուր տվյալների փոխանակման ուղի` կտրուկ մեծացվել է համակարգի արագագործությունը:

Այսպիսով, ցուցադրելով մշակված եղանակով իրականացված համակարգի առավելություններն առկա նմանատիպ համակարգերի նկատմամբ, կարելի է եզրակացնել, որ ARM պրոցեսորի միջոցով DMA-ի և տվիչներից ընդունող սարքավորումների ղեկավարումը (անջատում/միացում) ապահովելով` հնարավոր է կրճատել համակարգի հզորության ծախսը 2-ից 3 անգամ:

Այս եղանակով իրականացված տվյալների պահպանման համակարգի օգտագործումը կտա զգալի արդյունավետ լուծում ատենախոսության շրջանակներում իրականացվող համակարգի իրականացման համար:

2.4 SDR ռադիոհաղորդչի իրականացում FPGA-ի միջոցով

Նախորդ ենթագլխում առաջարկվող եղանակի միջոցով տվյալների պահպանման համակարգի իրականացումը ապահովում է տվյալների ընդունում, մշակում և գրանցում հիշողության սարքերում: Սակայն, ինչպես նշվել էր, մեր դեպքում տվյալների հավաքագրման կենտրոնները հանդիսանում են արբանյակները, այդ պատճառով անհրաժեշտություն է առաջանում այդ տվյալների հաղորդում դեպի արբանյակներ՝ գերճշգրիտ ժամանակահատվածում: Այս ենթագլխում մենք կդիտարկենք թվա-անալոգային (անգլ. DAC) և բարձր հաճախականության (անգլ. DUC) կերպափոխիչների գերարագ և ճշգրիտ կարգավորման հնարավորությունն ու սկզբունքները, թվային ազդանշանի միջարկման և զտման հիմնախնդիրները, ԳԲՅ տիրույթ անցման համար հաճախականային սինթեզատորի և խառնիչի աշխատանքային սկզբունքներն ու ԳԲՅ զտումը: Այս ամենի արդյունքում հնարավոր կլինի մշակել SDR ռադիոհաղորդիչ համակարգ՝ FPGA-ի միջոցով, ինչն էլ հնարավորություն կտա գերարագ և գերճշգրիտ մշակել տվյալները, ձևավորել ազդանշանը, մոդուլել, ապա հաղորդել եթեր:

Ինչպես հայտնի է, ռադիոհաճախականային կերպափոխիչները նախատեսված են ազդանշանների հաճախությունների բարձրացման և այլ հաճախականային տիրույթ փոխանցման համար: Այն մասնավորապես խառնիչից և հետերոդինից բաղկացած համակարգ է: ԹԱՁ-երը նախատեսված են թվային ազդանշանները անալոգային տեսքի կերպափոխման համար: Ինչպես ռադիոհաճախականային կերպափոխիչները, այնպես էլ DAC-երը, օգտագործվում են բոլոր հաղորդիչ համակարգերում՝ ազդանշանի եթեր հաղորդման համար [75, 76]:

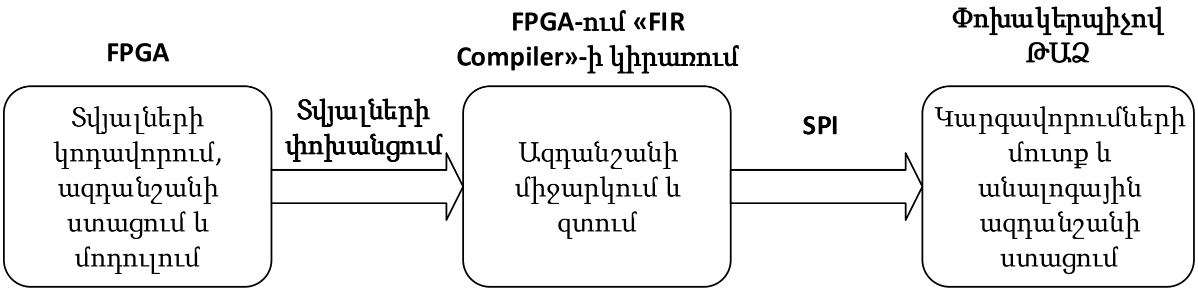
Ներկայումս բարձր հաճախականության թվային կերպափոխիչները և ԹԱՁ-երը շատ մեծ կիրառություն ունեն այնպիսի հաղորդիչներում, որտեղ ազդանշանի ստացումն իրականացվում է ծրագրավորման միջոցների օգնությամբ: Այսպիսով, այն հաղորդիչներում, որտեղ ազդանշանի մշակումը, կոդավորումը և մոդուլումը իրականացնում է ծրագիրը (SDR), կիրառում են բարձր հաճախականության և թվա-անալոգային ձևափոխիչներ՝ ազդանշանը անալոգային տեսքի բերելու և եթեր ուղարկելու համար:

Առաջադրվող եղանակով իրականացվող համակարգի հիմնական նպատակն է կարգավորել բարձր հաճախականությամբ թվային կերպափոխիչով ԹԱՁ-ն այնպես, որպեսզի ելքում ստացվի ծրագրապես որոշվող հաճախությամբ և մոդուլմամբ ազդանշան: Այս խնդրի լուծումը թույլ կտա մշակված ծրագիրը կիրառել արբանյակային հաղորդչով և իրական ժամանակով տվյալների պահպանման սարքերում: Ինչպես նշվել էր, տվյալ սարքերում մեծ անհրաժեշտություն կա ապահովել տվյալների գերարագ մշակում, կոդավորում, մոդուլում և հաղորդում արբանյակներ ճշգրիտ և կայուն ժամանակում: Այստեղ հիմնական խնդիրն է ԹԱՁ-ի և բարձր հաճախականությամբ կերպափոխիչի (այսուհետ՝ կերպափոխիչով ԹԱՁ) ռեգիստրներում կարգավորման արժեքների գերարագ հաշվումն ու գրանցումը: Քանի որ FPGA-ն ապահովում է գերբարձր ճշգրտություն և տվյալների գերարագ մշակում ու գրանցում, հետևաբար FPGA-ում մշակված ծրագրի օգտագործումը և կիրառումը այս խնդրում՝ հնարավորություն է տալիս գրանցել կերպափոխիչով ԹԱՁ-երի ռեգիստրներում ճշգրիտ արժեքներ և հաղորդել ազդանշանը գերճշգրիտ ժամանակում [77]:

Ներկայումս նմանատիպ սարքերում օգտագործվում են թվա-անալոգային և ռադիոհաճախականային կերպափոխիչի այնպիսի սարքեր, որոնց ելքում ստացված ազդանշանը հաղորդվում է միայն մեկ տեսակի մոդուլման հնարավորությամբ և հաճախականային սահմանափակ տիրույթում: Քանի որ տարբեր արբանյակներ աշխատում են տարբեր հաճախականային տիրույթներում և տարբեր մոդուլմամբ ազդանշաններով, հետևաբար՝ առաջանում են համակարգի փոփոխման, վերակառուցման և նորովի իրականացման խնդիրներ: Այսպիսով, ծրագրապես որոշվող հաղորդիչ համակարգի միջոցով հնարավոր կլինի խուսափել համակարգի նմանատիպ վերափոփոխումներից [78]:

Հետազոտման արդյունքում առաջնահերթ խնդիր է եղել արժեքների ճշգրիտ գրանցումը կերպափոխիչով ԹԱՁ-ի կարգավորումների ռեգիստրներում՝ FPGA-ի միջոցով: Խնդրի լուծման համար օգտագործվել է SPI արձանագրությունը, որը մեծ արագությամբ (10 *Մբ/վ*) փոխանցում է կարգավորումների արժեքները դեպի կերպափոխիչով ԹԱՁ: Սակայն բարձր հաճախականային կերպափոխիչի մուտքային պայմաններն ապահովելու և մուտքին մոդուլված ազդանշանը փոխանցելու համար առաջացել է ևս մեկ խնդիր. անհրաժեշտություն է առաջացել ազդանշանը միջարկում (interpolation) կատարել մինչև 5 *MSPS* (Mega Samples Per Second): Այս խնդրի լուծման համար օգտագործվել է «Xilinx technology» կազմակերպության «FIR Compiler» ծրագրավորման փաթեթը, որը հնարավորություն է տալիս ցանկացած զտող և միջարկող կարգավորումներով ստանալ միջարկման գործողությունը FPGA-ում: Այսպիսով, FPGA-ի օգտագործումը հնարավորություն է տալիս կարգավորել կերպափոխիչով ԹԱՁ-ն այնպես, որպեսզի ելքում ստացված ազդանշանն ունենա ծրագրապես որոշվող մոդուլման տեսակ և հաճախություն [79, 80, 81, 82]:

Նկ. 2.13-ի բլոկ-սխեմայում պատկերված է ԹԱՁ-ի ռեգիստրներում արժեքների գրանցման սկզբունքը:



Նկ. 2.13. ԹԱՁ-ի ռեգիստրներում արժեքների գրանցման հաջորդականությունը

Ինչպես երևում է նկարից, տվյալների կոդավորումը, ազդանշանի ստացումն ու մոդուլումը տեղի է ունենում FPGA-ում, ապա տվյալների անցում է կատարվում FPGA-ի ծրագրավորման մյուս բաժին, որտեղ տեղի է ունենում ազդանշանի միջարկումն ու զտումը (FIR – Finite Impulse Response զտիչ): Կերպափոխիչով ԹԱՁ-ի կարգավորումներն ու FPGA-ում ստացված ազդանշանը SPI արձանագրության միջոցով փոխանցվում են «փոխակերպիչով ԹԱՁ» բլոկին, որի արդյունքում էլ ստացվում է մոդուլված և ծրագրապես որոշված ազդանշանի անալոգային տեսքը: Մշակված ծրագրով հնարավորություն է առաջանում կերպափոխիչով ԹԱՁ-ի կարգավորումների ռեգիստրներում փոփոխելու և գրանցելու տարբեր հաճախականային տիրույթների արժեքներ, և ինչպես նաև ազդանշանի տարբեր մոդուլումների ստացում՝ FPGA-ում:

Հետևյալ սկզբունքային մոտեցումը աշխատանքին թույլ է տալիս կարգավորման և ազդանշանի տվյալների ստացման զուգահեռ մշակում և սինքրոն փոխանցում դեպի ԹԱՁ՝ SPI արձանագրության միջոցով, ինչն էլ իր հերթին առավելագույն կերպով կրճատում է տվյալների մշակման ժամանակահատվածը՝ հասցնելով այն միկրովայրկյանների:

Ստորև ներկայացվում են FPGA-ում ազդանշանի ձևավորման համար կիրառվող միջարկման (2.15) և զտման (2.16) գործողությունները՝ բանաձևերի տեսքով.

$$Y_i = \begin{cases} X_j & \text{եթե } i = j * m + k \\ 0 & \text{այլ դեպքում} \end{cases}, \qquad (2.15)$$

$i = 0, 1, 2, \ldots, N-1,$

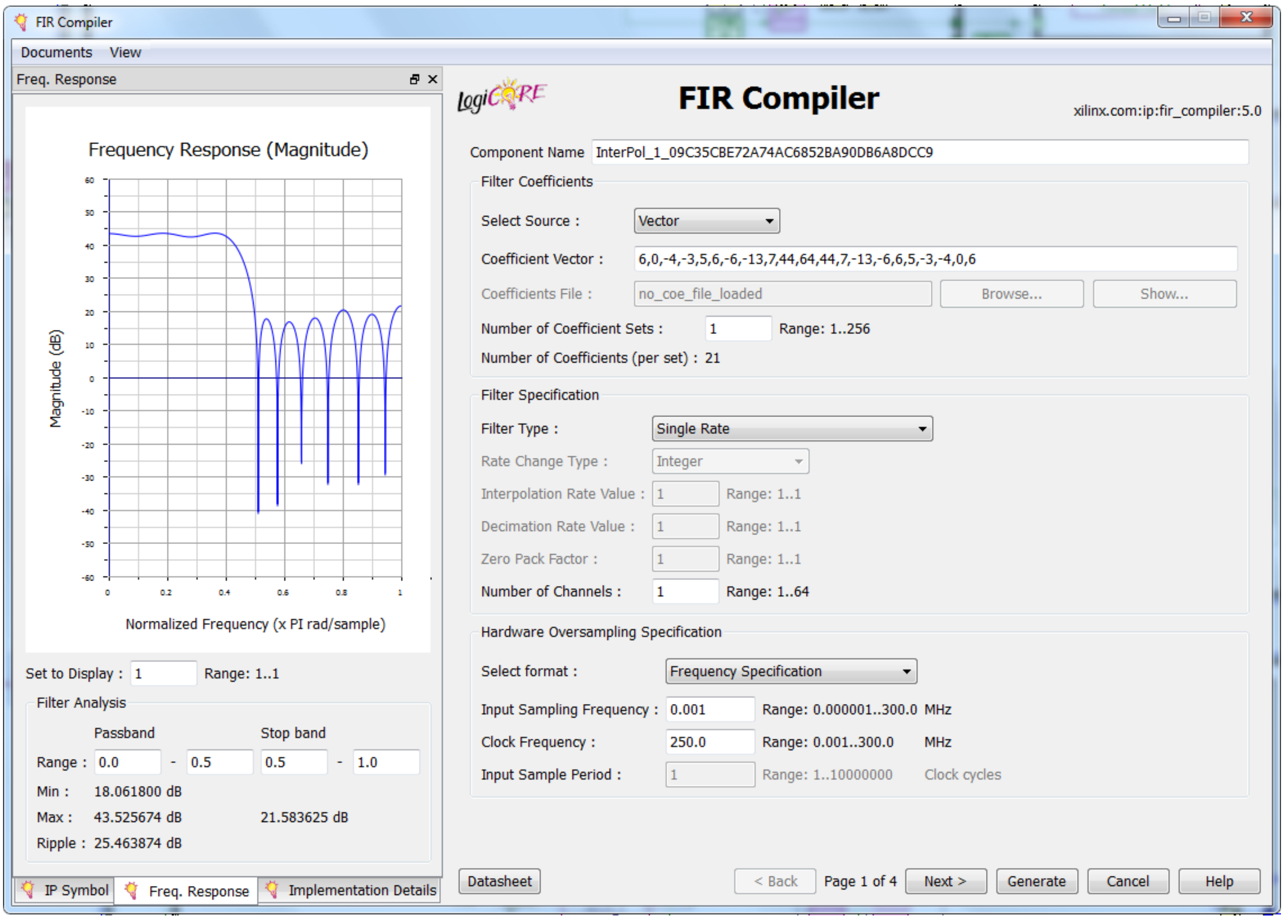
$N = n * m,$

որտեղ n-ը X-ում էլեմենտների քանակն է, m-ը՝ միջարկման գործակիցը, k-ն՝ 0-երի քանակը, N-ը՝ միջարկման ելքում ստացվող էլեմենտների քանակը, Y_i-ը՝ ելքային հաջորդականությունները:

$$Y_i = \sum_{j=0}^{N_b-1} b_j x_i - j, \qquad (2.16)$$

որտեղ X-ը մուտքային էլեմենտների քանակն է, N_b-ն՝ զտման գործակիցների քանակը, b_j-ն՝ զտման գործակիցները, Y_i-ը՝ զտման ելքում ստացվող հաջորդականությունները [83, 84, 85]:

Նկ. 2.14-ում պատկերված է «FIR Compiler» ծրագրային փաթեթի միջոցով ազդանշանի միջարկման իրականացման սկզբունքը FPGA-ում:



Նկ. 2.14. «FIR Compiler» ծրագրում միջարկման կարգավորումների պատուհան

Ինչպես երևում է նկ. 2.14-ից, աջ կողմում տեղակայված է միջարկման և զտման պարամետրերի փոփոխման համար նախատեսված արժեքների մուտքագրման պատուհանը (նկարում ներկայացված է փոփոխականների մուտքագրման միայն առաջին պատուհանը): Ձախ պատուհանում պատկերված է մուտքագրված արժեքների արդյունքում ստացված հաճախականային արձագանքը՝ միջարկման և FIR զտման գործողությունների ելքում [86]:

Ընտրված պարամետրերի և ստացված արդյունքի ճշգրտության մեջ համոզվելու համար կատարվել են փորձեր, որոնց ընթացքում համեմատվել են FPGA-ի ելքում միջարկումից հետո ստացված ազդանշանի արժեքները տարբեր ծրագրերով (LabVIEW, MatLab) սիմուլացված արժեքների հետ [87]: Համեմատության արդյունքում ստացվել է, որ «FIR Compiler»-ի կիրառումը FPGA-ում լիարժեք լուծում է միջարկման և զտման խնդիրները և ապահովում է ԹԱՁ-ի մուտքային պահանջները:

Այս եղանակով մշակված ռադիոհաղորդչի կիրառելիության համար կատարվել են փորձնական չափումներ: Վերջիններիս հիմնական նպատակն է ստանալ ԳԲՅ ազդանշան, որի հաճախությունը և մոդուլման տեսակը պետք է որոշվի և փոփոխվի ծրագրորեն:

Փորձնական չափումների համար օգտագործվել են AD9957 թվա-անալոգային ձևափոխիչ, որն իր մեջ պարունակում է նաև բարձր հաճախականային թվային կերպափոխիչ [88], ADF4360-0BCPZ հաճախականային սինթեզատոր՝ որպես հետերոդին [89], և MAMX-007238-CM25MH խառնիչ՝ գերբարձր հաճախականային ազդանշան ստանալու նպատակով:

AD9957 ԹԱՁ-ի մուտքին տրվում է FPGA-ում մշակված և մոդուլված թվային I/Q ազդանշանը, իսկ ելքում դուրս է գալիս անալոգային բարձր հաճախականային ազդանշանը: Կարգավորման ռեգիստրներում տեղի է ունենում ԹԱՁ-ի ռեգիստրների արժեքների ստացում՝ FPGA-ից SPI արձանագրության միջոցով: Փոփոխելով կազավորումների ռեգիստրների արժեքները, հնարավորություն է ընձեռնվում ԹԱՁ-ի ելքում ստանալ մինչև 400 *ՄՅց* հաճախությամբ ազդանշան: Այս ռեգիստրների հասցեները, արժեքները և քանակը տարբեր ԹԱՁ-երի համար կարող են լինել տարբեր, սակայն ռեգիստրների փոփոխման կամ վերակարգավորման սկզբունքի իրականացումը FPGA-ում ծրագրավորման տեսանկյունից նույնն է:

Ընտրված ԹԱՁ-ն ունի հենակային տակտային գեներատորի համար նախատեսված մուտք, որտեղ տակտային գեներատորի հաճախության փուլային ավտոկարգավորումից հետո (անգլ. Phase Locked Loop, PLL) ստացված ելքային ազդանշանը տրվում է ծրագրապես կարգավորվող գեներատորին [90]: Որպես հենակային տակտային գեներատոր օգտագործվել է ABM11-25.000MHZ-D2X-T3 կվարցային գեներատորը: Այսպիսով, կարգավորելով կերպափոխիչով ԹԱՁ-ը՝ մուտքային I/Q ու PLL-ի ելքային ազդանշանները բազմապատկվում են, ինչի արդյունքում ստացվում է ելքային միջանկյալ բարձր հաճախականային ազդանշան:

Ստորև ներկայացված է ազդանշանի բարձր հաճախականային կերպափոխիչի բանաձևը.

$$x_{կբ}(t) = Re[x(t)e^{j2\pi f_{կ} t}] \quad (2.17)$$

որտեղ $x(t) = x_I(t) + jx_Q(t)$ և $x_I(t)$ և $x_Q(t)$ համապատասխանաբար I և Q բաղադրիչ ազդանշաններն են, $e^{j2\pi f_{կ} t}$-ն՝ հենակային գեներատորի ազդանշանն է, իսկ $x_{կբ}(t)$-ն՝ միջանկյալ բարձր հաճախականային ելքային ազդանշանը:

Երկրորդ փուլում կատարվել է DAC-ի ելքում ստացված միջանկյալ բարձր հաճախականային ազդանշանի կերպափոխում դեպի գերբարձր հաճախություն (2.690 ԳՀց)՝ վերոնշյալ սինթեզատորի և խառնիչի միջոցով:

ADF4360-0 հաճախականային սինթեզատորի ռեգիստրների կարգավորումը նույնպես իրականացվել է FPGA-ում SPI արձանագրության միջոցով: Այստեղ ելքային հաճախությունը նույնպես կարգավորվում է ռեգիստրների միջոցով և որպես հենակային տակտային գեներատոր օգտագործվել է DV75C TCXO կվարցը:

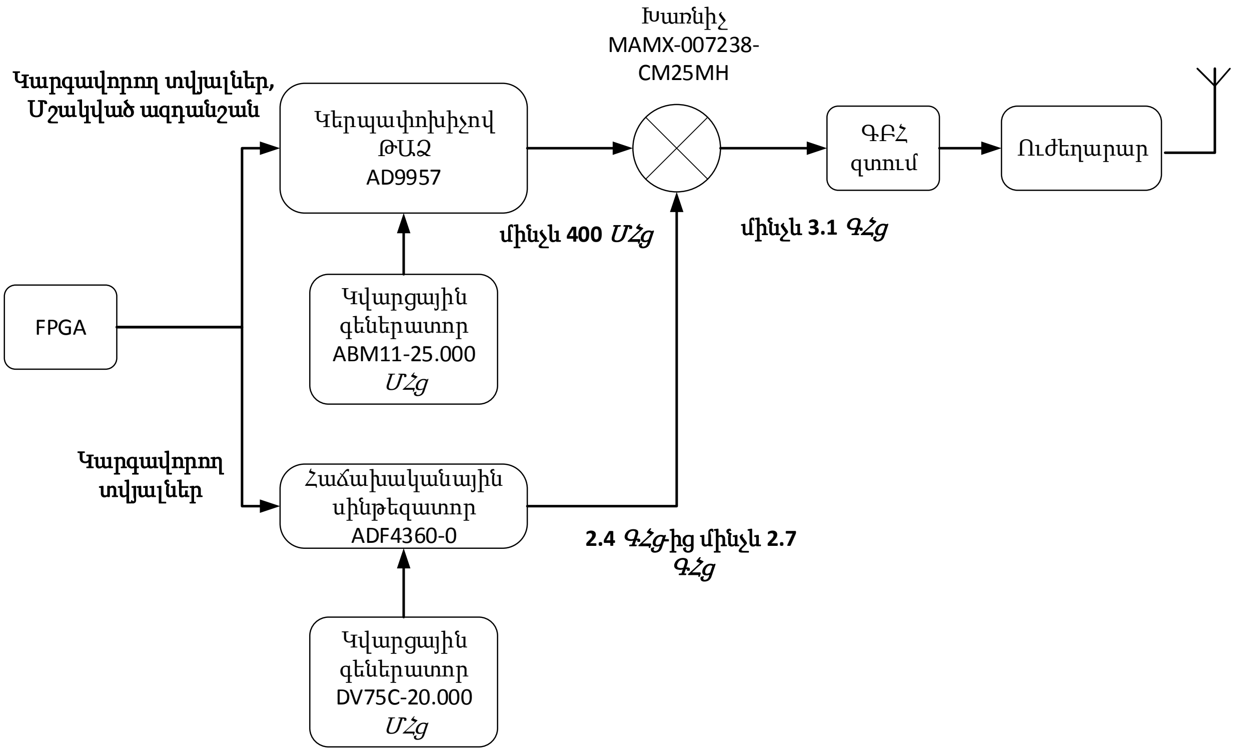
Փորձնական չափումների արդյունքում մշակվել և առաջադրվել է ծրագրապես որոշվող ԳԲՀ հաղորդչի բլոկ-սխեմա (նկ. 2.15-ում):

Նկարից երևում է, որ կարգավորման տվյալներ և մշակված ազդանշանը ուղարկվում են կերպափոխիչով ԹԱՁ-ի և սինթեզատորի մուտքերին: Կվարցային գեներատորները միացված են ծրագրապես կարգավորվող հետերոդիններին, ինչից արդյունքում ԹԱՁ-ի ելքում ստացվում է միջանկյալ բարձրհաճախականային ազդանշան, իսկ սինթեզատորի ելքում՝ ԳԲՀ հետերադինային ազդանշան: Խառնիչի միջոցով ելքում ստացվում է ծրագրապես որոշվող ԳԲՀ ազդանշան, որն էլ զտումից և ուժեղարարից հետո հնարավոր է ուղարկել եթեր:

ԳԲՀ ազդանշանի փոխակերպման բանաձևը հետևյալն է.

$$X_{կ}(f) = X(f + f_{կ}) + X(f - f_{կ}) \quad (2.18)$$

որտեղ $X(f+f_{\text{կ}})$ և $X(f-f_{\text{կ}})$ խառնիչի ելքում ստացված ԳԲՀ ազդանշանի բաղադրիչներն են, f-ը և $f_{\text{կ}}$-ն՝ համապատասխանաբար DAC-ի ելքի և հետերոդինի ազդանշանի հաճախությունները, իսկ $X_{\text{կ}}(f)$-ը՝ ելքային ազդանշանը:

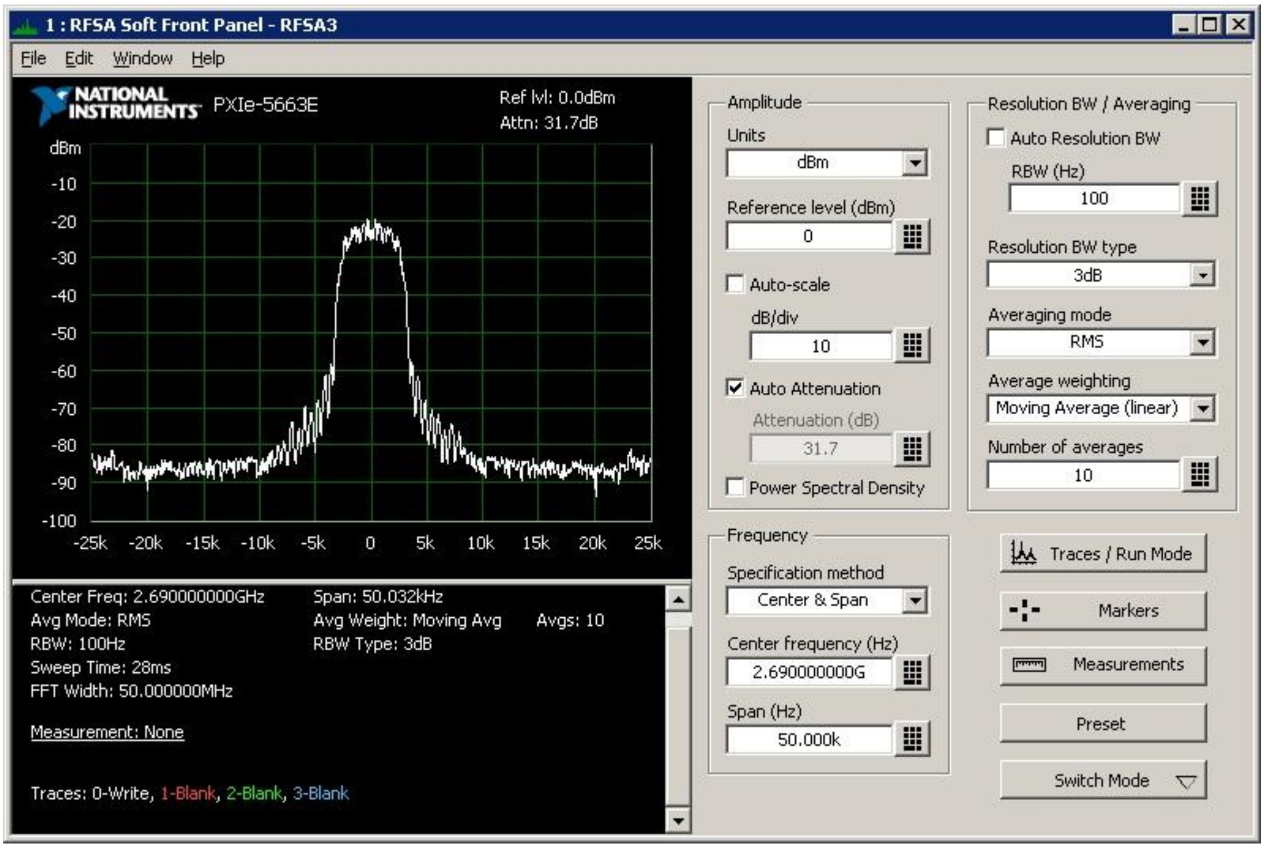


Նկ. 2.15. Ծրագրապես որոշվող հաղորդչի բլոկ-սխեմա

Այս եղանակով նախագծված և իրականացված SDR ռադիոհաղորդչի կիրառելիության մեջ համոզվելու համար AD9957 ԹԱՁ-ի և ADF4360 սինթեզատորի ռեգիստրները կարգավորվել են այնպես, որ ելքերում համապատասխանավար ստացվեն 290 *ՄՀց* և 2,4 *ԳՀց* հաճախությամբ ազդանշաններ: Խառնիչի համար ԹԱՁ-ի ելքի ազդանշանն օգտագործվել է որպես օգտակար միջանկյալ հաճախությամբ ազդանշան, իսկ սինթեզատորի ելքային ազդանշանը՝ հետերոդինային: Ազդանշանը մոդուլվել է երկուական փուլային մանիպուլյացիայով (անգլ. Binary phase shift-keying, BPSK), իսկ տվյալների հաղորդման արագությունն ընտրվել է 4,8 *Կբ/վ*:

Նկ. 2.16-ում ներկայացված է հաղորդչի ելքում ստացված BPSK մոդուլմամբ և 2,690 *ԳՀց* հաճախությամբ ազդանշանի սպեկտրի տեսքը: Ազդանշանի սպեկտրը ստանալու համար օգտագործվել է NI PXIe-5663E սարքավորումը [91]:

Նկարում պատկերված է ազդանշանի հզորության մակարդակը, հաճախության շեղումը, ազդանշանի սպեկտրը և վերջինիս ստացման համար անհրաժեշտ կարգավորումները:



Նկ. 2.16. Հաղորդված ազդանշանի սպեկտրը

Իրականում ազդանշանի հզորության մակարդակը ստացվել է 10 դԲմ, սակայն անալիզատորի մուտքային հզորության մակարդակի առավելագույն շեմը չգերազանցելու նկատառումով, փորձերի ժամանակ անալիզատորի մուտքին միացվել է 30 դԲ ատենյուատոր, այդ պատճառով նկարում ազդանշանի մակարդակը ստացվել է -20 դԲմ:

Այսպիսով, ամփոփելով առաջարկված եղանակով իրականացված SDR ռադիոհաղորդչի ստացված արդյունքը, կարելի է եզրակացնել. իրականացվել է թվա-անալոգային և բարձր հաճախականության կերպափոխիչների կարգավորում FPGA-ի միջոցով և փորձերի հիման վրա ստացվել է, որ կարգավորվող հաճախականային սինթեզատորի և կերպափոխիչով ԹԱՁ-ի համատեղ օգտագործմամբ հնարավոր է ստանալ

ԳԲՅ տիրույթում ծրագրապես որոշվող հաճախությամբ և տարբեր տեսակի մոդուլմամբ ազդանշաններ:

Կատարված փորձերի արդյունքների հիման վրա կարելի է հստակորեն եզրակացնել, որ մշակված ծրագիրը և իրականացված ռադիոհաղորդիչ համակարգը կիրառելի են արբանյակային հաղորդիչներում: Անհրաժեշտ է արտաքին ուժեղարար՝ ազդանշանը արբանյակներին ուղարկելու համար:

Եզրակացություններ 2-րդ գլխի վերաբերյալ

1. Ներկայացվեցին ռադիոհաղորդչով տվյալների պահպանման համակարգերում առկա սարքավորումների աշխատանքների թերությունների շտկման եղանակները:
2. Ներկայացվեցին առաջադրվող եղանակներով մշակված սարքավորումների աշխատանքային սկզբունքները և ստացված արդյունքները:
3. Ներկայացվեց RTC-ի տատկերի ցուցաբերած անկայունության որոշման համար մշակված տեստավորման եղանակը:
4. Ներկայացվեց FPGA-ի միջոցով RTC-ի չափաբերման արժեքի որոշման առաջադրվող եղանակը:
5. Ներկայացվեց տվյալների պահպանման համակարգերի հզորության ծախսի նվազեցման առաջադրվող եղանակը:
6. Ներկայացվեց FPGA-ի միջոցով SDR ռադիոհաղորդչի իրականացման առաջադրվող եղանակը:
7. Բերվեցին փորձերի հիման վրա ստացված արդյունքները և համեմատվեցին նմանատիպ այլ սարքավորումների արդյունքների հետ:
8. Փորձերի հիման վրա եզրակացվեցին, որ առաջադրվող մեթոդների կիրառմամբ հնարավոր է իրականացնել տվյալների մշակման և հաղորդման համակարգ՝ իրական ժամանակի համակցմամբ և վերջինիս անկայուն աշխատանքի ապահովմամբ:

ԳԼՈՒԽ 3. ՏՎՅԱԼՆԵՐԻ ԳՐԱՆՑՄԱՆ ԵՎ ՀԱՂՈՐԴՄԱՆ ՍԻՆՔՐՈՆ ՀԱՄԱԿԱՐԳԻ ՄՇԱԿՈՒՄ ԵՎ ՎԵՐԼՈՒԾՈՒՄ

Այս գլխում կուսումնասիրվեն և կցուցադրվեն նախորդ գլխում մշակված եղանակների կիրառմամբ իրականացված արբանյակային հաղորդչով տվյալների պահպանման համակարգի կառուցվածքային սխեման և աշխատանքի սկզբունքը: Կներկայացվեն համակարգի գնի և հզորության ծախսի բարելավման մշակված եղանակները: Առաջադրվող այս եղանակների միջոցով հնարավոր կլինի նմանատիպ համակարգերում կրճատել հզորության ծախսը, FPGA-ների վերածրագրավորման ժամանակահատվածը, բարելավել արագագործությունը և նվազեցնել գինը:

Նախորդ գլխում ցուցադրվել էր մշակված SDR ռադիոհաղորդիչ համակարգի կառուցվածքային սխեման, որտեղ ազդանշանի ստացումը իրականացվում էր թվային դեպի բարձր հաճախության և թվա-անալոգային ձևափոխիչների, հաճախականային սինթեզատորի և խառնիչի օգտագործմամբ: Սակայն, վերլուծությունների միջոցով, պարզ է դարձել, որ այդ սարքավորումների ֆունկցիոնալությունները հնարավոր է ապահովել մեկ միկրոսխեմայի կիրառմամբ, ինչը թույլ է տալիս պարզեցնել համակարգի սխեման և կրճատել գնային արժեքը:

Ցուցադրվել էր մշակված անալոգային և թվային տվիչներից ազդանշանների ընդունման սարքավորումների կառուցվածքային սխեման, սակայն, այս դեպքում նույնպես վերլուծության արդյունքում պարզվում է, որ հնարավոր է պարզեցնել տվյալների գրանցման համակարգի նախագծվող սխեման և բարելավել տվյալների մշակման և գրանցման արգագործությունը՝ միաժամանակ նվազեցնելով համակարգի գինը: Այս գլխում կցուցադրվեն վերլուծությունների արդյունքում մշակված SDR ռադիոհաղորդչի և տվյալների գրանցման համակարգի կառուցվածքային սխեմաները և փորձնական չափումների արդյունքում ստացված արժեքները:

3.1 Արբանյակային հաղորդչով և իրական ժամանակով տվյալների պահպանման համակարգերի նախագծման և իրականացման եղանակ

Այս ենթագլխում կցուցադրվեն նախորդ գլխում մշակված մեթոդների կիրառմամբ իրականացված արբանյակային հաղորդչով տվյալների պահպանման համակարգի կառուցվածքային սխեման, հզորության ծախսը, տվյալների մշակման ժամանակը, իրական ժամանակի շեղման չափը, ազդանշանի մոդուլման տեսակները, ինչպես նաև ստացված արժեքները կհամեմատվեն նմանատիպ այլ համակարգերի արժեքների հետ:

Հիմնական նպատակն է նախագծել և իրականացնել նվազագույն հզորության ծախսով տվյալների գրանցման և պահպանման համակարգ (մեծ քանակությամբ անալոգային և թվային տվիչներից ստացվող) և այդ տվյալների հաղորդում դեպի արբանյակներ՝ ճշգրիտ ժամանակում:

Ինչպես արդեն նշվեց նախորդ գլխում, նմանատիպ համակարգ նախագծելու և իրականացնելու համար նախևառաջ մեզ անհրաժեշտ է համակարգում ապահովել հետևյալ հիմնական պահանջները.

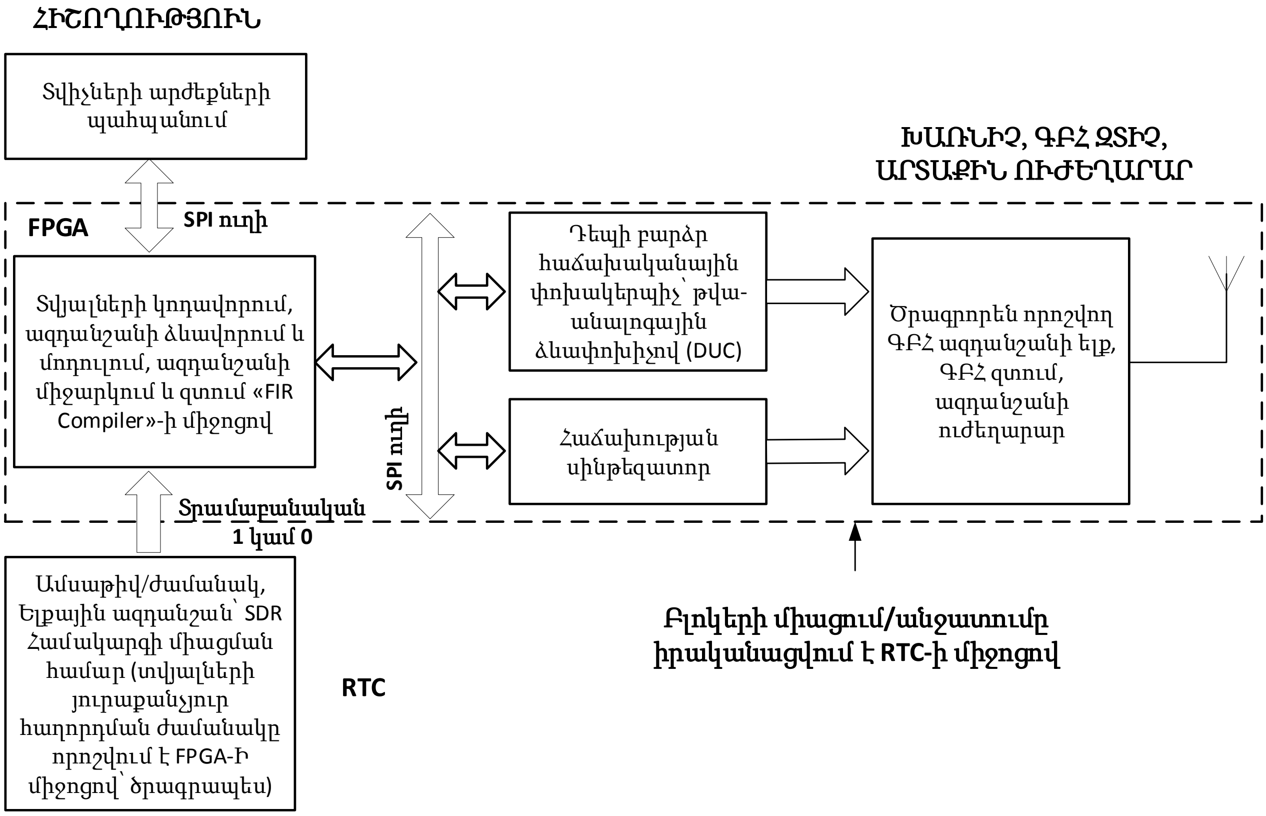
1. ***իրական ժամանակ*** - օգտվելով 2.1 և 2.2 ենթագլխերում մշակված GPS-ի միջոցով RTC-ի սինքրոնացման եղանակից, հնարավոր կլինի համակարգում ապահովել իրական ժամանակ, ինչպես նաև չափաբերել և կայունացնել RTC-ի աշխատանքը: Քանի որ մեր դեպքում փորձնական արդյունքների հիման վրա ստացվել էր, որ օրեկան RTC-ն իրական ժամանակից շեղվում է 100 *մվ*, հետևաբար կապահովենք օրեկան մեկ անգամ RTC-ի սինքրոնացում GPS/GLONASS համակարգի միջոցով: Ստացվում է, որ GPS/GLONASS ընդունիչը օրեկան կմիացվի 5-ից 10 *րոպե* ժամանակով, իսկ օրվա մնացած ժամանակահատվածում կլինի անջատված վիճակում: Այդպիսով համակարգի հզորության ծախսը կհասցնենք նվազագույնի (GPS/GLONASS ընդունիչները ծախսում են մինչև 350 *մՎտ* հզորություն, իսկ RTC-ն՝ 1 *մՎտ*):

2. ***տվիչներից ազդանշանների ստացում՝ ընդունող սարքավորումների միջոցով*** – օգտվելով 2.3 ենթագլխում

առաջադրվող մեթոդով տվյալների գրանցման և պահպանման համակարգի մշակումից, հնարավորություն կունենանք ապահովել տվիչների արժեքների արագ և ճշգրիտ մշակման և գրանցման համակարգ: Քանի որ նշվել էր, որ նմանատիպ համակարգերն օգտագործվում են «դաշտային» պայմաններում, ապա այս եղանակով նախագծված համակարգով (նվազեցված հզորության ծախսով) հնարավոր կլինի ապահովել մարտկոցի երկար աշխատանքը, ինչպես նաև 24 անալոգային և 8 թվային տվիչներից ստացվող տվյալների գրանցումն ու պահպանումը:

3. ***SDR ռադիոհաղորդիչ*** – օգտվելով 2.4 ենթագլխում առաջադրվող մեթոդով ռադիոհաղորդիչ համակարգի մշակումից, հնարավոր կլինի արտաքին ուժեղարարի միջոցով տվյալները հաղորդել եթեր: Սակայն, ինչպես նշվել էր, մեր դեպքում տվյալների հավաքագրման կենտրոնը հանդիսանում են արբանյակները, այդ իսկ պատճառով այստեղ առաջանում է ևս մեկ խնդիր. համակարգում ապահովել տվյալների հաղորդում՝ գերճշգրիտ ժամանակում: Այդ պատճառով, իրականացված SDR ռադիոհաղորդչի հաղորդման համար կօգտագործենք RTC-ն, քանի որ վերջինս համակարգում հանդիսանում է իրական ժամանակի աղբյուր: Ստացվում է, որ RTC-ի միջոցով հնարավոր կլինի գերճգրիտ ժամանակում միացնել հաղորդիչ համակարգը, ինչն էլ FPGA-ի միջոցով գերարագ կմշակի տվյալներն ու ձևավորված և մոդուլված ազդանշանը կհաղորդի արբանյակներ, ապա՝ կանջատվի: Այսպիսով հնարավոր կլինի նաև նվազեցնել նախագծվող համակարգի հզորության ծախսը:

Այս եղանակով իրականացված SDR ռադիոհաղորդչի համակարգի աշխատանքի սկզբունքը բլոկ-սխեմային տեսքով ներկայացված է նկ. 3.1-ում:



Նկ. 3.1 RTC-ի օգտագործմամբ SDR ռադիոհաղորդչի աշխատանքի բլոկ-սխեմա

Ինչպես երևում է նկ. 3.1-ից, SDR ռադիոհաղորդչի միացում/անջատումը իրականացվում է RTC-ի ելքային ազդանշանի միջոցով (տրամաբանական 1 կամ 0), իսկ ղեկավարման ժամանակը որոշվում է ծրագրապես՝ յուրաքանչյուր հաղորդումից հետո: Հաղորդման բլոկի միացումից հետո FPGA-ը կարդում է տվյալները (որոնք ընդունող սարքավորումները ստանում են տվիչներից և պահպանում հիշողության սարքում), իրականացնում ազդանշանի ձևավորում, կոդավորում և մոդուլում, ինչից հետո կարգավորում է փոխակերպիչով ԹԱՁ-ի և հաճախության սինթեզատորի ռեգիստրների արժեքները՝ օգտակար և հետերոդինային ազդանշանների ստացման համար: Ազդանշանի միջարկման և զտման համար օգտագործվել է FPGA-ի «FIR Compiler» ծրագիրը, իսկ խառնիչի միջոցով ստացվել է ծրագրորեն որոշվող ԳԲՀ ազդանշանը, որն էլ ԳԲՀ զտումից և արտաքին ուժեղարարից հետո հնարավոր է ուղարկել դեպի արբանյակներ:

Քանի որ մեր դեպքում, RTC-ն սինքրոնացված և չափաբերված է GPS/GLONASS համակարգերի միջոցով, հետևաբար ստացվում է, որ ռադիոհաղորդիչը դեպի արբանյակներ տվյալների հաղորդման համար միացվում է ճշգրիտ ժամանակին: Այստեղ անհրաժեշտ է նշել նաև այն հանգամանքը, որ հաշվի է առնվում ազդանշանի վերջնական ձևավորման (միջարկում և զտում) վրա ծախսվող ժամանակային հապաղումը, այդ պատճառով RTC-ի ռեգիստրներում ղեկավարվող ժամանակը տեղադրվում է հաղորդումից 10 *մվ* առաջ:

Փորձնական չափումների արդյունքում ստացվել է, որ RTC-ի միջոցով հաղորդման մասի անջատումը ոչ աշխատանքային ժամանակահատվածում, FPGA-ի օգտագործումը որպես տվյալների գերարագ մշակիչ և թվա-անալոգային ու բարձր հաճախականային կերպափոխիչների կարգավորիչ, ինչպես նաև ծրագրորեն որոշվող ազդանշանի ստացումը FPGA-ում, թույլ են տալիս նվազեցնել հաղորդիչի հզորության ծախսը 2-ից 3 անգամ և հաղորդել տվյալները դեպի արբանյակներ՝ չափազանց փոքր ժամանակային ինտերվալում:

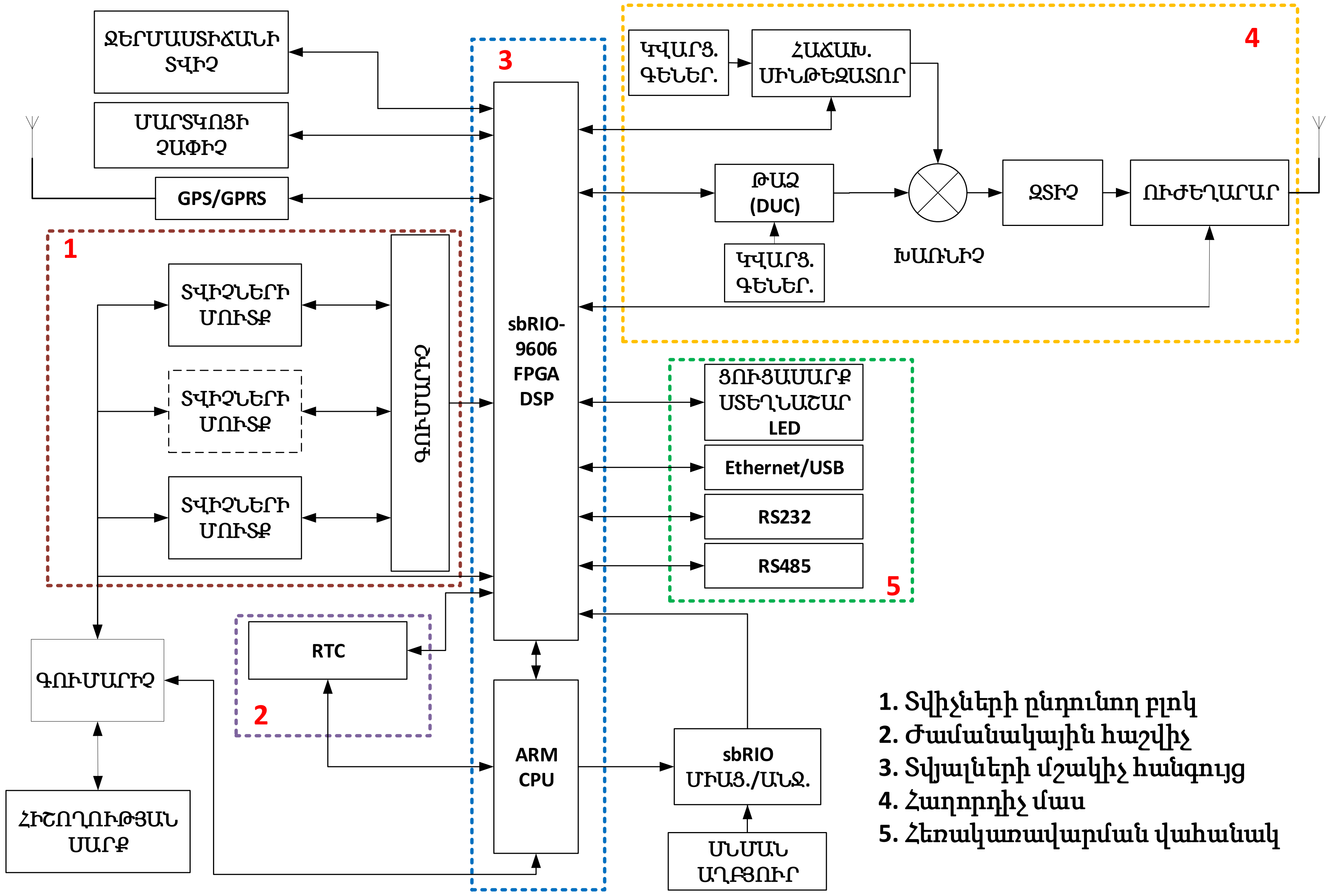
Տակտային գեներատորի օգտագործմամբ ռադիոհաղորդիչի մշակումը իրականացվել է LabVIEW և C+ ծրագրային միջոցների օգնությամբ: Առաջարկվող համակարգի պարամետրերը համեմատվել են նմանատիպ առկա JDCP-770A (կորեական) և ERM-AWS (հնդկական) [92] համակարգերի պարամետրերի հետ, իսկ սարքավորումը տեստավորվել է ISRO լաբորատորիայում (անգլ. Indian Space Research Organization) և տվյալներն հաղորդվել են INSAT C3 արբանյակ [93]:

Տվյալների դեպի արբանյակներ հաղորդման ժամանակային ինտերվալի տեղադրումը, CPU-ի կողմից ընդունող սարքավորումների հրահանգումը, հաճախության փոխակերպիչով ԹԱՁ-ի և հաճախության սինթեզատորի ռեգիստրների կարգավորումը, GPS/GLONASS համակարգի միջոցով RTC-ի չափաբերումը, օրեկան մեկ անգամ GPS/GLONASS համակարգերի միացում/անջատումը (համակարգում իրական ժամանակի սինքրոնացման համար), տվյալների հաղորդման ղեկավարող ազդանշանի հետևումը (անգլ. tracking), տվյալների մշակումը, ազդանշանի ձևավորումն ու մոդուլումը, ինչպես նաև միջարկումն ու զտումը իրականացվել են sbRIO-9606 սարքավորման միջոցով (այն իր մեջ պարունակում է Spartan-6 LX45 FPGA-ը) [94]:

Իրականացված արբանյակային հաղորդչով և իրական ժամանակով տվյալների պահպանման համակարգի բլոկ-սխեմային կառուցվածքը պատկերված է նկ. 3.2-ում: Համակարգը տվյալներն ընդունում է 24 անալոգային և 8 թվային տվիչներից և գրանցում հիշողության սարքում՝ իրական ժամանակի համակցմամբ:

Ինչպես երևում է նկարից, որպես տվյալների մշակիչ հանգույց հանդիսանում է sbRIO-9606 սարքավորումը, իսկ կենտրոնական մշակիչ հանգույց՝ ARM պրոցեսորը: Քանի որ sbRIO սարքավորումը ծանրաբեռնված ռեժիմում ունի 8-ից 10Վտ հզորության ծախս, այդ իսկ պատճառով այդ սարքավորումը անջատվում/միացվում է միայն տվյալների հաղորդման պահին՝ ARM պրոցեսորի միջոցով: Ստացվում է, որ տվիչներից ազդանշանների ընդունման համար ARM պրոցեսորը RTC-ից ստանալով ընդունման սարքավորումների միացման հրահանգը՝ միացնում է վերջիններիս և ստացված տվյալները գրանցվում են հիշողության սարքերում, ապա՝ անջատում: Այդ տվյալների հաղորդման համար, ARM պրոցեսորը՝ RTC-ից ստանալով տվյալների հաղորդման հրահանգը, միացնում է sbRIO սարքավորմանը, ինչն էլ կարդալով գրանցված տվյալները՝ մշակում է, ապաձևավորում ազդանշանը, կոդավորում, մոդուլում և կարգավորելով հաճախության բարձր փոխակերպիչով ԹԱՁ-ը և հաճախականային սինթեզատորը՝ արտաքին ուժեղարարի միջոցով հաղորդում տվյալները դեպի արբանյակներ:

Ստացվում է, որ համակարգում յուրաքանչյուր պահին աշխատում է տվյալ պահին գործառույթ կատարող սարքավորումը՝ միաժամանակ անջատած պահելով մյուս սարքավորումներին, որոնք գտնվում են պասիվ ռեժիմում: Այդպիսով, հնարավոր է դառնում ապահովել համակարգի նվազագույն հզորության ծախս և տվյալների գերարագ մշակում և հաղորդում:



Նկ. 3.2 Իրականացված արբանյակային հաղորդչով տվյալների պահպանման համակարգի սկզբունքային սխեմա

Աղյուսակ 3.1-ում բերված են հզորության ծախսի, տվյալների մշակման ժամանակի (տվիչներից ստացվող), օրեկան ժամանակի շեղման և արբանյակներ հաղորդման համար ազդանշանի հնարավոր մոդուլման տեսակների համեմատական արդյունքները:

Աղյուսակ 3.1

Սարքավորում	**sbRIO SDR համակարգ**	**JDCP-770A**	**ERM-AWS**
Հզորության ծախս, *Վտ*	6	9	12
Տվյալների մշակման ժամանակ	10 *վ*	ավելի քան 1 *րոպե*	մինչև 1 *րոպե*
RTC-ի ժամանակի օրեկան շեղում, *մվ*	մինչև 100	մինչև 500	օգտագործվում է GPS
Մոդուլման տեսակ	ծրագրապես որոշվող	իրականացված է տվյալ արբանյակի համար	իրականացված է տվյալ արբանյակի համար

Ինչպես երևում է աղյուսակից, առաջարկվող համակարգը համեմատաբար առկա սարքավորումների նկատմամբ ծախսում է քիչ հզորություն, տվյալները մշակում է 5 անգամ ավելի արագ, իրական ժամանակից օրեկան շեղվում է 100 *մվ*, ինչպես նաև ազդանշանի մշակումը, ձևավորումը և մոդուլումը իրականացվում է ծրագրորեն, ինչի շնորհիվ կարելի է տվյալները հաղորդել տարբեր արբանյակներ՝ խուսափելով սարքավորման որոշակի փոփոխություններից:

Իրականացված համակարգի տեսքը, ինչպես նաև համակարգում առկա սարքավորումների նկարագրությունները կբերվեն 4-րդ գլխում:

3.2 Մշակված համակարգի հզորության ծախսի, արգագործության և գնի ուսումնասիրությունն և վերլուծություն

Ներկայումս արդիական մեծ նշանակություն ունի հաղորդիչ համակարգերի իրականացմանը զուգընթաց ապահովել սարքավորումների ավելի փոքր հզորության ծախս, ինչպես նաև մեծ արագագործություն և կայունություն, ինչի համար հարկավոր են պարզեցված սխեմաներ և ալգորիթմները գերարագ մշակող միկրոսխեմաներ: Ժամանակակից հաղորդիչ համակարգերում ազդանշանների մշակումը դժվար է պատկերացնել առանց գերարագ և գերճշգրիտ միկրոսխեմաների օգտագործման:

Այսօր նմանատիպ հեռահաղորդակցման և կապի հաղորդիչ համակարգերում մեծամասամբ օգտագործվում են ծրագրավորմամբ որոշվող ռադիոհամակարգերը, որտեղ ազդանշանների տվյալների մշակումը նույնպես իրականացվում է FPGA-ների միջոցով: Օրինակ, այս ոլորտում օգտագործվում են հետևյալ ռադիոհամակարգերը. USRP (Universal Software Radio Peripheral), ASR-2300, Noctar, PXI համակարգում աշխատող բազմաթիվ տարատեսակ մոդուլներ և այլն, ինչպես նաև բազմաթիվ սարքավորումներ՝ տվյալների մշակման և պահպանման համար [95]: Սակայն այստեղ հիմնական խնդիրը դրանցում առկա FPGA-ների վերածրագրավորումներն են, քանի որ ծրագրային տեսանկյունից առկա են դժվար իրագործելի խնդիրներ, ինչպիսիք են՝ ծրագրային կոդի սահմանափակումը (ինչի պատճառով իրականացվում է կոդի օպտիմալացում), տվյալների մշակման արագագործության պահպանումը և ճիշտ ու հարմարավետ ծրագրային միջավայրի օգտագործումը [96, 97]:

Հաղորդիչ համակարգով տվյալների պահպանման սարքեր ստանալու համար կան բազմաթիվ լուծումներ FPGA-ների հետ համատեղ աշխատող տարբեր միկրոսխեմաների օգնությամբ (ARM պրոցեսորներ, dsPIC-եր և այլն), ինչպես նաև պատրաստի սարքավորումների օգնությամբ, սակայն ԳԲՀ տիրույթում ազդանշանների մշակման արագագործության տեսանկյունից դրանք նպատակահարմար չեն: Այդպիսի համակարգերից է նաև 3.1

ենթագլխում մշակված արբանյակային հաղորդչով տվյալների պահպանման համակարգը՝ sbRIO-9606 սարքավորման հիման վրա, որտեղ ազդանշանի նախնական մշակումը իրագործված է պրոցեսորի միջոցով, իսկ թվային ազդանշանի ստացումը, մոդուլումը և մի շարք այլ ալգորիթմների մշակումները՝ FPGA-ում: Այստեղ հզորության ծախսը sbRIO-ի աշխատանքի ժամանակ կազմում է 8 *Վտ*, իսկ արագագործությունը մոտավորապես 10 և ավել ի անգամ ընկնում է պրոցեսորի կողմից տվյալների նախնական մշակման արդյունքում: Նմանատիպ սարքավորումներ են նաև JDCP-770A և ERM-AWS համակարգերը, որոնք համապատասխանաբար ծախսում են 7 և 10 *Վտ* և ունեն մոտավորապես 20% ցածր արագագործություն: Այսպիսով, ամբողջ ալգորիթմի մշակման իրականացումը FPGA-ում և նոր սխեմայի նախագծումը հնարավորություն կտա նվազեցնել հզորության ծախսը և լուծել արագագործության ու գերճշգրիտ աշխատանքի վերոնշյալ խնդիրները [98, 99]:

Ներկայումս տվյալների պահպանման համակարգերում մեծ նշանակություն ունեն տվյալների գերարագ և ճշգրիտ մշակումն ու գրանցումը հիշողության սարքերում: Այսպիսի համակարգերում տվյալների մշակման և գրանցման համար որպես հիմնական կենտրոնական մշակիչներ (CPU) մեծամասնորեն օգտագործվում են ARM պրոցեսորները [100, 101]:

Մեծ քանակությամբ տվիչներից ազդանշանների ընդունման համակարգերում հիմնականում նախագծվում են սխեմաներ, որոնք պարունակում են մեկից ավել միկրոսխեմաներ՝ ազդանշանների ընդունման և մշակման համար: Սակայն այս դեպքում բարդանում է տվիչների ընդունման սարքավորումների համար նախագծված սխեման, տվյալների սինքրոն մշակումն ու գրանցումը հիշողության սարքերում, ինչպես նաև աճում է համակարգի գինը: Օրինակ, նավթագազային արդյունաբերության ոլորտում կիրառություն ունի БИНГ-3 համակարգը, որտեղ 70 տվիչներից ստացված ազդանշաններն ընդունվում են 10 և ավել PLC-ների (Programmable Logic Controller) միջոցով, իսկ նմանատիպ PASCO-850 համակարգում՝ 5 և ավել ընդունիչ սարքավորումների միջոցով: Այդպիսի համակարգերից է նաև ավտոմատացված եղանակային կայաններում (AWS - Automatic Weather Station) աշխատող արբանյակային հաղորդչով տվյալների պահպանման սարքը, որտեղ անալոգային և թվային տվիչներից ազդանշանների ընդունման համար օգտագործվում են 6 միկրոսխեմաներ, իսկ տվյալների մշակումը իրականացվում է ARM պրոցեսորի միջոցով: AWS-ում աշխատող արբանյակային հաղորդչով տվյալների պահպանման համակարգերից է նաև 3.1 ենթագլխում մշակված արբանյակային հաղորդչով տվյալների պահպանման համակարգը՝ sbRIO-9606 սարքավորման հիման վրա, որտեղ 24 անալոգային և 8 թվային տվիչներից ստացվող ազդանշանների մշակումն իրականացվում է 6 միկրոսխեմաների միջոցով:

Այս հանգամանքները հաշվի առնելով, հետազոտվել և մշակվել է SDR ռադիոհաղորդիչ համակարգ, որտեղ ազդանշանի բարձր հաճախականային թվային փոխակերպումը, թվա-անալոգային ձևափոխումը և ԳԲՅ ազդանշանի ստացումը իրականացվել է մեկ միկրոսխեմայի միջոցով, ինչի շնորհիվ պարզեցվել է համակարգի սխեման և կրճատվել է հզորության ծախսը: Ինչպես նաև մշակվել է տվիչներից ազդանշանների գրանցման և պահպանման համակարգ, որտեղ անալոգային տվիչների ազդանշանների ստացումն ապահովվել է մեկ միկրոսխեմայի միջոցով, իսկ թվային տվիչների ազդանշանները՝ FPGA-ի միջոցով: Այս մոտեցումը պարզեցնում է տվյալների պահպանման համակարգի նախագծվող սխեման, բարելավում է արագագործությունը՝ միաժամանակ նվազեցնելով նաև համակարգի գինը:

Ստորև ներկայացվող ենթագլխերում կցուցադրվեն տվյալների մշակման և հաղորդման համակարգի հզորության ծախսն ու գինը նվազեցնելու նպատակով SDR ռադիոհաղորդչի և տվյալների գրանցման համակարգի մշակման եղանակները:

3.3 SDR ռադիոհաղորդչի հզորության ծախսի նվազեցում

Խնդրի լուծման համար մշակվել է նոր ծրագրային միջոց LabVIEW ծրագրավորման փաթեթում, ինչը հնարավորություն է տալիս ծրագրավորել գրեթե բոլոր 6-րդ դասի Spartan և Virtex սերիայի FPGA-ները: Կիրառելով առաջարկվող ծրագրավորման միջոցը՝ կարելի է նախագծել նոր համակարգ, որը կունենա ավելի քան 2 անգամ քիչ հզորության ծախս, մինչև 20 անգամ մեծ ծրագրավորման ռեսուրս և հուսալի աշխատանք:

Խնդրի հիմնական նպատակն է նախագծել և իրականացնել արբանյակային հաղորդչով տվյալների պահպանման համակարգ՝ վերոնշյալ եղանակի կիրառմամբ, ինչպես նաև մշակել նոր ծրագրավորման միջոց՝ FPGA-ի վերածրագրավորման համար:

Այս համակարգում անհրաժեշտ է ապահովել տվյալների ամբողջական մշակում և ազդանշանի ստացում՝ FPGA-ի միջոցով համակարգի արագագործությունն ու ճշգրտությունը մեծացնելու նպատակով: Այստեղ հիմնական խնդիրը FPGA-ի ճիշտ ընտրությունն է՝ ռեսուրսների բավարար քանակության համար: Քանի որ SPARTAN-6-LX150 FPGA-ները ունեն համեմատաբար մեծ ռեսուրս, քան SPARTAN-LX45-ը (որն էլ ընդգրկված է sbRIO-9606 սարքավորման մեջ), ապա դրա կիրառումը այս համակարգում կլուծի ազդանշանների և տվյալների ամբողջական մշակման խնդիրները:

Հաղորդիչ համակարգը նախագծելիս հիմնական խնդիր է դիտարկվել DUC-ի, DAC-ի, հաճախականային սինթեզատորի և խառնիչի ֆունկցիոնալության ապահովումը մեկ միկրոսխեմայի միջոցով, ինչը կնվազեցնի համակարգի հզորության ծախսը, կպարզեցնի սխեման և կթեթևացնի FPGA-ի ռեսուրսների օգտագործումը [102, 103]:

Այս պայմանները բարելավելու համար հետազոտության առաջնահերթ խնդիր է եղել.

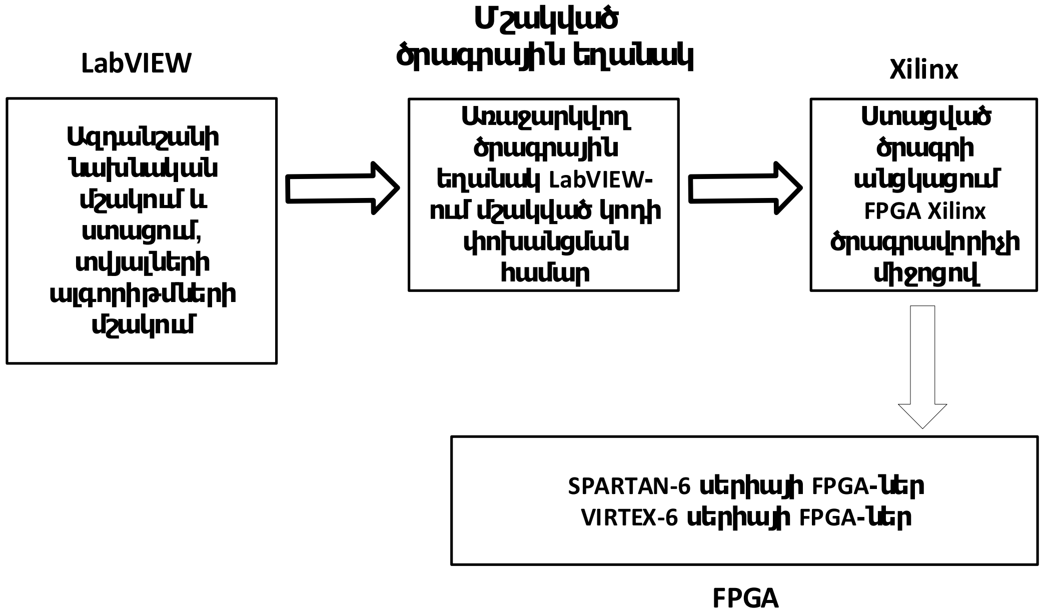
1. Մշակել նոր ծրագրավորման եղանակ, ինչը թույլ կտա LabVIEW ծրագրավորման միջավայրում մշակված կոդը աշխատեցնել SPARTAN-6-LX150-ում:

Այդ նպատակով նախագծվել է նոր համարժեք սխեմա FPGA-ի ծրագրավորման և աշխատանքի համար, իսկ ծրագրի անցկացումն FPGA իրականացվել է Xilinx ծրագրավորիչի և iMPACT-ISE Design Suite ծրագրի միջոցով:

2. Նախագծել պարզեցված սխեմա հաղորդիչ համակարգում ազդանշանի ձևափոխման (անալոգային ազդանշանի ստացում և ազդանշանի փոխակերպում դեպի ԳԲՀ) և հաղորդման համար:

Այս խնդրի լուծման համար ընտրվել է LMS6002 միկրոսխեման և նախագծվել է համարժեք սխեման, ինչն էլ լիարժեք կբավարարի ազդանշանը եթեր հաղորդելու պայմաններին [104]:

Նկ. 3.3-ի բլոկ-սխեմայում պատկերված է առաջարկվող ծրագրային եղանակի օգնությամբ FGPA-ների ծրագրավորման սկզբունքը:



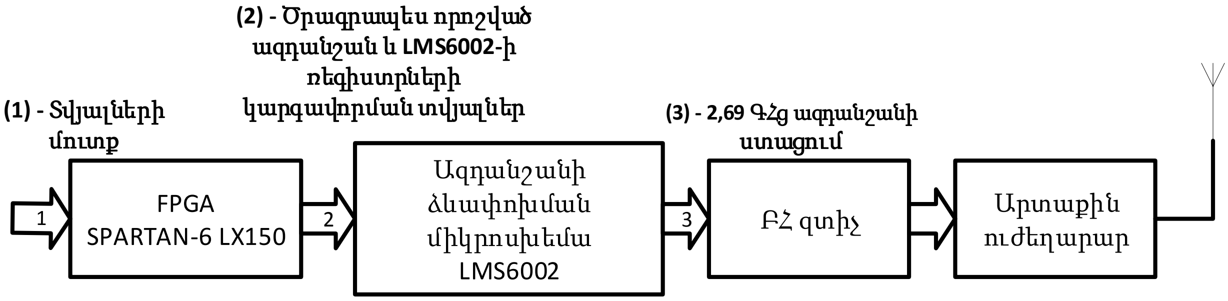
Նկ. 3.3 Մշակված ծրագրի անցկացման հաջորդականությունը FPGA

Ինչպես երևում է նկ. 3.3-ից, ամբողջական ծրագիրը մշակվում է LabVIEW ծրագրային միջավայրում, ապա առաջարկվող ծրագրային եղանակով փոխակերպվում է FPGA-ի ծրագրավորման կոդին (տվյալ դեպքում՝ Verilog): Ինչպես նշվել էր, FPGA-ի ծրագրավորման համար նախագծվել էր համարժեք սխեմա, հետևաբար Xilinx ծրագրավորիչի և iMPACT ծրագրի օգնությամբ հնարավոր է դառնում մշակված կոդը անցկացնել FPGA և աշխատեցնել վերջինս մշակված ալգորիթմներով: Հետևյալ ծրագրավորման սկզբունքով հնարավոր է դառնում LabVIEW ծրագրային միջավայրում մշակված ալգորիթմները անցկացնել FPGA Xilinx ծրագրավորիչի միջոցով:

Այսպիսով, հաղորդիչ համակարգում ընտրված LMS6002 միկրոսխեման կարելի է ծրագրավորել FPGA-ի միջոցով, ինչն էլ ծրագրապես մշակված ազդանշանը կհաղորդի եթեր արտաքին ուժեղարարի օգնությամբ: Հավելյալ կարելի է եզրակացնել, որ հետևյալ սկզբունքով հնարավոր է դառնում ստանալ SDR ռադիոհամակարգ՝ հզորության նվազեցված ծախսով և տվյալների գերարագ մշակումով:

Առաջարկված եղանակի արդյունավետությունը ստուգելու համար նախագծվել և իրականացվել է արբանյակային հաղորդիչ համակարգ՝ հիմնվելով SDR ռադիոհամակարգի վրա և օգտագործելով Spartan LX150 և LMS6002 միկրոսխեմաները: Այն համեմատվել է կորեական JDCP-770A, հնդկական ERM-AWS և sbRIO-9606 սարքավորման հիման վրա աշխատող արբանյակային հաղորդիչ համակարգերի հետ: Ստուգվել է այդ համակարգերի աշխատանքը ազդանշանի մշակման պահից մինչև նրանց հաղորդում ընկած ժամանակահատվածում, ապա՝ ոչ աշխատանքային ռեժիմում (միայն տվյալների ստացման և պահպանման ժամանակահատվածներում):

Առաջարկված եղանակով նախագծված արբանյակային հաղորդչով տվյալների պահպանման սարքը տեստավորվել է հնդկական ISRO (Indian Space Research Organisation) լաբորատորիայում, իսկ ազդանշանը հաղորդվել է INSAT C3 արբանյակ: Համակարգի բլոկ-սխեման պատկերված է նկ. 3.4-ում:

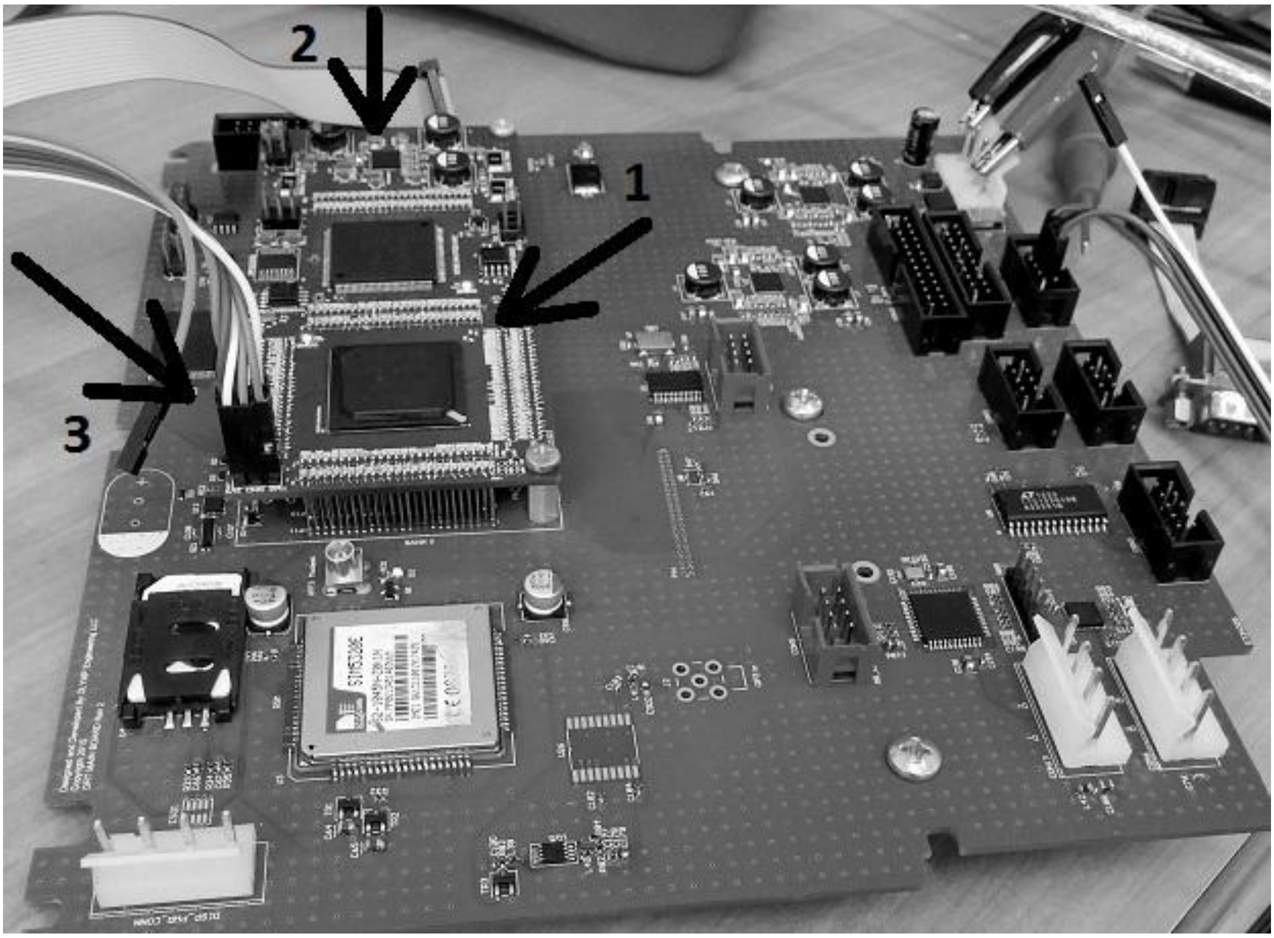


Նկ. 3.4 Հաղորդչի բլոկ-սխեմա

Ինչպես երևում է նկարից, հաղորդիչ համակարգն ունի պարզեցված բլոկ-սխեմա և ազդանշանի մշակումն ամբողջապես իրականացվում է FPGA-ի միջոցով: Ազդանշանի փոխակերպման հաճախականությունը կարելի է ծրագրապես փոփոխել 0,3-3,8 *ԳՀց* տիրույթում՝ փոփոխելով LMS6002-ի ռեգիստրների կարգավորման արժեքները:

Վերոնշյալ բլոկ-սխեմայով իրականացված հաղորդիչ համակարգի պատկերը ներկայացված է նկ. 3.5-ում:

Ինչպես երևում է նկարից, FPGA-ի (1) և հաղորդիչ մասի (2) համար նախագծված համարժեք սխեմաներն ունեն պարզեցված տեսք, իսկ FPGA-ն ծրագրավորելու համար նախատեսված ելքերով (3) հեշտությամբ կարելի է այն վերածրագրավորել Xilinx ծրագրավորիչի միջոցով:



Նկ. 3.5 Իրականացված համակարգի տեսքը

Ստորև ներկայացված աղյուսակում ներկայացված է փորձնական չափումների արդյունքում ստացված արժեքների համեմատությունը նմանատիպ սարքավորումների արժեքների հետ:

Ինչպես երևում է աղյուսակում ներկայացված արդյունքներից, առաջարկվող համակարգում 2-ից 5 անգամ բարելավվել է հզորության ծախսը, 30-ից 60%-ով՝ արագագործությունը, ինչպես նաև նվազեցվել է համակարգի գինը: Նախագծման ժամանակահատվածը կախված է ծրագրավորման միջավայրի օգտագործումից: Քանի որ առաջարկվող եղանակում օգտագործվում է LabVIEW ծրագիրը, ուստի զգալիորեն կրճատվում է համակարգի նախագծման և իրականացման ժամանակահատվածը [105]:

Աղյուսակ 3.2

Սարքավորում	**Հզորության ծախս, *Վտ***	**Արագագործություն (%-ով պակաս առաջարկվող համակարգից)**	**Նախագծման ժամանակ**	**Մոտավոր գին, $**
sbRIO SDR համակարգ	8	30	6 ամիս	1000
JDCP-770A	7	60	1 տարի	600
ERM-AWS	10	60	1 տարի	1500
Առաջարկվող համակարգ	4	-	1 ամիս	300

Ստացվում է, որ առաջարկված ծրագրային ֆունկցիոնալությունը թույլ է տալիս զգալիորեն կրճատել FPGA-ների վերածրագրավորման ժամանակահատվածը: Այն հնարավորություն է տվել նախագծել և իրականացնել հաղորդիչ համակարգ, որում զգալիորեն բարելավվել են հզորության ծախսն ու արագագործությունը:

Փորձնական արդյունքները ցույց են տվել, որ իրականացված համակարգում հզորության ծախսը նվազել է 2 անգամ, իսկ արագագործությունը մեծացել՝ 30%-ով:

Հաշվի առնելով փորձնական արդյունքները՝ կարելի է եզրակացնել, որ մշակված ծրագրով դիտարկված համակարգը կարելի է կիրառել արբանյակային հաղորդչով տվյալների պահպանման սարքերում:

3.4 Տվյալների գրանցման համակարգի արագագործության և գնի բարելավում

Խնդրի հիմնական նպատակն է նախագծել և իրականացնել 24 անալոգային և 8 թվային տվիչներից ընդունվող տվյալների պահպանման համակարգ, որտեղ տվյալների ընդունման համար կօգտագործվի մեկ միկրոսխեմա, իսկ տվյալների ամբողջական մշակումը կիրականացվի FPGA-ի միջոցով:

Այսպիսի համակարգի իրականացումը տվիչների տվյալների պահպանման համակարգերում կբարելավի հետևյալ պայմանները՝

1. ***Համակարգի արագագործություն***

Տվյալների ամբողջական մշակումը FPGA-ում 10-ից ավել անգամ կմեծացնի համակարգի արագագործությունն ու տվյալների սինքրոն գրանցումը հիշողության սարքերում: Կիրառելով SPARTAN-6-LX9 FPGA-ը և նախագծելով համարժեք սխեմա վերջինիս ծրագրավորման և աշխատանքի համար, կմեծացվի ամբողջ համակարգի արագագործությունը, տվյալների սինքրոն մշակումն ու գրանցումը, ինչպես նաև՝ կնվազի համակարգի գինը:

2. ***Պարզեցված սխեմա***

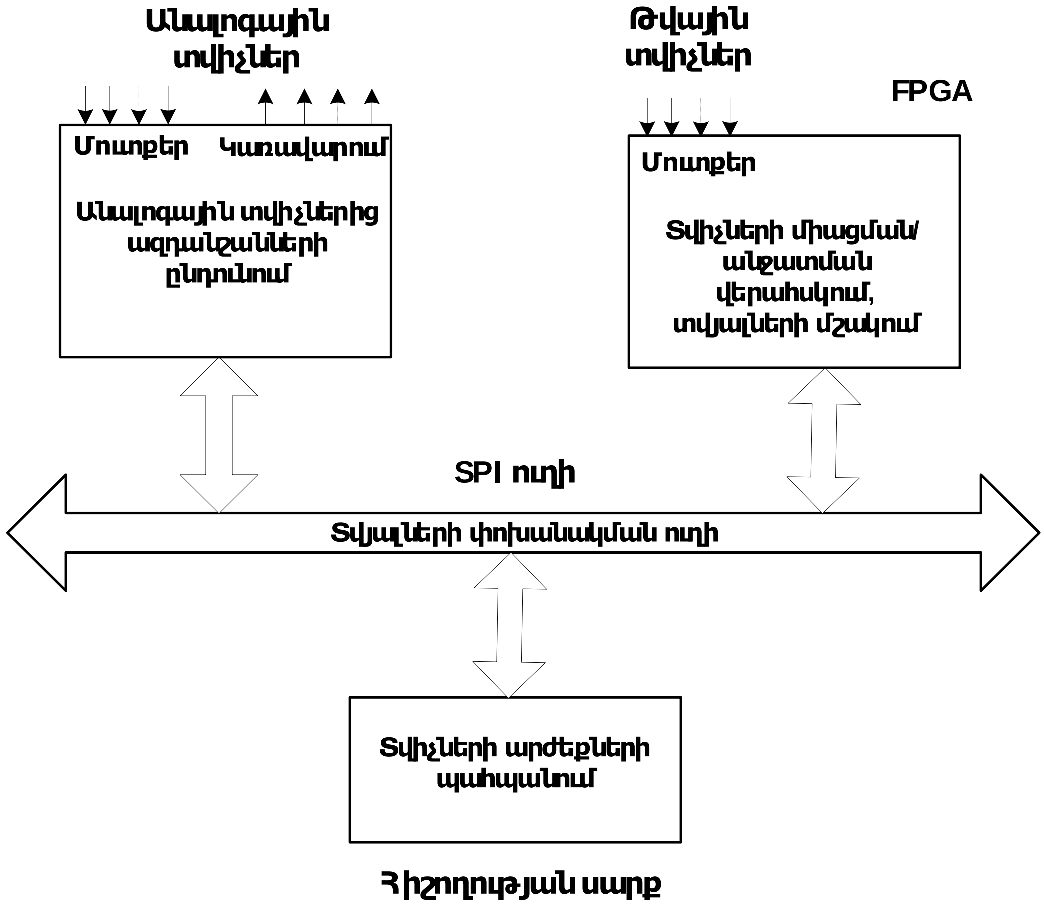
24 անալոգային տվիչներից ազդանշանների ընդունման համար ընտրվել է MAX11100 միկրոսխեման (այն աշխատում է ADG732 փոխանջատիչի միջոցով), որը միաժամանակ ընդունելով բոլոր տվիչների արժեքները, SPI ուղով փոխանցում է դեպի FPGA մշակման համար: 8 թվային տվիչների արժեքներն ընդունում է FPGA-ը և բոլոր ընդունված և մշակված տվյալները գրանցվում են IS62WV51216 հիշողության սարքում կրկին SPI ուղու միջոցով:

Այսպիսով, տվիչներից ստացված տվյալների մշակման իրականացումը FPGA-ում և նոր սխեմայի նախագծումն ազդանշանների ընդունման համար, հնարավորություն կտա համակարգում մեծացնել տվյալների մշակման արագագործությունը և դրանց գրանցումը հիշողության սարքերում՝ գերճշգրիտ ժամանակում: Արդյունքում ստացված համակարգը կունենա պարզեցված սխեմա և այդպիսով կնվազեցվի տվյալների պահպանման սարքի գնային արժեքը:

FPGA-ի վերածրագրավորման խնդրի լուծման համար օգտագործվել է 3.2 ենթագլխում ներկայացված նոր ծրագրավորման միջոցը՝ LabVIEW ծրագրավորման միջավայրում, ինչը հնարավորություն է տալիս ծրագրավորել գրեթե բոլոր 6-րդ դասի Spartan և Virtex սերիայի FPGA-ները: Կիրառելով առաջարկվող ծրագրավորման հնարավորությունը, կարելի է տվիչներից ստացված ազդանշանները մշակել FPGA-ում՝ ծրագրապես որոշվող ալգորիթմներով:

Նկ. 3.6-ի բլոկ-սխեմայում պատկերված է առաջարկվող եղանակի օգնությամբ տվիչների տվյալների պահպանման սարքի աշխատանքի սկզբունքը:

Ինչպես երևում է նկ. 3.6-ից, SPI ուղին նախատեսված է բոլոր սարքավորումների միջև տվյալների փոխանակման համար: «Տվիչներ» բլոկը իր մեջ ներառում է MAX11100 և ADG732 միկրոսխեմաները, որն անալոգային տվիչներից ընդունում է ազդանշաններ և փոխանցում FPGA-ին: FPGA-ը ընդունելով նաև թվային տվիչների արժեքները՝ մշակում և SPI ուղու միջոցով գրանցում է հիշողության սարքում: Ինչպես վերոնշյալ ARM պրոցեսորով աշխատող տվյալների պահպանման սարքում, այնպես էլ այստեղ տվիչներից ազդանշանների ընդունման միկրոսխեման աշխատում է որոշակի ինտերվալով, այդպիսով հասցնելով համակարգի հզորության ծախսը նվազագույնի (աշխատանքի ինտերվալն որոշվում է ծրագրապես և ղեկավարվում է FPGA-ի միջոցով):



Նկ. 3.6 Տվիչների արժեքների մշակման և գրանցման սկզբունքը

Այսպիսով, տվիչների ազդանշանների ընդունման համար ընտրված միկրոսխեման (MAX11100) հնարավոր է կարգավորել FPGA-ի միջոցով, ինչն էլ կընդունի տվյալներն ու կփոխանցի FPGA՝ մշակման և հիշողության սարքում գրանցման համար: Ամփոփելով առաջարկված եղանակը, կարելի է եզրակացնել, որ վերոնշյալ սկզբունքով նախագծված և իրականացված տվյալների պահպանման համակարգը կունենա պարզեցված սխեմա, կմեծանա տվյալների մշակման և գրանցման արագագործությունը և միաժամանակ կնվազի գնային արժեքը:

Առաջարկված եղանակի արդյունավետությունը ստուգելու համար նախագծվել և իրականացվել է 24 անալոգային և 8 թվային տվիչներից ընդունող տվյալների պահպանման համակարգ օգտագործելով SPARTAN-6-LX9 և MAX11100 միկրոսխեմաները:

Իրականացված համակարգը համեմատվել է БИНГ-3, PASCO-850 և ARM պրոցեսորի հիման վրա աշխատող տվյալների պահպանման համակարգերի հետ: Ստորև ներկայացված աղյուսակում բերված է փորձնական չափումների արդյունքում ստացված արժեքների համեմատությունը նմանատիպ համակարգերի արժեքների հետ:

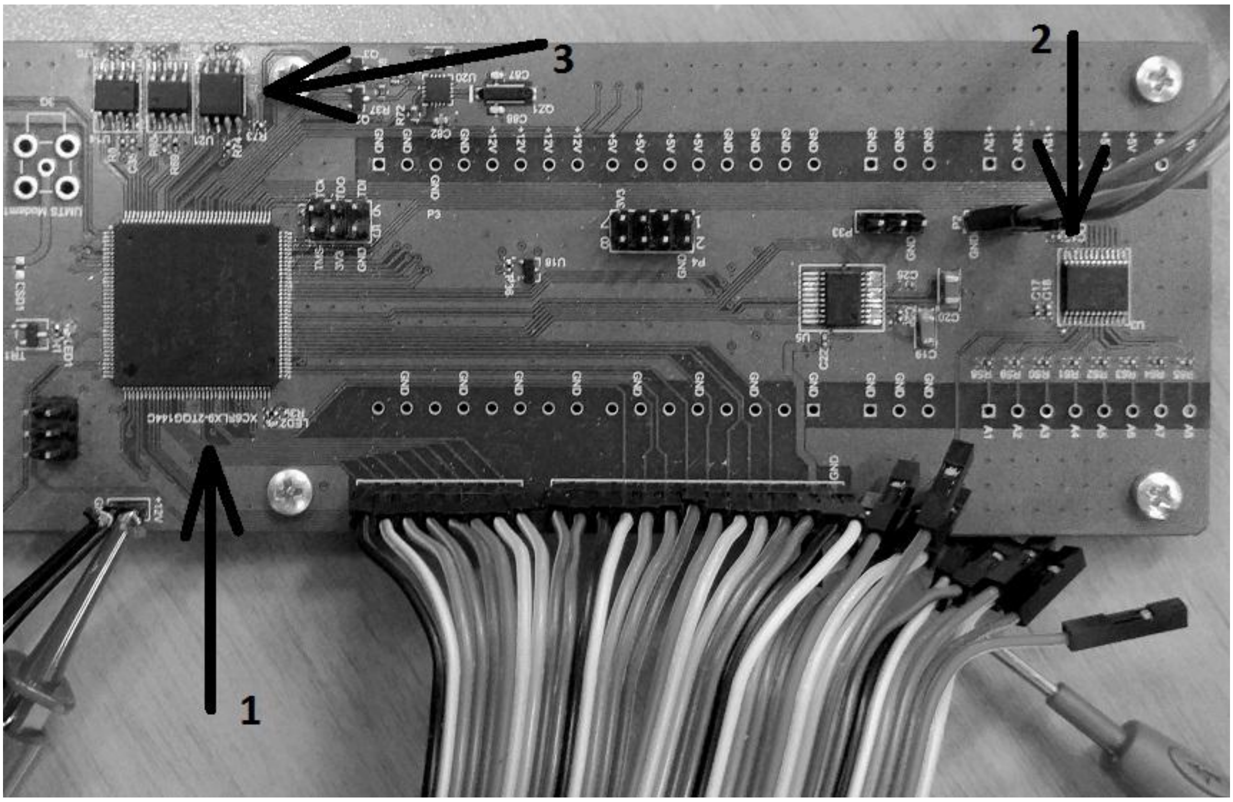
Աղյուսակ 3.3

Սարքավորում	**Հզորության ծախս**	**Արագագործություն (%-ով պակաս առաջարկվող համակարգից)**	**Մոտավոր գին, $**
ARM պրոց.-ով Data Logger	մինչև 25 մՎտ	20	140
БИНГ-3	մոտ. 1,9 Վտ	45	300
PASCO-850	մոտ. 1 Վտ	35	480
Առաջարկվող համակարգ	մինչև 40 մՎտ	-	80

Ինչպես երևում է աղյուսակում ներկայացված արդյունքներից՝ առաջարկվող համակարգում 20-ից 45%-ով բարելավվել է համակարգի արագագործությունը, և նվազեցվել է համակարգի գինը գրեթե 2 անգամ:

Առաջարկված եղանակով նախագծված տվյալների պահպանման սարքը տեստավորվել է հնդկական ISRO (Indian Space Research Organisation) լաբորատորիայում: Տվիչներից ստացված տվյալներն արբանյակային հաղորդչի միջոցով հաղորդվել են INSAT C3 արբանյակ:

Նախագծված և իրականացված տվյալների պահպանման համակարգի պատկերը ներկայացված է նկ. 3.7-ում:



Նկ. 3.7 Իրականացված տվյալների գրանցման համակարգի տեսքը

FPGA-ը (1) SPI ուղու միջոցով ստանալով անալոգային տվիչների արժեքները MAX11100 միկրոսխեմայից (2), մշակում և թվային տվիչների արժեքների հետ միասին նույն ուղով տվյալները գրանցում է հիշողության սարքում (3):

Առաջարկվել է տվյալների պահպանման համակարգերում անալոգային և թվային տվիչներից ազդանշանների ընդունման և մշակման նոր եղանակ: Համակարգի աշխատանքի ընթացքում պարզվել է, որ FPGA-ի օգտագործումը այս համակարգում բարելավել է տվյալների մշակման և հիշողության սարքերում գրանցման արագագործությունը:

Փորձնական արդյունքները ցույց են տվել, որ տվիչներից ընդունող միկրոսխեմայի ճիշտ ընտրությամբ և FPGA-ի օգտագործման հիման վրա իրականացված համակարգը մեծացնում է համակարգի արագագործությունը մինչև 20-ից 45% և նվազեցնում համակարգի գինը 2-ից 5 անգամ:

Ստացված արդյունքների հիման վրա կարելի է եզրակացնել, որ նախագծված համակարգը արդյունավետ կիրառելի է տվյալների պահպանման սարքերում:

Եզրակացություններ 3-րդ գլխի վերաբերյալ

1. Ցուցադրվեցին նախորդ գլխում մշակված եղանակների կիրառմամբ մշակված արբանյակային հաղորդչով տվյալների պահպանման համակարգի կառուցվածքային սխեման, հզորության ծախսը, տվյալների մշակման ժամանակը, իրական ժամանակի շեղման չափը և ազդանշանի մոդուլման տեսակները:
2. Փորձերի հիման վրա տացված արժեքները համեմատվեցին նմանատիպ այլ համակարգերի արժեքների հետ: Պարզվեց, որ նախորդ գլխում առաջադրվող եղանակների կիրառմամբ մշակված համակարգն ունի 2-ից 3 անգամ նվազեցված հզորության ծախս, մինչև 5 անգամ ավել տվյալների մշակման արագագործություն և 4-ից 5 անգամ պակաս ժամանակային շեղում իրական ժամանակից:
3. Ցուցարվեց, որ մշակված ծրագրավորման եղանակը արդյունավետ կիրառելի է FPGA-ների վերածրագրավորումների համար և հնարավոր է կրճատել համակարգի նախագծման ժամանակահատվածը:
4. Նկարագրվեց մշակված SDR ռադիոհաղորդիչ համակարգը, որն ունի պարզեցված սխեմա և նվազեցված գնային արժեք:
5. Նկարագրվեց FPGA-ի միջոցով մշակված տվյալների պահպանման համակարգը, ինչի արդյունքում ստացվեց պարզեցված սխեմայով, առավել արագագործությամբ և նվազեցված գնային արժեքով տվյալների պահպանման համակարգ:
6. Համեմատվեցին մշակված SDR ռադիոհաղորդիչ համակարգի հզորության ծախսը, տվյալների մշակման արագագործությունը և համակարգի գինը նմանատիպ առկա SDR սարքավորումների համապատասխան արժեքների հետ:
7. Համեմատվեցին մշակված տվյալների պահպանման համակարգի հզորության ծախսը, տվյալների մշակման արագագործությունը և գինը նմանատիպ առկա սարքավորումների համապատասխան արժեքների հետ:
8. Կատարված համեմատությունների արդյունքում պարզվեց, որ մշակված SDR համակարգն ունի 2-ից 5 անգամ նվազեցված

հզորության ծախս, տվյալների մշակման 30-ից 60% բարելավված արագագործություն և մինչև 5 անգամ նվազեցված գին:

9. Կատարված համեմատությունների արդյունքում պարզվեց, որ մշակված տվյալների պահպանման համակարգում տվյալների մշակման արագագործությունը բարելավվել է 20-ից 45%-ով և նվազեցվել է համակարգի գինը գրեթե 2 անգամ:

ԳԼՈՒԽ 4. ԱՐԲԱՆՅԱԿԱՅԻՆ ՀԱՂՈՐԴՉՈՎ ՏՎՅԱԼՆԵՐԻ ԳՐԱՆՑՄԱՆ ԵՎ ՊԱՀՊԱՆՄԱՆ ՀԱՄԱԿԱՐԳ NI SBRIO-9606 ՍԱՐՔԱՎՈՐՄԱՆ ՀԻՄԱՆ ՎՐԱ

Այս գլխում կնկարագրվի NI sbRIO-9606 սարքավորման հիման վրա իրականացված արբանյակային հաղորդչով և իրական ժամանակում տվյալների պահպանման համակարգը: Կբերվեն NI sbRIO-9606 սարքավորման և իրականացված համակարգի նկարագրությունները, ինչից հետո կներկայացվի մշակված ծրագրային ապահովումը, որը թույլ է տալիս ցուցադրել համակարգում առկա բոլոր սարքավորումների աշխատանքը: Կբերվեն դեպի արբանյակներ տվյալների հաղորդման համար անհրաժեշտ պարամետրերը, փորձնական չափումների արդյունքները և վերջիններիս համեմատությունները նմանատիպ համակարգերի հետ:

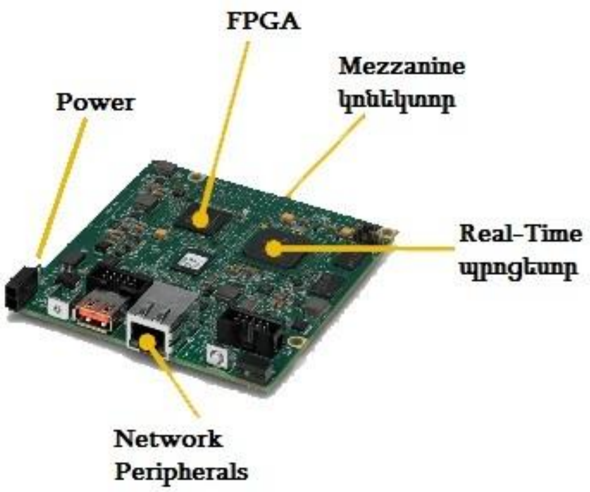
4.1 NI sbRIO-9606 սարքավորման և իրականացված SDR ռադիոհաղորդչի նկարագրությունները

NI sbRIO-9606 (National Instruments single board Reconfigurable Input Output) սարքավորումը ծրագրորեն որոշվող օպերացիոն համակարգ է, որի մեջ ներառված է Xilinx Spartan-6 LX45 FPGA-ն: Այս սարքավորումը նախագծվում է National Instruments կազմակերպության կողմից: sbRIO-9606 սարքավորումը, ըստ երկրորդ գլխում կատարված փորձնական չափումների արդյունքների ամբողջապես բավարարում է ատենախոսության շրջանակներում իրականացված SDR ռադիոհաղորդչով տվյալների պահպանման համակարգի ֆունկցիոնալության ապահովման պահանջներին: Սարքավորման տեսքը պատկերված է նկ. 4.1-ում:

Սարքավորման վրա առկա միկրոսխեմաների նկարագրությունները հետևյալն են`

- FPGA – վերածրագրավորվող FPGA, իրական ժամանակով տվյալների զուգահեռ մշակում:

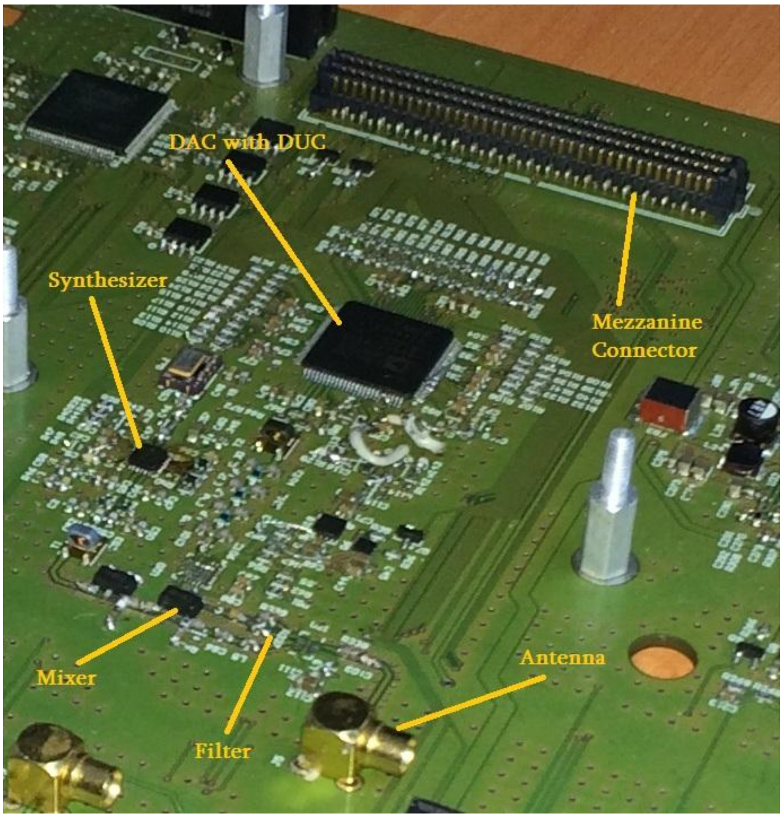
- RIO Mezzanine – վերածրագրավորվող 96 մուտքային և ելքային ազդանշանների կոնեկտոր (0 Վ-ից 3,3 Վ): Այս կոնեկտորի միջոցով FPGA-ում մշակված տվյալները փոխանցվում են այլ սարքավորումներին:
- Real-Time պրոցեսոր – 400 *ՄՀց* տակտով պրոցեսոր: Այս պրոցեսորի օգնությամբ կատարվում է FPGA-ում մշակված կոդի տեստավորում, տվյալների նախնական մշակում և ցանցային կապի միջոցով տվյալների փոխանցում դեպի համակարգիչ:
- Network Peripherals – Ethernet միակցման համար նախատեսված կոնեկտոր: Այս մատույցի միջոցով sbRIO սարքավորումը կապ է հաստատում համակարգչի հետ:
- Power - արտաքին լարման մուտքն է, որին միացվում է 9*Վ*-ից մինչև 30*Վ* և 5*Ա* արտաքին հաստատուն սնման աղբյուր:



Նկ. 4.1 NI sbRIO-9606 սարքավորման տեսքը

Ստացվում է, որ sbRIO-9606 սարքավորման վրա ինտեգրված FPGA-ի միջոցով ծրագրապես հնարավոր է կարգավորել իրականացված SDR ռադիոհաղորդչի հաճախության թվային բարձր փոխակերպման և թվա-անալոգային ձևափոխման սարքավորման, ինչպես նաև հաճախությունների սինթեզատորի ռեգիստրները, իսկ կարգավորման ճշգրտության մեջ համոզվելու համար իրականացնել ստացված կարգավորումների պատկերումը ցուցասարքում՝ Ethernet-ի միջոցով:

Իրականացված SDR ռադիոհաղորդչի տեսքը պատկերված է նկ. 4.2-ում:



Նկ. 4.2 Իրականացված SDR ռադիոհաղորդչի տեսքը

Սարքավորման վրա առկա միկրոսխեմաների նկարագրությունները հետևյալն են՝

- DAC with DUC – հաճախությունների թվային փոխակերպում դեպի բարձր հաճախություններ և թվա-անալոգային ձևափոխում:
- Synthesizer – հաճախությունների սինթեզատոր:
- Mixer – բարձր հաճախությունների փոխակերպում դեպի ԳԲՀ տիրույթ:
- Filter – ԳԲՀ տիրույթի զտիչ:
- Mezzanine Connector – sbRIO-ի FPGA-ի մուտքեր/ելքերի միացման համար նախատեսված կոնեկտոր: Կոնեկտորից միացումները տրվում են բոլոր այն սարքավորումներին,

որոնք պետք է կարգավորվեն կամ տվյալների փոխանակում կատարեն FPGA-ի հետ:

- Antenna – Նախատեսված է ԳԲՀ ազդանշանի հաղորդման համար: Անտենայի միացման մուտքային կոնեկտոր է:

Տվյալ դեպքում այս միկրոսխեմաներն ընտրվել են այնպես, որպեսզի ելքում ստացվի 2,690*ԳՀց* հաճախությամբ ազդանշան (INSAT C3 արբանյակի ընդունման հաճախությունն է): Սակայն ռեգիստրների կարգավորման մշակումը FPGA-ում իրականացվել է այնպես, որ տարբեր միկրոսխեմաների համար այդ արժեքների փոփոխման և վերակարգավորման սկզբունքների իրականացումը ծրագրավորման տեսանկյունից նույնն է:

Ստացված SDR-sbRIO-9606 ռադիոհաղորդչի բնութագրերը բերված են աղյուսակ 4.1-ում:

Աղյուսակ 4.1

SDR-sbRIO-9606 ռադիոհաղորդչի բնութագրերը

Հաղորդիչ	
Հաճախությունների տիրույթը	2,4 ԳՀց – 3,1 ԳՀց
Հաճախության փոփոխման քայլ	< 1 կՀց
Առավելագույն ելքային հզորություն	Առանց արտաքին ուժեղարարի՝ 10 դԲմ Արտաքին ուժեղարարով՝ 30-ից 40 դԲմ
Ուժեղացման տիրույթ	0 -10 դԲ
Հաճախային շեղում	Մինչև 250 Հց
IQ ընդհատավորման առավելագույն հաճախությունը	250 MSPS
Թվա-անալոգային ձևափոխիչ	1 GSPS, 14 բիթ
Թվա- անալոգային կերպափոխչի դինամիկ դիապազոնը (SFDR)	80 դԲ
Ծախսվող հզորությունը	6 Վտ (ներառյալ sbRIO-ի հզորության ծախսը)

SDR-sbRIO-9606 սարքավորումը ծրագրավորվում է LabVIEW ծրագրային միջավայրում:

4.2 Մշակված արբանյակային հաղորդչով տվյալների պահպանման համակարգի նկարագրությունը

Արբանյակային հաղորդչով տվյալների պահպանման համակարգը իրականացվել է «National Instruments» կազմակերպության գործընկեր «OLYMP Engineering» կազմակերպության կողմից: Տվյալ դեպքում կներկայացվի այն համակարգը, որն արդեն դրվել է արտադրության հնդկական «Microcomm India» ընկերության կողմից: Այս սարքավորումը, ըստ երկրորդ և երրորդ գլխում իրականացված փորձնական չափումների ունի կայուն և հուսալի աշխատանք, ինչպես նաև տվյալներն ուղարկում է արբանյակներ՝ 1 մվ ժամանակային ճշտությամբ: Սարքավորման դիմային վահանակը պատկերված է նկ. 4.3-ում:

Դիմային վահանակի վրա առկա կոնեկտորների նկարագրությունները հետևյալն են՝

- Memory – Նախատեսված է արտաքին հիշողության սարքի միացման համար: Նպատակն է չափումների արդյունքում ստացված արժեքները հետագա վերլուծության համար:
- USB O/P – Ելքային միացման հանգույց: Նախատեսված է տվիչներից չափված արժեքները պատկերել ցուցասարքում կամ մշակել և գրանցել արժեքները համակարգչում: Օրինակ, եթե տվիչներից արժեքների չափման ժամանակային ինտերվալն ընտրված է 1 վ, ապա այս ելքից յուրաքանչյուր վայրկյանը մեկ չափված տվյալները կփոխանցվեն համակարգչին:
- LAN - գիգաբիտ Ethernet միակցման համար նախատեսված կոննեկտոր է: Այս մատույցի միջոցով sbRIO սարքավորումը կապ է հաստատում համակարգչի հետ՝ ընդունվող կամ հաղորդվող տվյալների փոխանակման համար::
- RS232C - Ելքային միացման հանգույց: Նախատեսված է տվյալների հաղորդման համար: Օրինակ, երբ տվյալների

դեպի արբանյակներ հաղորդման ժամանակահատվածը ընտրվում է յուրաքանչյուր 5 ր մեկ, ապա այս ելքով հաղորդվող տվյալները փոխանցվում են համակարգչին կամ այլ սարքավորման՝ հետագա վերլուծության համար:

- Sat Modem I/F - արտաքին ուժեղարարի միացման մուտքն է: Արտաքին ուժեղարարի միացում/անջատումը իրականացվում է ծրագրապես և տվյալները արբանյակներ հաղորդման պահին:
- RS485 - ելքային միացման հանգույց: Նախատեսված է տվյալների հաղորդման համար: Սկզբունքը նույնն է, ինչ-որ RS232C-ի համար:
- Sat Modem – տվյալների հաղորդման անտենայի մուտքն է: Մեր դեպքում այս կոնեկտորը միացվում է արտաքին ուժեղարարին, որից հետո նոր հաղորդվում:
- GPS – GPS/GLONASS համակարգերի ազդանշանների ընդունման մուտքն է: Ինչպես նշվել էր, այս համակարգերի ընդունման համար օգտագործվում է sim68 ընդունիչը:
- GPRS – 3G կապով տվյալների փոխանցման մուտքի միացման կոնեկտորն է: Օգտագործված է SIM5320 միկրոսխեման: Հնարավորություն է տրված նաև ուղարկել տվյալները SMS ծառայության միջոցով՝ ծրագրապես ընտրելով ստացողի համարը:
- Sampled O/P - Ելքային միացման հանգույց: Նախատեսված է տվիչներից չափված արժեքները պատկերել ցուցասարքում կամ մշակել և գրանցել արժեքները համակարգչում: Սկզբունքը նույնն է, ինչ-որ USB O/P-ի համար:
- On/Off – Համակարգի միացման/անջատման համար նախատեսված կոմուտատոր:
- Battery In - արտաքին լարման մուտքն է, որին միացվում է 12Վ և 1Ա արտաքին հաստատուն սնման աղբյուր:

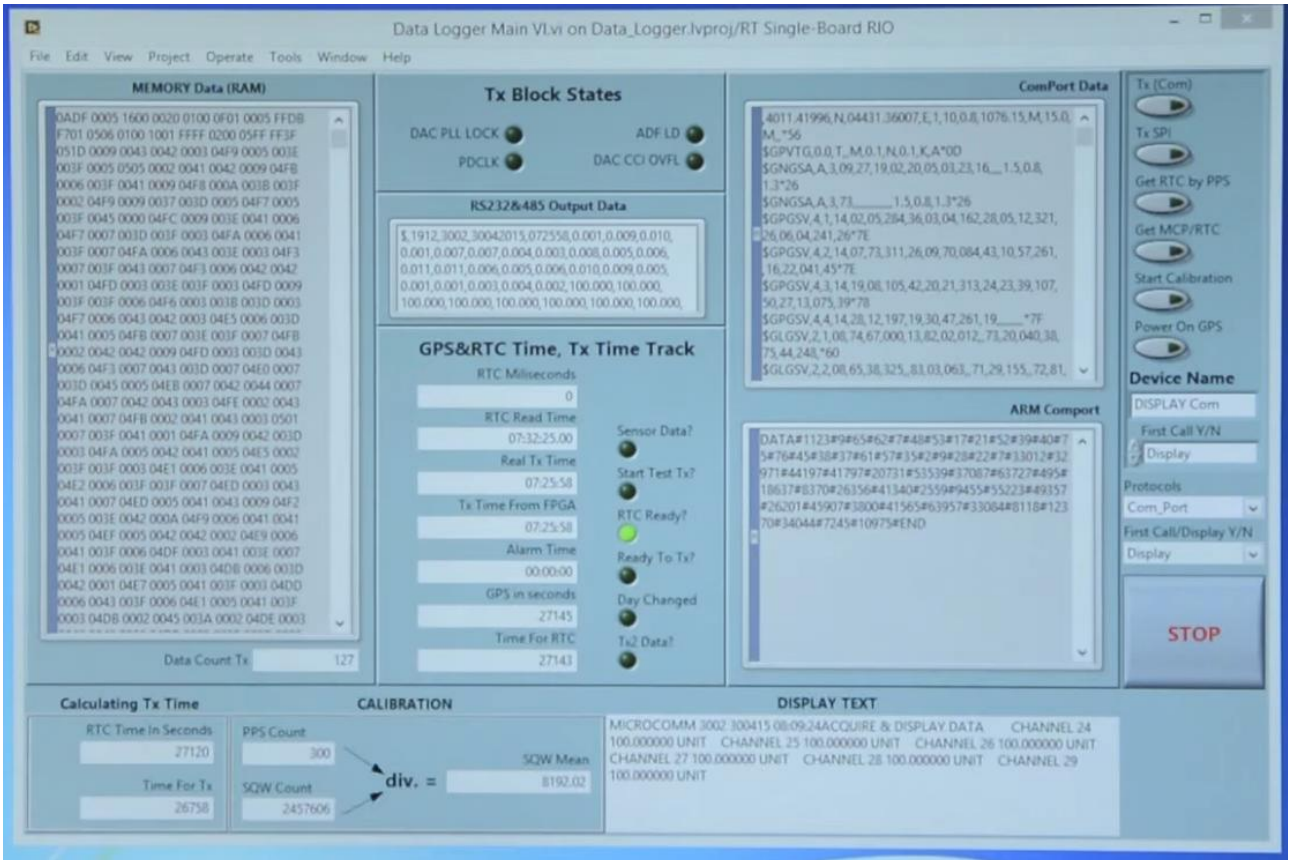
Նախագծված և իրականացված համակարգի արտաքին տեսքը պատկերված է նկ. 4.4-ում: Համակարգի անգլերեն անվանումը արտադրության ժամանակ ընտրվել է «Data Logger With Satellite Transmitter» [106]:

Նկ. 4.3 Իրականացված համակարգի դիմային վահանակը

Նկ. 4.4 Մշակված «Data Logger with Satellite Tx» կապի համակարգի արտաքին տեսքը

Ինչպես կարելի է տեսնել նկ. 4.4-ից, համակարգն ունի իր ցուցասարքն ու ստեղնաշարը: Այն նախատեսված է ծրագրապես ազդանշանի հաճախության և հզորության փոփոխության, ազդանշանի արբանյակներ հաղորդման ժամանակահատվածի ընտրության, տվիչների արժեքների չափման ժամանակային ինտերվալի ընտրության և այլ կարգավորումների համար:

Իրականացված համակարգի համար մշակված ծրագրային ապահովման օգտագործողի ինտերֆեյս ունի նկ. 4.5-ում պատկերված տեսքը:



Նկ. 4.5 Իրականացված համակարգի ծրագրային ապահովման օգտագործողի ինտերֆեյսը

Ծրագրի հիմնական նպատակն է տեստավորել համակարգում առկա բոլոր սարքավորումները և հասկանալ աշխատանքի սկզբունքները: Վերջնական մշակումից հետո այս ծրագիրը անցկացվում է sbRIO-ի պրոցեսորի մեջ և հետագա օգտագործողի ինտերֆեյս արդեն հանդիսանում է սարքավորման վրաառկացուցասարքը:

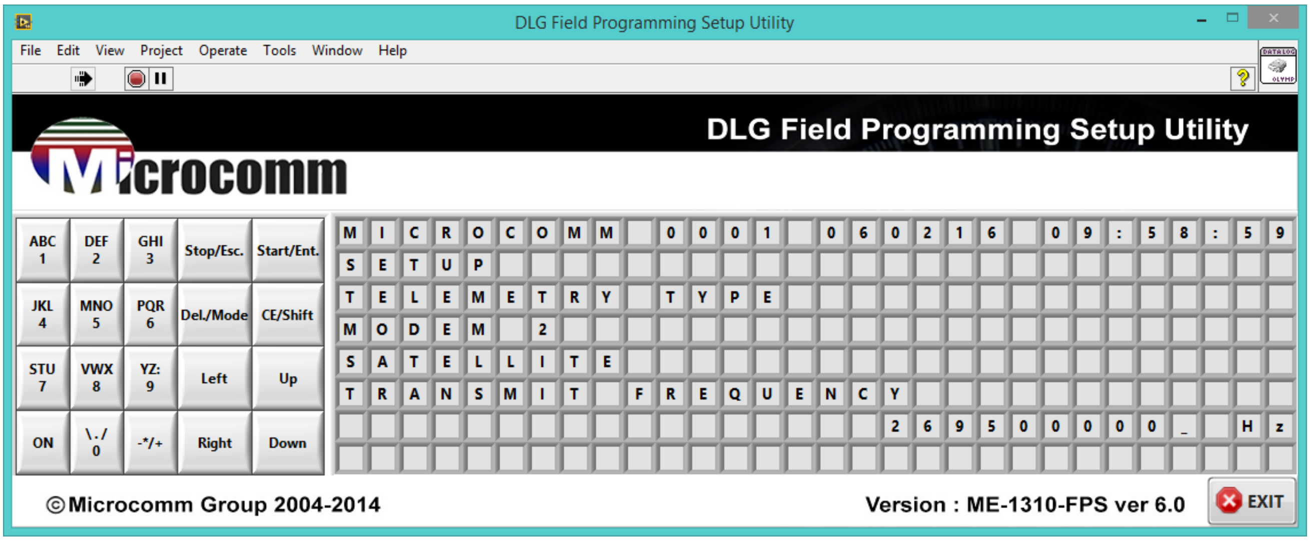
Իրականացված համակարգի ծրագրային ապահովումը կատարում է հետևյալ գործառույթները՝

1. Պատկերում է հիշողության սարքերում գրանցված տվիչներից ստացված արժեքները:
2. Պատկերում է հաղորդիչ մասի՝ հաճախության սինթեզատորի և ԹԱՁ-ի աշխատունակությունը տվյալների հաղորդման պահին:
3. Պատկերում է RS232-ի և RS485-ի կոնեկտորների ելքային արժեքները:
4. Պատկերում է տվյալ պահին RTC-ի ժամանակը, GPS-ի ժամանակը, համակարգի ժամանակը, ինչպես նաև տվյալների հաղորդման ժամանակը:

5. Ցուցադրվում է հաղորդման պահին RTC-ի և GPS-ի ժամանակների տարբերությունը, ինչի արդյունքում հնարավոր է հասկանալ տվյալների հաղորդման ժամանակի ճշգրտությունը՝ միլիվայրկյաններով:
6. Ցուցադրվում է RTC-ի չափաբերման ընթացքը և արդյունքում ստացված չափաբերման արժեքը:
7. Պատկերվում է տվյալ պահին համակարգի ցուցասարքում ցուցադրվող գրառումները:
8. Հաղորդման պահին ձևավորում է հաղորդվելուն ենԹԱՁա բիթային հաջորդականությունները՝ կախված արբանյակի տեսակից:
9. Ձևավորված բիթերը մոդուլում է ծրագրապես որոշվող մոդուլման եղանակով:
10. Կոդավորում է սիմվոլները համապատասխան արբանյակի համար:
11. Կատարում է ազդանշանի ինտերպոլացում համաձայն մուտքագրված գործակցի և կիրառում է FIR զտում:

Քանի որ իրականացված համակարգը աշխատելու է «դաշտային» պայմաններում, այդ պատճառով մշակվել է ևս մեկ ծրագիր, որի միջոցով օգտագործողը կարող է համակարգի բոլոր կարգավորումները իրականացնել համակարգչում, ապա արտաքին հիշողության սարքավորման միջոցով անցկացնել համակարգի մեջ (Memory մուտքի միջոցով) և ստիպել համակարգին աշխատել այդ կարգավորումներով: Ծրագրային փորձարկումներն իրականացվել են Հայկական ազգային ճարտարագիտական ANEL լաբորատորիաներում:

Մշակված այդ ծրագրային ապահովման օգտագործողի ինտերֆեյսն ունի նկ. 4.6-ում պատկերված տեսքը:



Նկ. 4.6 Համակարգի պարամետրերի փոփոխման ծրագրային ապահովման օգտագործողի ինտերֆեյս

Օգտագործողի այս ծրագրային ապահովումը կատարում է հետևյալ հիմնական գործառույթները.

1. Կարգավորում է ազդանշանի հաղորդման հաճախությունը և հզորությունը:
2. Կարգավորում է տվիչների արժեքների ստացման համար ներմուծվող գործակիցները (արժեքները ստացվեն չափման միավորներով):
3. Ընտրում է RTC-ի չափաբերման ժամանակը:
4. Ընտրում է տվիչներից արժեքների գրանցման ժամանակային ինտերվալը:

Նշվեցին գործառույթներից մի քանիսը, քանի որ համակարգում ծրագրապես հնարավոր է փոփոխել շատ այլ պարամետրեր, որոնց թիվը 10-ից ավել է:

Ստացված «Data Logger With Satellite Tx» համակարգի բնութագրերը բերված են աղյուսակ 4.2-ում:

Աղյուսակ 4.2

Ռադիոհաղորդչի ելքային բնութագրեր	
Ելքային հզորություն	0 – 10 Վ
Ելքային հզորության փոփոխման քայլ	1 Վ

Հաճախության տիրույթ	2,670 - 2,700 ԳՀց
Հաճախության փոփոխման քայլ	10 Հց
Հաճախության շերտ	1 ՄՀց
Փուլային աղմուկներ	-90 դԲկ/Հց 10 ԿՀց-ի համար
Հզորության սպեկտրալ խտություն	-110 դԲմ/Հց
Դինամիկ դիապազոն (SFDR)	50 դԲկ
Մշակման հանգույց	FPGA
Թույլատրելի մոդուլման եղանակները	ծրագրապես որոշվող
Անալոգային մուտքեր	
Անալոգային մուտքեր	24
Տեսակ	Դիֆերենցիալ
Կարգ	24 բիթ
Ընդհատավորման արագություն	1 SPS
Թվային ինտերֆեյս	
USB-B	1
RS-232	2
RS-485	1
Թվային մուտքեր	8
Թվային հաշվիչի առավելագույն արժեք	8 ԿՀց
Լարման մակարդակ	3,3Վ, 5Վ
SDI-12	2 (հետագա օգտագործման համար)
Միջավայրի բնութագրեր	
Ջերմաստիճանի տիրույթ	-40-ից +60 C^0
Հարաբերական խոնավություն	10%-ից 95%
Օգտագործողի ինտերֆեյս	
Ցուցասարք	30 × 6 նիշ
Ստեղնաշար	16
Մեխանիկական բնութագրեր	
Լայնություն	240 մմ
Երկարություն	270 մմ

Բարձրություն	80 մմ
Հզորության ծախս	
Մուտքային լարում	12Վ
Մուտքային հոսանք	առավ. 1Ա
Հզորության ծախս	50 մԱժ
Առավելագույն հզորության ծախս	10Վտ

4.3 Մշակված «Data Logger with Satellite Transmitter» համակարգի չափումների արդյունքներ

Կատարված չափումների նպատակն է ստուգել 3.1 ենթագլխում բերված դրույթները իրական կապի համակարգում:

Իրականացված արբանյակային հաղորդչով և իրական ժամանակով տվյալների պահպանման համակարգի տեսքը պատկերված է նկ. 4.7-ում:

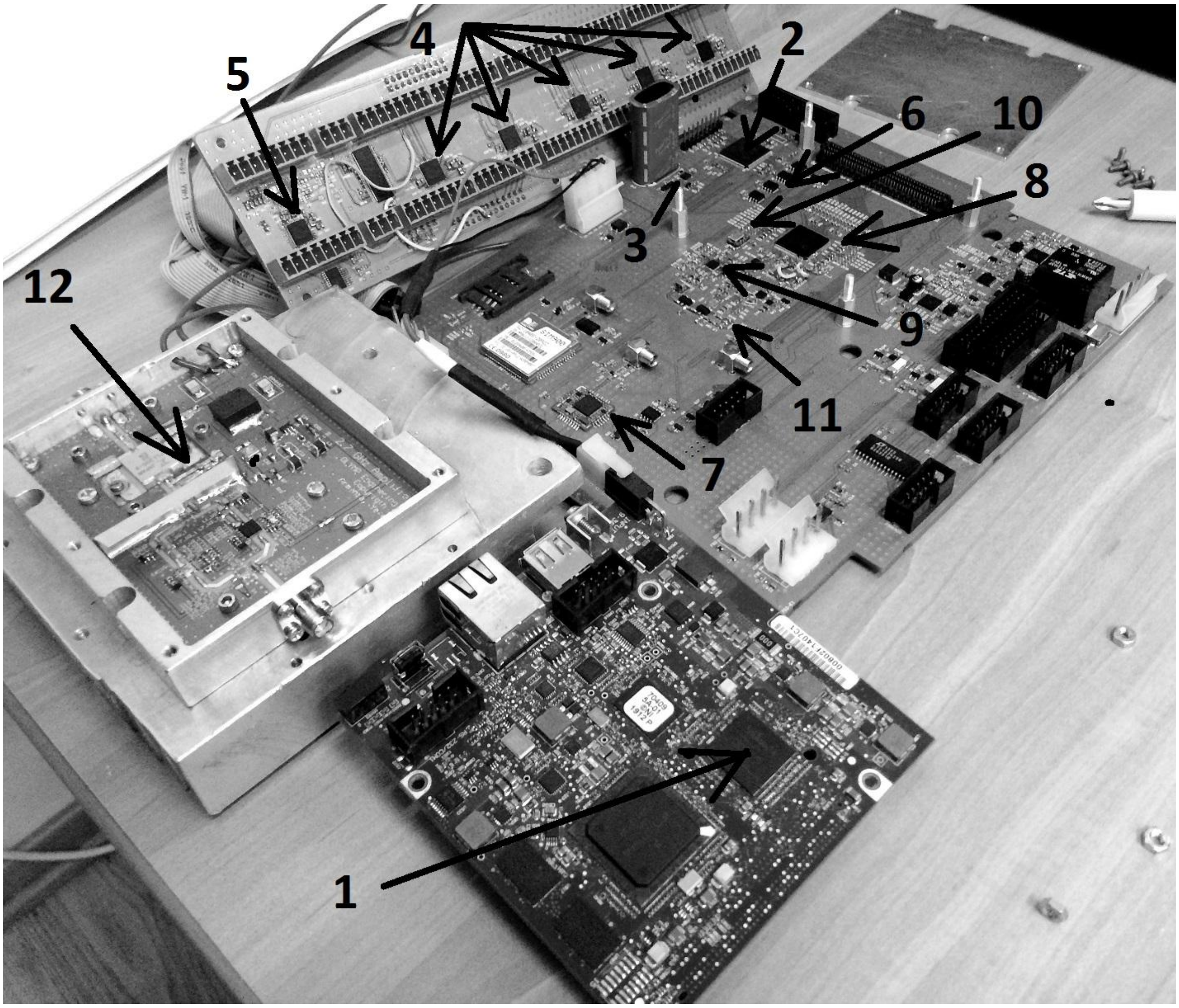
Համակարգը կազմված է հետևյալ սարքավորումներից.

- sbRIO-9606 (1) – որպես տվյալների մշակման սարքավորում FPGA-ի միջոցով;
- ATSAM4SD32CA-AU ARM պրոցեսոր – որպես CPU (2);
- M41T62Q6F տակտային գեներատոր – որպես ժամանակային հաշվիչ (3);
- 5 ADUC7060BCPZ32 ընդունող միկրոսխեմաներ – որպես 24 անալոգային տվիչներից ընդունող սարքավորումներ (4);
- ATSAM3S1AA – որպես 8 թվային տվիչներից ընդունող սարքավորում (5);
- 4 23LC1024-I/SN հիշողության սարքեր – որպես տվյալների պահպանման սարքավորումներ (6);
- SIM68 GPS/GLONASS ընդունիչ – որպես համակարգի ժամանակի սինքրոնացման սարքավորում (7);
- AD9957 կերպափոխիչ – որպես թվա-անալոգային ձևափոխիչ (որի մեջ նաև մտնում է թվային բարձրհաճախային փոխակերպիչը) (8);
- ADF4360-0BCPZ հաճախության սինթեզատոր – որպես հետերոդինային ազդանշանի գեներատոր (9);

• MAMX-007238-CM25MH խառնիչ – որպես ԳԲՅ ազդանշանի ստացման սարքավորում (10);

• FAR-F6KY-2G6550-B4UN SAW զտիչ – որպես ԳԲՅ ազդանշանի զտիչ (11);

• 2.655 *ԳՅց*-ի արտաքին ուժեղարար – որպես ազդանշանի 10 *Վտ* ուժեղարար (12).



Նկ. 4.7 Արբանյակային հաղորդչով և իրական ժամանակով տվյալների պահպանման համակարգի տեսքը

Աղյուսակ 4.3-ում բերված են հզորության ծախսի, տվյալների մշակման ժամանակի (տվիչներից ստացվող), օրեկան ժամանակի շեղման և արբանյակներ հաղորդման համար ազդանշանի հնարավոր մոդուլման տեսակների և այլ արժեքների համեմատական արդյունքները:

Աղյուսակ 4.3

Սարքավորում	**Առաջարկվող համակարգ**	**JDCP-770A**	**ERM-AWS**
Հզորության ծախս, *Վտ*	8	9	12
Տվյալների մշակման ժամանակ	10 *վ*	ավելի քան 1 *րոպե*	մինչև 1 *րոպե*
RTC-ի ժամանակի օրեկան շեղում, *մվ*	մինչև 100	մինչև 500	օգտագործվում է GPS
Մոդուլման տեսակ	ծրագրապես որոշվող	իրականացված է տվյալ արբանյակի համար	իրականացված է տվյալ արբանյակի համար
Տվյալների հաղորդման ժամանակի ճշտություն	1 մվ	Անկայուն 10-ից մինչև 500 մվ	Անկայուն 10-ից մինչև 500 մվ
Նախագծման ժամանակ	6 ամիս	1 տարի	1 տարի
Արագագործություն (%-ով պակաս առաջարկվող համակարգից)	-	60	30
Մոտավոր գին, $	1300	>2000	>3000

Աղյուսակից պարզ է դառնում, որ առաջարկվող համակարգի պարամետրերը զգալիորեն բարելավված են համեմատաբար ներկայումս առկա համակարգերի պարամետրերի նկատմամբ:

Այս համակարգը այժմ օգտագործվում է Հնդկաստանի ավտոմատացված եղանակային կայաններում, ինչպես նաև կարող է օգտագործվել այնպիսի բնագավառներում, որտեղ անհրաժեշտություն կա ապահովել իրական ժամանակով տվյալների պահպանում և դրանց անլար կապով հաղորդում դեպի հավաքագրման կենտրոններ:

Եզրակացություններ 4-րդ գլխի վերաբերյալ

1. Բերվեցին NI sbRIO-9606 սարքավորման և իրականացված SDR ռադիոհաղորդչի նկարագրությունները, բնութագրերը և տեսքերը:
2. Բերվեցին իրականացված համակարգի համար մշակված ծրագրային ապահովումների նկարագրությունները: Նկարագրվեցին մշակված արբանյակային հաղորդչով տվյալների պահպանման համակարգի բնութագրերը:
3. Բերվեցին մշակված «Data Logger With Satellite Tx» համակարգի սարքավորումների ընտրությունը: Ցուցադրվեց և նկարագրվեց համակարգի ներսում գտնվող սարքավորումները:
4. Բերվեցին համակարգի հզորության ծախսի, տվյալների մշակման ժամանակի (տվիչներից ստացվող), օրեկան ժամանակի շեղման և արբանյակներ հաղորդման համար ազդանշանի հնարավոր մոդուլման տեսակների համեմատական արդյունքները:
5. Բերվեց համակարգի գնային արժեքը և նախագծման ժամկետը: Վերջիններս համեմատվեցին նմանատիպ այլ սարքավորումների համապատասխան արժեքների հետ: Արդյունքում պարզվեց, որ առաջարկվող համակարգն ունի 1,5-ից 2 անգամ նվազեցված գին, մինչև 60% բարելավված տվյալների մշակման և ազդանշանի ձևավորման արագագործություն, 5 անգամ ճշգրիտ ժամանակի կայունություն, ինչպես նաև 2 անգամ կարճ նախագծման և իրականացման ժամանակահատված:

Ատենախոսության հիմնական արդյունքները և եզրահանգումները

1. Մշակվել է իրական ժամանակի կայունության ապահովման եղանակ, որը հիմնված է FPGA-ի միջոցով RTC-ի չափաբերման արժեքի ճշգրիտ որոշման վրա: Մշակված եղանակով համակարգի ժամանակը իրական ժամանակից օրեկան շեղվում է մինչև 100 մվ-ի չափով, ինչը 4-ից 5 անգամ պակաս է, քան առկա նմանատիպ համակարգերի ժամանակային շեղվածությունը:
2. Մշակվել է տվյալների պահպանման համակարգերում հզորության ծախսի նվազեցման եղանակ, որը հիմնված է տվիչների ազդանշանների ընդունման սարքավորումների ղեկավարման վրա: Մշակված եղանակը թույլ է տալիս նվազեցնել տվյալների գրանցման և պահպանման համակարգերի հզորության ծախսը 2-ից 3 անգամ:
3. Մշակվել է FPGA-ի միջոցով և RTC-ի օգտագործմամբ SDR ռադիոհաղորդիչ համակարգ, որն ազդանշանն ուղարկում է արբանյակներ մինչև 1 մվ ճշտությամբ: Տվյալների մշակման արագագործությունն աճել է մինչև 5 անգամ առկա նմանատիպ համակարգերի նկատմամբ:
4. Մշակվել և իրականացվել է SDR արբանյակային հաղորդչով և իրական ժամանակի համակցմամբ 24 անալոգային և 8 թվային տվիչներից ընդունող տվյալների պահպանման համակարգ: Բերվել են այդ համակարգի տեխնիկական և մեխանիկական բնութագրերը, ինչպես նաև անալոգային և թվային տվիչների մուտքային բնութագրերը:
5. Փորձնական չափումների արդյունքում պարզվեց, որ նախագծված և իրականացված արբանյակային հաղորդչով և իրական ժամանակում տվյալների գրանցման համակարգն ունի մինչև 2 անգամ նվազեցված հզորության ծախս, 1,5-ից 2 անգամ նվազեցված գին, 5-ից 6 անգամ բարելավված տվյալների մշակման և ազդանշանի ձևավորման արագագործություն, 5 անգամ ճշգրիտ ժամանակի

կայունություն, ինչպես նաև 2 անգամ կարճ նախագծման և իրականացման ժամանակահատված:

6. Մշակված համակարգը արդյունավետ կիրառելի է ավտոմատացված եղանակային կայաններում, որի չափումների միջոցով հնարավոր է բարելավել գյուղատնտեսության արդյունավետությունը՝ նախօրոք իմանալով թե որ «դաշտային» պայմաններում ինչ գյուղատնտեսության ոլորտ է հնարավոր իրականացնել: Այն նաև արդյունավետ կիրառելի է արդյունաբերության այլ ոլորտներում, որտեղ անհրաժեշտություն կա գրանցել արտաքին միջավայրի բնութագրերը իրական ժամանակի համակցմամբ, և անլար կապով հաղորդել հավաքագրման կենտրոններ:

ՕԳՏԱԳՈՐԾՎԱԾ ԳՐԱԿԱՆՈՒԹՅԱՆ ՑԱՆԿ

1. **Irfan Jamil Et Al,** Application and composition observing system of Automatic Weather Station and power grid // *Green Verlag*, p. 20, March 2014.
2. **Computer Aided Solutions, CAS.** About Data logger applications // [Online]. Available: http://www.dataloggerinc.com/content/applications/.
3. **Tony Ciardiello.** Wireless communications for industrial control and monitoring // *Computing & Control engineering journal,* 16(2): p. 12-13, 2005.
4. **A. K. Srivastava, P. K. Tyagi,** Practical Agricultural Meteorology // *New India Publishing,* p. 250, 2011.
5. **Raut R.D.,** Kulat K. D. SDR design for cognitive radio // *Modeling, Simulation and Applied Optimization (ICMSAO), 2011 4th International Conference on,* pp. 1-8, April 2011.
6. **Muir S., Yedetore J., Stich L., Chapin J.** Integration of SDR Cellular Basestations into Military Telephone Networks // *Military Communications Conference, 2007. MILCOM 2007. IEEE,* pp. 1-7, 29-31 October 2007.
7. **Bergstrom C., Chuprun S., Gifford S., Maalouli G.** Software defined radion (SDR) special military applications // *MILCOM 2002. Proceedings,* vol. 1, pp. 338-388, 7-10 Oct. 2002.
8. **Jing Ch., Seongsoo H.** Real-Time and embedded computing systems and applications: 9^{th} international conference, RTCSA 2003, Taiwan // Springer, Berlin 2004, p. 620.
9. **Duck J., Long J., Bae K., Hwang B.** Continuous sensor data mining model and system design // *IEEE* 8^{th} *international conference on. Computer and information technology workshops,* pp. 501-506, July 2008.
10. **Krichner D.** Two-way time transfer via communication satellites // Proceedings of the IEEE, Vol. 79, Issue 7, August 2002, pp. 983-990.
11. **Арзуманян А.Г., Гомцян О.А., Севоян О.Ж.** Реализация работы высокочастотного и цифроаналогового преобразователей с помощью программируемой логической интегральной схемы // Вестник НПУА "Информационные технологии, электроника, радитоехника". – Ереван, 2015. – No. 1. – С. 106-113.
12. **Арзуманян А.Г.** Обработка сигналов аналоговых и цифровых датчиков с

помощью ARM процессора и с возможностью прямого доступа к памяти. // Известия НАН РА и НПУА. Серия технических наук. – Ереван, 2015. – Т. 68, No. 4. – С. 472-480.

13. **Арзуманян А.Г., Севоян О.Ж., Гомцян О.А.** Синхронная система обработки и передачи данных с привязкой к шкале единого мирового времени // Журнал ЛЭТИ "Известия вузов России. Радиоэлетроника". – СПб., 2016. – No. 1. – С. 3 - 7.

14. **Արզումանյան Հ.Գ., Գոմցյան Հ.Ա., Սևոյան Օ.Ժ.** – Արբանյակային հաղորդչով տվյալների պահպանման համակարգերում հզորության ծախսի նվազեցման և արագագործության բարելավման եղանակ. // Հայաստանի ճարտարագիտական ակադեմիայի լրաբեր. – Երևան, 2015. – Հատոր 12, համար 3 - էջ 550-554:

15. **Արզումանյան Հ.Գ., Սևոյան Օ.Ժ.** Գլոբալ դիրքորոշման համակարգի (GPS-ի) ազդանշանի մոդելավորում և հետազոտում // ՀՊՃՀ (Պոլիտեխնիկ) Լրաբեր. Գիտական հոդվածների ժողովածու.- Երևան, 2014.- Մաս. 1.- էջ 264-268:

16. **Արզումանյան Հ.Գ.** GPS ազդանշանի միջոցով իրական ժամանակով տակտային գեներատորի (RTC) կարգավորումը ծրագրավորվող ինտեգրալ տրամաբանական սխեմայում // ՀՊՃՀ (Պոլիտեխնիկ) Լրաբեր. Գիտական հոդվածների ժողովածու.- Երևան, 2015.- Մաս. 1.- էջ 251-257:

17. **Галкин В. А.** Основы программно-конфигурируемого радио // Горячая линия-Телеком, с. 372. Москва, 2013.

18. **Dickens M.L.** SURFER: Any-Core Softwaer Defined Radio // Notre Dame, Indiana, A Dissertation, 2012, pp. 16-23.

19. **Մարդոյան Գ.** Լայնաշերտ բազմուղի կապի համակարգերում աղավաղված ազդանշանների վերականգնման եղանակների մշակում // ՀԱՊՀ, Ատենախոսություն, էջ 16-22, 2015.

20. **Е. Клюева**. SDR – программно-конфигурируемое радио // Журанл «Электронные компоненты», Но. 9, с. 131, 2008.

21. **Бернард Скляр.** Цифровая связь. Теоретические основы и практическое применение // Communications Engineering Services, Тарзана, Калифорния. Вильямс. С. 1106. Киев, 2003.

22. **Roger Frost.** Data logging & control // IT in Sciense, Russet House Cambridge, p. 130, 2002.

23. **Rajan Arora.** I2C bus pullup resistor calculation // *Texas Instruments, Appliaction report SLVA689*, p. 5, February 2015.
24. **Yanbing Li, Potkonjak M., Wolf W.** Real-time operating systems for embedded computing // *Computer Design: VLSI in Computers and Processors, 1997. ICCD '97. Proceedings., 1997 IEEE International Conference on,* pp. 388-392 October 1997.
25. **Xiaocong Fan.** Real-time embedded systems: Design principles and engineering practices // Elsevier science, Springer, p. 686, New York, 2015.
26. **Rajib Mall.** Real-time systems: theory and practice // Pearson Education India, p. 242, May, 2009.
27. **Kopetz H., Ochsenreiter W.** Clock synchronization in distributed real-time systems // IEEE transaction on computers, Vol. 36, Iss. 8, May 2009, pp. 933-940.
28. **Федухин А.В., Муха А.А.** ПЛИС-Системы как средство повышения отказоустойчивости // Математические машины и системы, Ном. 1, 2010, С. 198-204.
29. **Mark Cummings, Shinichiro Haruyama.** FPGA in the Software Radio // IEEE Communications Magazine, February 1999.
30. **Vetromille M., Ost L., Marcon C.A.M., Reig C.** RTOS Scheduler Implementation in hardware and software for real time applications // *Rapid System Prototyping, 2006. Seventeenth IEEE International Workshop on*, pp. 163-168, June 2006.
31. **David Calcutt & Laurie Tetley.** Satellite communications: Principles & Applications. // 2004. Elsevier UK. – p. 399.
32. **Chi-Yuan Chen, Fan-Hsun Tseng, Kai-Di Chang, Han-Chieh Chao, Jiann-Liang Chen.** Reconfigurable Software Defined Radio and Its Applications. // Tamkang Journal of Science and Engineering. 2010. Vol.13. No.1.
33. **Bhatnagar V., Ouedraogo G.S., Gauiter M., Carer A.** An FPGA software defined radio platform with a high-level synthesis design flow // *IEEE Vehicular Technology Conference,* pp. 1-5, June 2013.
34. **Simoudis E.** Industry applications of data mining: challenges and opportunities // *IEEE Data Engineering, 14th international conference on,* February 1998.
35. **Shisong Z., Lifang K., Liang C.** Data mining of sensor monitoring time series and knowledge discovery // *IEEE 2011 2nd inernatinal conference on, Artifical Intelligence, Management Science and Electronic Commerce (AIMSEC),* pp. 2914-2917, August 2011.
36. **Li Q., Liu S., Zhao X., Wang P.** The quantity analysis method research of oil and gas

geo-anomaly information mining // *IEEE Geoscience and Remote Sensing Symposium,* vol. 6, pp. 3674-3678, July 2003.

37. **Eugene Grayver.** Implementing Software Defined Radio // Edition 1, Springer-Verlag New York, p. 270, 2013.
38. **Joe Mitola**. The Software Radio Architecture // *IEEE Communications Magazine*, May 1995.
39. **Giri S.G.V., Price G.A., Zekavat S.** Generic SDR architecture: Vendor independent implementation // *IEEE Aerospace Conference,* pp. 1-6, March 2014.
40. **Qian R., Guangmun S., Yuanyuan Z., Dequn Z.** Design of real-time data acquisition software in software defined radio // *IEEE Computational Intelligence and Design (ISCID),* vol. 2, pp. 244-247, October 2012.
41. **SA Boyer.** Scada - supervisory control and data acquisition // Instrument Engineers' Handbook, Vol. 3: Process Software and Digital Networks, page 357, 2007.
42. **Bartalis Z., Wagner W., Naeimi V., Hasenauer S.** Initial soil moisture retrievals from the METOP-A Advanced Acatterometer (ASCAT) // Geophysical Research Letters, Vol. 34, Iss. 20, October 2007.
43. **Herkelrath W. N., Hamburg S. P., Murphy F.** Automatic, real-time monitoring of soil moisture in a remote field area with time domain reflectometry // Water Resources Research, Vol. 27, Issue 5, pp. 857-864, 2009.
44. **Bolten J., Zhan X., Jackson T.** Evaluating the utility of remotely sensed soil moisture retrievals for operational agricultural drought monitoring // IEEE Journal of Selected Topics in Applied Earth Observations and Remote Sensing, Vol. 3, Issue 1, February 2010, pp. 57-66.
45. **Jean-Marie Zogg.** GPS Basics: GPS-X-02007, u-box ag, 2002.
46. **James Bao-Yen Tsui.** Fundamentals of Global Positioning System receivers. John Wiley & Sons, Inc., Hoboken, New Jersey, 2005.
47. **Kota Solomon Raju, Y.Pratap and p.Bhanu Prasad.** Digital GPS signal generator for L1 band: An International Journal (SIPIJ). December, 2012 - Vol.3.
48. **Marshall Brain, Tom Harris.** How GPS Receivers Work: 2004.
49. **Bernhard Hofmann-Wellenhof, Herbert Lichtenegger, Elmar Wasle.** GNSS – Global Navigation Satellite Systems // Springer New York, 2008. – p. 513.
50. **Daly P.** Navstar GPS and GLONASS: Global satellite navigation systems (IEEE) Leeds Univ., UK, 2002.
51. **Nils Ole Tippenhauer.** On the Requirements for Successful GPS Spoofing Attacks.

Chicago, Illinois, USA, October 2011.

52. NI Global Navigation Satellite System Toolkits, [Online]. Available: http://sine.ni.com/nips/cds/view/p/lang/ru/nid/204980.
53. NASA's Archive of Space Geodesy Data, CDDIS [Online]. Available: http://cddis.gsfc.nasa.gov/gnss datasum.html.
54. **National Semiconductor Corporation.** Real Time Clock Handbook: 1993. - Pennsylvania State University, 18 Sep. 2009.
55. **Ramon M. Cerda.** Understanding Quartz Crystals and Oscillators. // 2014. Artech House, Boston, London. – p. 297.
56. **Hui Z., Charles N., Thomas K., Howard S.** Frequency accuracy & stability dependencies of crystal oscillators // *Carleton University, Systems and computer engineering, Technical report SCE-08-12*, p. 15, November 2008.
57. **Clive Maxfield Burlington.** FPGAs Instant Access. - USA, UK, August, 2008.- 204 p.
58. **STMicroelectronics.** Low-power serial real-time clocks (RTCs) with alarm // October 2015,[Online].Available:http://www.st.com/web/en/resource/technical/document/datasheet/CD00019860.pdf.
59. **STMicroelectronics** Extremely accurate timekeeping over temperature using adaptive calibration // *AN2678 Application note*, p. 16, November.
60. **Energy Star**. // 2000-2015, [Online]. Available: https://www.energystar.gov/about.
61. **Мельников Е., Морозов В., Краснощеков И.** Разработка системы контроля состояния гидротехнических сооружений судоходного шлюза // Системная интеграция, Контрольно-измерительные системы, Москва, 2012, сс. 80-83, [Online]. Available: http://www.cta.ru/cms/f/445437.pdf.
62. **PASCO.** Overview, [Online]. Available: *http://www.pasco.com/prodCatalog/UI/UI-5000_850-universal-interface/.*
63. **Syed Kamrul Islam, Mohammad Eafiqual Haider.** Sensors and Low Power Signal Processing. – Springer US, Sep 4, 2014. – 120 p.
64. **Jinyang Industrial Co. LTD.** Data Logger JDCP-770A [Online]. Available: http://www.jinyangind.com/eng/down/JDCP-770A.pdf.
65. **David Seal.** ARM Architecture Reference Manual. – Addison-Wesley, January, 2001.- p. 816.
66. **Harvey A.F.** DMA Fundamentals on Various PC Platformas // National Instruments, Application note 011, April 1991, [Online]. Available: http://cires1.colorado.edu/jimenez-group/QAMSResources/Docs/DMAFundamentals.pdf.

67. **Oudjida A. K., Berrandjia M. L., Tiar R., Liacha A.** FPGA implementation of I2C & SPI protocols: A comparative study // Electronics, Circuits, and Systems, 2009. ICECS 2009. 16th IEEE International Conference on, 16 December 2009, pp. 507-510.
68. **Leens F.** An introduction to I2C and SPI protocols // IEEE Instrumentation & Measurement Magazine, February 2009, pp. 8-13.
69. **Measurement Computing.** Data cquisition handbook // A reference for DAQ and analog & digital signal conditioning, Third edition, Norton, US, 2012, p. 133.
70. **Atmel.** SAM4S series // Data sheet, June 2015 // [Online]. Available: http://www.atmel.com/Images/Atmel-11100-32-bit%20Cortex-M4-Microcontroller-SAM4S_Datasheet.pdf.
71. **Analog Devices.** ADuC7060/ADuC7061 Data Sheet // [Online]. Available: http://www.analog.com/media/en/technical-documentation/data-sheets/ADuC7060_7061.pdf.
72. **Atmel.** SAM3S series // Data sheet, February 2013 // [Online]. Available: http://datasheet.octopart.com/ATSAM3S1AA-MU-Atmel-datasheet-15847258.pdf.
73. **Microchip.** 1Mbit SPI serial SRAM with SDI and SQI interface // [Online]. Available: https://www.pjrc.com/teensy/23LC1024.pdf.
74. **National Instruments**. Virtualbench all-in-one instrument // [Online]. Available: http://www.ni.com/virtualbench/.
75. **Fa-Long Luo.** Digital Front-End in Wireless Communications and broadcasting.– Cambridge University Press, October, 2011. - 788 p
76. **Rudy J. van de Plassche.** CMOS Integrated Analog-to-Digital and Digital-To-Analog Converters. – Springer US, December, 2010. - 588 p
77. **Shuvra S.B.** Handbook of signal processing systems // Springer, p. 1082, New York, 2010.
78. **Roger Woods, John McAllister, Gaye Lightbody, Ying Yi.** FGPA-based Implementation of signal processing systems. – John Wiley & Sons, Ltd., Publication, United Kingdom, 2008. - 170 p.
79. **Amir Eghbali.** FPGA Implementation of flexible interpolators and decimators // Linkopings universitet tekniska hogskolan, p. 70, Sweden, 2013.
80. **Athar S., Siddiqi M.A., Masud S.** Teaching and research in FPGA based digital signal processing using Xilinx system generator // Acoustics, Speech and Signal Processing (ICASSP), 2012 IEEE International Conference on, pp. 2765-2768, March 2012.
81. **Roger W., John M., Gaye Lightbody, Ying Y.** FPGA-based implementation of signl

processing systems // John Wiley & Sons, p. 363, Chichester, U.K.

82. **Wai-Kai Chen.** Passive, active, and digital filters // Taylor & Francis, CRC press, p. 728, Chicago, USA, August 2005.

83. **Chao-Huang W., Hsiang-Chieh H., Su-Wei T.** FPGA implementation of FIR filter with smallest processor // *IEEE-NEWCAS Conference, 2005. The 3rd International,* pp. 337-340, June 2005.

84. **Mirzaei S., Hosangadi A., Kastner R.** FPGA implementation of high speed FIR filters using add and shift method // *Computer Design, 2006. ICCD 2006. International Conference on*, pp. 308-3113, San Jose CA, October 2007.

85. **Pramod K.M., Abbes A.** FPGA realization of FIR filters by efficient and flexible systolization using distributed arithmetic // *IEEE transaction on signal processing, vol. 56, iss. 7,* pp. 3009-3017, July 2008.

86. **Xilinx.** IP LogiCORE FIR Compiler v5.0 // Product specification, March 2011, p. 83 [Online].Available:http://www.xilinx.com/support/documentation/ip_documentation/fir_compiler_ds534.pdf.

87. **MathWorks**. Interpolation, Interpolation FIR filter design, Filtering after upsampling // Documentation and simulation, 2016, [Online]. Available: http://www.mathworks.com/help/signal/ref/intfilt.html.

88. **Analog Devices.** AD9957 Data Sheet // [Online]. Available: http://www.analog.com/media/cn/technical-documentation/data-sheets/AD9957.pdf.

89. **Analog Devices.** ADF4360-0 Data Sheet // Integrated Synthesizer and VCO, [Online].Available:http://www.analog.com/media/en/technical-documentation/data-sheets/ADF4360-0.pdf.

90. **Vittoz E.A., Degrauwe M.G.R., Bitz S.** High-performance crystal oscillator circuits: theory and application // Solid-State Circuits, IEEE Journal of Vol. 23, iss. 3, pp. 774-783, August 2002.

91. **National Instruments.** NI PXIe-5663E Specifications // 6,6 GHz RF Vector Signal Analyzer with Digital Downconversion, December 2009, p. 30, [Online]. Available: http://www.ni.com/pdf/manuals/375505a.pdf.

92. **Kumar A. Vinod, Ratheesh M.P.** Design and development of an integrated Environmental Radiation Monitor-Automatic Weather Station (ERM-AWS) // BARC newsletter. – May-June 2014. – No. 338. - P. 34-37.

93. **Indian Space Research Organisation.** About ISRO // [Online]. Available: http://www.isro.gov.in/.

94. **National Instruments.** sbRIO-9606 // Embedded device with LX45 FPGA, [Online]. Available: http://sine.ni.com/nips/cds/view/p/lang/en/nid/210003.
95. **Wikipedia.** List of software-defined radios // [Online]. Available: https://en.wikipedia.org/wiki/List_of_software-defined_radios#cite_note-1.
96. **Amr Fahim.** Radio frequency integrated circuit design for cognitive radio systems // Cham: Springer, p. 189, 2015.
97. **Rodger H. H.** Putting FPGAs to work in software radio systems // *Pentek, setting the standart for digital signal processing,* Sixth edition, New Jersey, p. 72, 2012.
98. **S. Mirzaei, A. Hosangadi, R. Kastner.** FPGA implementation of high speed fir filters using add and shift method // IEEE, 2006.
99. **Yu Hen Hu.** Programmable digital signal processors //Architecture: Programming, and Applications // CRC Press, p. 456, December 2001.
100. **Proakis J.G.** Digital communications, 4th ed., New York, NY: McGraw-Hill, 2001.
101. **Fa-Long Luo.** Digital frond-end in wireless communications and broadcasting // Cambridge university press, p. 763, October 2011.
102. **Kaya Z., Seke E.** Direct generation of upsampled FIR filter response a simple extension to filters with distributed arithmetic // Digital Technologies (DT), 2014 10th International Conference on, pp. 110-113, July 2014.
103. **Uwe Meyer-Baese.** Digital signal processing with field programmable gate arrays // Second edition, Springer, p. 531, Berlin 2004.
104. **Lime microsystems.** LMS6002D Data sheet // [Online]. Available: http://www.limemicro.com/download/LMS6002Dr2-DataSheet-1.2r0.pdf.
105. **Terry Stratoudakis.** Using LabVIEW for high performance computing // IEEE conference. - March, 2010.
106. **National Instruments.** Data Logger with satellite transmitter for INSAT C3 // [Online]. Available: http://sine.ni.com/cs/app/doc/p/id/cs-16505.

ՆԵՐԴՐՄԱՆ ԱԿՏ «OLYMP Engineering LLC»-ի կողմից

Հայկ Գևորգի Արզումանյանի «Արբանյակային հաղորդչով և իրական ժամանակում տվյալների գրանցման համակարգի մշակում» թեմայով ատենախոսության արդյունքների

ՆԵՐԴՐՄԱՆ ԱԿՏ

ՀՀ ՀԱՊՀ «Ռադիոսարքավորումներ» ամբիոնի 3-րդ կուրսի ասպիրանտ Հ.Գ. Արզումանյանի կողմից մշակված իրական ժամանակի համակցմամբ տվյալների գրանցման և հաղորդման սինքրոն համակարգը OLYMP Engineering ՍՊԸ կողմից ներդրվել է Հնդկաստանի ավտոմատացված եղանակային կայաններում:

Հ.Գ. Արզումանյանի կողմից իրականացված համակարգի կիրառությունը թույլ է տալիս ճշգրիտ կերպով կատարել արտաքին միջավայրի բնութագրերի չափումներ, հաղորդել ստացված արժեքները հավաքագրման կենտրոններ հանդիսացող հնդկական INSAT արբանյակներ և դրանց վերլուծության հիման վրա զարգացնել համապատասխան գյուղատնտեսությունը:

«ՕԼԻՄՊ ԷՆՋԻՆԵՐԻՆԳ» ՍՊԸ տնօրեն

Օ.Ժ. Սևոյան 23.03.2016 թ.

123 Hovsep Emin Street, EIF entrance
Yerevan, 0051 Armenia
Tel: +374 93 688-597
E-mail: info@olympmail.am

ՆԵՐԴՐՄԱՆ ԱԿՏ «Microcomm India Ltd.»-ի կողմից

Microcomm India Limited
B-505, Ansal Chambers-I, 3-Bhikaji Cama Place
New Delhi – 110 066 India
Phone : + 91 (11) 2618 1057, 1058
Fax : + 91 (11) 2618 1059
CIN No : U32109DL2003PLC119784
Email : sales@microcommindia.com
URL : www.microcommindia.com

IMPLEMENTATION CERTIFICATE

“Implementation of Real-Time Data Logger with Satellite Transmitter” dissertation results

Hayk Gevorg Arzumanyan, third year Ph.D. student of “National Polytechnic University of Armenia” department of “Radio Devices”, together with “OLYMP Engineering LLC” developed a synchronous data processing and transmission system with universal time scale.

“Microcomm India Ltd.” implemented this system to the automated weather stations in India.

The system allows measuring external environmental characteristics and transmitting them to the INSAT satellites (which are the data acquisition center) for the further analysis.

Therefore, the system provides development of appropriate agricultural sectors in order to increase efficiency and improve productivity.

Director of “Microcomm India Ltd.”

A.K. Sood 25.03.2016

ՀԱՊԱՎՈՒՄՆԵՐԻ ՑԱՆԿ

ADC	Analog to Digital Converter	Անալոգա-թվային կերպափոխիչ
ARM	Acorn Reduced instruction set computing Machine	Կրճատված հրահանգներով մշակիչ
AWS	Automatic Weather Station	Ավտոմատացված եղանակային կայան
BPSK	Binary Phase Shift-Keying	Երկուական փուլային մանիպուլացում
CDMA	Code Division Multiple Access	Կոդային տարանջատմամբ բազմակի մուտք
CPU	Central Processing Unit	Կենտրոնական մշակող հանգույց
DAC	Digital to Analog Converter	Թվա-անալոգային ձևափոխիչ
DDC	Digital Downconverter	Հաճախության թվային փոխարկիչ դեպի ցածր հաճախություններ
DMA	Direct Memory Access	Հիշողությանը անմիջական դիմելու հնարավորություն
DSP	Digital Signal Processing	Ազդանշանների թվային մշակում
DUC	Digital Upconverter	Հաճախության թվային փոխարկիչ դեպի բարձր հաճախություններ
FIR	Finite Impulse Response	Վերջավոր իմպուլսային արձագանք
FPGA	Field Programmable Gate Array	Ծրագրավորվող տրամաբանական ինտեգրալ սխեմա
GLONASS	Global Navigation Satellite System	Գլոբալ նավիգացիոն արբանյակային համակարգ

GPRS	General Packet Radio Service	Ընդհանուր փաթեթով կապի ծառայություն
GPS	Global Positioning System	Գլոբալ դիրքորոշման համակարգ
GPU	Graphical Processing Unit	Գրաֆիկական մշակման հանգույց
I2C	Inter-Integrated Circuit	Միջ-ինտեգրված շղթա
IEEE	Institute of Electrical and Electronics Engineers	Էլեկտրական և Էլեկտրոնային ինժեներների ինստիտուտ
IQ	Inphase and Quadrature	Համափուլ և քառակուսային ազդանշան
MSPS	Mega Samples Per Second	Մեգաընդհատավորում վայրկյանում
PLL	Phase Locked Loop	Հաճախության փուլային ավտոկարգավորում
ppm	parts-per million	Մասեր մեկ միլիոնի նկատմամբ
PPS	Pulse Per Second	Իմպուլս վայրկյանում
PRN	Pseudo-random number	Գրեթե-պատահական թիվ
RAM	Random Access Memory	Պատահական մուտքով հիշողություն
RT	Real-Time	Իրական ժամանակ
RTC	Real-Time Clock	Տակտային գեներատոր
sbRIO	single board Reconfigurable Input Output	Վերակարգավորվող մուտքային ելքային համակարգ
SDR	Software Defined Radio	Ծրագրորեն որոշվող ռադիո
SDI-12	Serial Digital Interface at 1200 baud	1200 բոդով թվային սերիական ինտերֆեյս
SPI	Serial Peripheral Interface	Սերիական ծայրամասային ինտերֆեյս
USB	Universal Serial Bus	Ունիվերսալ հաջորդական դող

USRP	Universal Software Radio Peripheral	Ունիվերսալ ծրագրային ռադիո ծայրամաս
WLAN	Wireless Local Area Networks	Անլար լոկալ տարածքային ցանցեր
ԱԹՁ		Անալոգա-թվային ձևափոխիչ
ԳԲՀ		Գեր-բարձր հաճախություն
ԹԱՁ		Թվա-անալոգային ձևափոխիչ

Հեղինակի կողմից

Առանձնահատուկ երախտագիտությունս եմ հայտնում իմ գիտական ղեկավարին՝ տեխնիկական գիտությունների թեկնածու Հովհաննես Գոմցյանին՝ ցուցաբերած աջակցության և արժեքավոր խորհուրդների համար:

Ինչպես նաև շնորհակալությունս եմ հայտնում «ՕԼԻՄՊ Էնջիներինգ ՍՊԸ» ընկերության հիմնադիր տնօրեն, տեխնիկական գիտությունների թեկնածու Օրբել Սևոյանին և իր անձնակազմին՝ ատենախոսության շրջանակներում համակարգի նախագծման և իրականացման գործընթացում ցուցաբերած մեծածավալ օգնության համար:

Հայկ Արզումանյան